

Daniel Fernando Baú

**ESTRATÉGIAS DE MODULAÇÃO PWM
E CONTROLE APLICADAS AO
CONVERTOR MULTINÍVEL MODULAR**

Alegrete - Brasil

2018

Daniel Fernando Baú

**ESTRATÉGIAS DE MODULAÇÃO PWM E
CONTROLE APLICADAS AO CONVERSOR
MULTINÍVEL MODULAR**

Dissertação apresentada ao Programa de Pós-Graduação em Engenharia Elétrica da Universidade Federal do Pampa- Alegrete, como requisito parcial para obtenção de Grau de Mestre em Engenharia Elétrica

UNIVERSIDADE FEDERAL DO PAMPA - UNIPAMPA
Programa de Pós-Graduação em Engenharia Elétrica PPGEE

Alegrete - Brasil

2018

Ficha catalográfica elaborada automaticamente com os dados fornecidos
pelo(a) autor(a) através do Módulo de Biblioteca do
Sistema GURI (Gestão Unificada de Recursos Institucionais) .

B337e Baú, Daniel Fernando

Estratégias de Modulação PWM e Controle Aplicadas ao
Conversor Multinível Modular / Daniel Fernando Baú.

129 p.

Dissertação(Mestrado)-- Universidade Federal do Pampa,
ENGENHARIA ELÉTRICA, 2018.

"Orientação: Felipe Bovolini Grigoletto ".

1. Estratégias de modulação. 2. Phase Disposition. 3. Phase
Shifted. I. Título.

Daniel Fernando Baú

Estratégias de Modulação PWM e Controle Aplicadas ao Conversor Multinível Modular.

Dissertação apresentada ao Programa de Pós-Graduação em Engenharia Elétrica da Universidade Federal do Pampa- Alegrete, como requisito parcial para obtenção de Grau de Mestre em Engenharia Elétrica.

Dissertação de Mestrado defendido e aprovado em: Alegrete - Brasil, 2018:

Banca examinadora:



Felipe Bovolini Grigoletto

Orientador

UNIPAMPA-Alegrete



Fernanda Carnielutti de Moraes

UFSM-Santa Maria



Guilherme Sebastião da Silva

UNIPAMPA-Alegrete

*“Na plenitude da felicidade, cada dia é uma vida inteira.
(Johann Goethe)*

AGRADECIMENTOS

Agradeço a Deus e a Nossa Senhora do Perpétuo Socorro pela vida e saúde que me possibilitaram concluir este trabalho.

Obrigado a minha família pelo incentivo, aos meus pais Odila e Eusébio pelo amor e carinho, a meu irmão Dênis e a minha cunhada Jaqueline, por não me deixarem desistir.

Obrigado ao Orientador, Professor Felipe Bovolini Grigoletto, pelo tema proposto, pela paciência que teve em ensinar e ao suporte financeiro que possibilitou a compra dos componentes para que fosse possível a construção do *setup*.

Agradeço aos colegas Juliano Borges, Haiglan Plotsky, Wellington Freitas, Sérgio Pires, Gian Mello, Guilherme Cocco, Ariely Rodrigues, Thiago Lucheta, Juner Vieira e a todos os Professores que tive contato, pela troca de conhecimentos, pelos momentos de descontração e pela amizade. Agradeço a Gabriel Cocco pela dedicação ao projeto de pesquisa e pela sua amizade.

Obrigado aos técnicos Cleiton Lucatel e a Diego Fumagalli pela disponibilidade e auxílio na construção do *setup*. Um grande abraço aos funcionários da biblioteca, secretaria e terceirizados pela amizade e momentos de descontração.

A Universidade Federal do Pampa (UNIPAMPA), que forneceu a infraestrutura para que fosse possível o desenvolvimento do trabalho. A Coordenação de Aperfeiçoamento de Pessoal de Nível Superior (CAPES) pelo auxílio financeiro.

Resumo

Esta dissertação de mestrado propõe duas técnicas de modulação para Conversores Multiníveis Modulares (MMC). A primeira estratégia consiste na modulação por disposição de fase (*phase disposition*). Nesta estratégia os sinais modulantes recebem os sinais *offset* necessários para estabelecer o equilíbrio das tensões dos capacitores e controle das correntes internas dos sub-braços. Como estratégia de controle da corrente interna desenvolveu-se um controlador por histerese, mantendo seu valor limitado a níveis estabelecidos de acordo com a referência. Já a estratégia de controle das tensões nos capacitores é realizada a partir de um algoritmo no qual se ordena as tensões dos capacitores em ordem ascendente, após, se define os *offsets* de tensão a serem aplicados, a fim de carregar os capacitores que apresentem menor tensão e descarregar os que tiverem maior tensão. A segunda estratégia proposta foi baseada na modulação por deslocamento de fase (*phase-shift*) para o conversor MMC cujo submódulo é formado pelo conversor com capacitores flutuantes (*flying capacitor*). Foram desenvolvidas estratégias para controlar a corrente interna do conversor, através de um controlador proporcional integral e também um proporcional-integral ressonante que atenua as componentes harmônicas de 2 e 4 ordem presentes nas correntes internas. Também foram desenvolvidas estratégias para controlar as tensões nos capacitores internos e externos dos submódulos.

Palavras chave – Estratégias de modulação, *phase disposition- PD*, *phase shifted- PS*.

ABSTRACT

This thesis proposes two modulation techniques for the Modular Multilevel Converter (MMC). Where the modulating signals are compared to a carrier, generating the signals for the power switches. In this strategy the modulating signals receive the signals required to stability the capacitor voltage balance and control the internal currents of the sub-arms. As a strategy for controlling the internal current a controller was developed by hysteresis, keeping its value close to a reference value. The strategy of controlling the voltages in the capacitors is made from an algorithm in which the voltages of the capacitors are ordered in ascending order, after defining the voltage offsets to be applied in order to charge the capacitors lower voltage and discharge those with higher voltage. The second proposed strategy was based on the phase-shift modulation (PS) for the MMC converter whose sub-module is formed by the converter with flying capacitor. Strategies have been developed to control the internal current of the converter through an integral proportional controller and also a resonant proportional integral that attenuates the harmonic components of 2 and 4 order present in the internal currents. Strategies have also been developed to control the voltages in the internal and external capacitors of the submodules.

Key-words: Modulation strategies, phase disposition - PD, phase shift- PS.

LISTA DE ILUSTRAÇÕES

Figura 1 – Operação dos semicondutores de potência.	28
Figura 2 – Conversor (a)dois níveis (b)três níveis (c)n níveis.	29
Figura 3 – Conversor NPC de a)Três níveis, b)Cinco níveis.	30
Figura 4 – Conversor <i>Flying Capacitor</i> de a)Três níveis, b)Cinco níveis.	32
Figura 5 – Conversor Ponte H. a) Topologia, b) Comportamento na saída do conversor.	34
Figura 6 – Conversor Modular Multinível trifásico	35
Figura 7 – Modo de operação dos submódulos.	36
Figura 8 – Circuito equivalente de uma fase.	37
Figura 9 – Estratégias de modulação empregadas em conversores.	41
Figura 10 – Modulação NLM. a)Tensões de referência e a tensão sintetizada pelos sub-braços superior e inferior, b)Tensão sintetizada na saída.	43
Figura 11 – Modulação NLM. a)Tensões de referência e níveis de tensão sintetizados pelo braço superior e inferior do MMC.b)Tensão sintetizada na saída para o método proposto.	44
Figura 12 – Modulação SVM - Espaço vetorial para um inversor de dois níveis.	45
Figura 13 – Diagrama space vector para um conversor de cinco níveis.	46
Figura 14 – Sinal pulsado a partir da comparação entre Modulante e Portadora.	48
Figura 15 – Técnica de modulação PWM - PD com 5 níveis de tensão de saída considerando um conversor multinível genérico.	49
Figura 16 – <i>Phase Disposition</i> com N=5 submódulos. Demonstração de N+1 níveis de tensão na saída.	49
Figura 17 – <i>Phase Disposition</i> com N=5 submódulos. Demonstração de 2N+1 níveis de tensão na saída.	50
Figura 18 – Modulação PWM - POD para um inversor de 5 níveis.	51
Figura 19 – Modulação PWM - APOD. Inversor de 5 níveis.	52
Figura 20 – Modulação <i>Phase Shift</i> . Portadoras dispostas.	52
Figura 21 – <i>Phase Shift</i> com N=4 submódulos. Demonstração de N+1 níveis de tensão na saída.	53
Figura 22 – <i>Phase Shift</i> com N=5 submódulo. Demonstração de N+1 níveis de tensão na saída.	53
Figura 23 – <i>Phase Shift</i> com N=4 submódulos. Demonstração de 2N+1 níveis de tensão na saída.	54
Figura 24 – <i>Phase Shift</i> com N=5 submódulos. Demonstração de 2N+1 níveis de tensão na saída.	55
Figura 25 – Lógica de comparação para acionamento de interruptores.	60

Figura 26 – Célula meia ponte.	60
Figura 27 – Banda de Histerese das correntes internas.	62
Figura 28 – Comportamento da corrente interna aplicando o controle por histerese. a)Modulantes e Portadora. b)Corrente interna.	63
Figura 29 – Diagrama de blocos da estratégia de modulação e controle proposta. . .	64
Figura 30 – Estratégia <i>Phase Disposition - PD</i> . Resultados das simulações para a fase <i>a</i> : tensões de fase e linha.	67
Figura 35 – Estratégia <i>Phase Disposition - PD</i> . Correntes interna e de saída.	67
Figura 31 – Estratégia <i>Phase Disposition - PD</i> . Tensões nos capacitores.	68
Figura 36 – Estratégia <i>Phase Disposition - PD</i> . Espectro harmônico da tensão de fase.	68
Figura 32 – Estratégia <i>Phase Disposition - PD</i> . Tensão no indutor do braço.	69
Figura 37 – Estratégia <i>Phase Disposition - PD</i> . Espectro harmônico da tensão de linha.	69
Figura 33 – Estratégia <i>Phase Disposition - PD</i> . Modulantes e Portadora.	70
Figura 38 – Estratégia <i>Phase Disposition - PD</i> . Distorção Harmônica Total para diferentes índices de modulação.	70
Figura 34 – Estratégia <i>Phase Disposition - PD</i> . Sinais nas chaves. Em azul S_{a1n} , em vermelho S_{a2n} , em laranja S_{a3n} , em roxo S_{a1p} , em verde S_{a2p} e em azul claro S_{a3p}	71
Figura 39 – Estratégia <i>Phase Disposition - PD</i> . Distorção harmônica de primeira ordem para diferentes índices de modulação.	71
Figura 40 – Estratégia <i>Phase Disposition - PD</i> . Tensão no indutor.	72
Figura 41 – Célula <i>Flying Capacitor</i>	75
Figura 42 – Lógica de comparação, tensão produzida e corrente nos capacitores. . .	76
Figura 43 – Controlador Ressonante.	78
Figura 44 – Malha de controle de corrente interna.	81
Figura 45 – Malha de controle de energia total.	82
Figura 46 – Malha de controle de energia diferencial.	82
Figura 47 – Malha de controle das tensões dos capacitores internos.	83
Figura 48 – Análise de resposta transitória para um sinal.	84
Figura 49 – Diagrama de blocos de todas as malhas de controle do MMC.	84
Figura 50 – Diagrama de Bode da Planta + PR.	85
Figura 51 – Estratégia <i>Phase Shift</i> empregando células <i>Flying Capacitor</i> . Tensões nos capacitores externos.	86
Figura 52 – Estratégia <i>Phase Shift</i> empregando células <i>Flying Capacitor</i> . Correntes internas e de saída.	87
Figura 53 – Estratégia <i>Phase Shift</i> empregando células <i>Flyng Capacitor</i> . Corrente interna i_{int}	88

Figura 54 – Estratégia <i>Phase Shift</i> . Corrente Interna i_{int} . Aplicando controladores PI e PR.	89
Figura 55 – Estratégia <i>Phase Shift</i> empregando células <i>Flying Capacitor</i> . Tensão nos capacitores externos para PI após PR.	89
Figura 56 – Diagrama dos processos implementados no <i>setup</i>	91
Figura 57 – <i>Setup</i> experimental montado na Universidade Federal do Pampa UNIPAMPA-Alegrete.	92
Figura 58 – Pré-Carga nos capacitores externos do sub-módulo superior do <i>Flying Capacitor</i>	93
Figura 59 – Pré-Carga no capacitor externos do sub-módulo inferior do <i>Flying Capacitor</i>	94
Figura 60 – Pré-Carga nos capacitores internos nos módulo <i>Flying Capacitor</i>	95
Figura 61 – Pré carga nos capacitores externos v_{Cea1p} , v_{Cea1n} e nos capacitores internos v_{Cia1p} e v_{Cia1n}	96
Figura 62 – Comportamento das correntes e tensões durante pré-carga e operação alimentando carga RL.	96
Figura 63 – Correntes nos semi-braços i_{ap} , i_{an} e corrente de saída i_o em regime permanente.	97
Figura 64 – Comportamento das correntes dos semi-braços i_{ap} e i_{an} , e as tensões dos capacitores externos v_{Cea1p} e v_{Cea1n}	97
Figura 65 – Comportamento das correntes e das tensões.	98
Figura 66 – Placa de condicionamento de sinais.	112
Figura 67 – Circuito circuito da placa de condicionamento de sinal.	113
Figura 68 – Circuito da placa de interface.	114
Figura 69 – Circuito da placa de condicionamento de sinal.	114
Figura 70 – Circuito da placa de condicionamento de sinal.	115
Figura 71 – Circuito da placa do módulo do conversor <i>flying capacitor</i>	116
Figura 72 – Circuito da placa de corrente nos sub-braços.	116
Figura 73 – Malha fechada do Lugar Geométrico das Raízes.	126
Figura 74 – Plano complexo	127

LISTA DE TABELAS

Tabela 1 – Velocidade de comutação.	28
Tabela 2 – Estado de comutação dos interruptores para obtenção de três níveis de tensão para conversor NPC.	31
Tabela 3 – Comutação dos interruptores para obtenção de cinco níveis de tensão para o conversor NPC.	31
Tabela 4 – Estados de comutação dos interruptores para obtenção de três níveis de tensão para conversor FC.	32
Tabela 5 – Comutação das chaves para obtenção de cinco níveis de tensão para conversor FC.	33
Tabela 6 – Definição de <i>offset</i> para controle individual de tensão do submódulo.	65
Tabela 7 – Parâmetros de Simulação para o MMC.	66
Tabela 8 – Lógica de acionamento e tensão produzida.	76
Tabela 9 – Parâmetros de Simulação para o MMC com sub-módulo <i>Flying Capacitor</i>	86
Tabela 10 – Parâmetros dos controladores para a simulação do <i>setup</i>	87
Tabela 11 – Parâmetros de simulação.	91

LISTA DE ABREVIATURAS E SIGLAS

MMC	Conversor Multinível Modular;
HVDC	<i>High Voltage Direct Current;</i>
CC	Corrente Contínua;
CA	Corrente Alternada;
IGBTs	<i>Insulated-gate bipolar transistors;</i>
IGCTs	<i>Integrated gate-commutated thyristors;</i>
PCTs	Descriptionphase controlled thyristors;
PD	Modulação <i>Phase Disposition;</i>
PS	Modulação <i>Phase shift;</i>
FC	<i>Flying Capacitor;</i>
HB	<i>Half Bridge;</i>
SM	Submódulos;
PI	Controlador Proporcional Integral;
PIR	Controlador Proporcional Integral Ressonante;
NLM	<i>Nearest Level Modulation;</i>
PWM	<i>Pulse-Width Modulation;</i>

LISTA DE SÍMBOLOS

V_{out} ,	Tensão de saída;
V_c ,	Tensão no capacitor;
S_{xyk}	Interruptor;
V_{dc}	Tensão de barramento;
C	Capacitores;
C_i	Capacitores internos;
C_e	Capacitores externos;
i_{int}	Corrente interna;
i_x	Corrente de saída;
L_p ,	Indutor do semi-braço superior;
L_n ,	Indutor do semi-braço inferior;
R_o ,	Resistência de saída;
v_{circ}	Tensão no indutor do sub-braço;
k	Índice que representa o módulo superior ou inferior;
y	Índice que representa o número do submódulo;
x	Índice que representa a fase;
E_{xyk}	Tensão do capacitor no SM meia ponte;
i_{cxyk}	Corrente de saída do SM meia ponte;
i_k	Corrente que representa a saída do sub-braço;
i_{cxjk}	Corrente no capacitor;
v_{xp}	Tensão produzida no sub-braço superior;
v_{xn}	Tensão produzida no sub-braço inferior;
M	Índice de modulação;
θ_x	Representa o ângulo de tensão na saída;

ω_o	Frequência angular de saída;
I_{cc}	Corrente do barramento;
I_{2f}	Corrente de segunda harmônica;
u_{ua}^{ref}	Tensão de referência;
u_{ua}^{step}	Tensão para cada módulo;
v_{xgyn}^*, v_{xgyp}^*	Sinais Modulantes.
$TPER$	Valor máximo do contador UP-DOWN;
v_{circx}	Tensão sobre o indutor;
\mathbf{v}_{xoff}	Vetor de <i>Offsts</i> ;
S_f	Interruptor para acionar a resistência da pré-carga;
v_{Cea1p}	Tensão no capacitor externo no sub-braço p .
v_{Cea1n}	Tensão no capacitor externo no sub-braço n .
v_{Cia1p}	Tensão no capacitor interno no sub-braço p .
v_{Cia1n}	Tensão no capacitor interno no sub-braço n .

SUMÁRIO

1	INTRODUÇÃO	23
1.1	Motivação	23
1.2	Objetivo Geral	24
1.3	Objetivos específicos	25
1.4	Organização do Trabalho	25
2	REVISÃO BIBLIOGRÁFICA	27
2.1	Introdução	27
2.2	Conversores Multiníveis	29
2.3	Topologias de conversores multiníveis	29
2.3.1	Conversor com o ponto neutro grampeado a diodo.	30
2.3.2	Conversor com Capacitores Flutuantes	31
2.3.3	Conversor Multinível com Módulos em Cascata	33
2.4	Conversor Multinível Modular (MMC)	34
2.4.1	Descrição das sub-partes do MMC	35
2.4.2	Operação dos Submódulos meia ponte	36
2.4.2.1	Modelagem do MMC	37
2.4.3	Análise das correntes no MMC	39
3	ESTRATÉGIAS DE MODULAÇÃO	41
3.1	Introdução	41
3.2	Eliminação Seletiva de harmônicos - SHE	41
3.3	Modulação por nível mais próximo - NLM	42
3.4	Modulação vetorial	45
3.5	Modulação por Largura de pulso por comparação com porta- dora.	47
3.5.1	Modulação PWM com Portadoras Dispostas em Fase	48
3.5.2	Modulação PWM com Portadoras dispostas em Oposição de Fase - POD	50
3.5.3	Modulação PWM com Portadoras dispostas em Oposição Al- ternada de Fase - APOD	51
3.5.4	Modulação em Deslocamento de Fase-PS	52
3.5.5	Análise comparativa entre as estratégias de modulação	55
4	ESTRATÉGIA DE MODULAÇÃO PROPOSTA <i>PHASE DISPOSITION- PD</i> COM CÉLULAS HALF-BRIDGE.	59

4.1	Introdução	59
4.2	Descrição da estratégia PD proposta	59
4.3	Controle de corrente por Histerese	61
4.4	Estratégia de controle das tensões nos capacitores	62
4.5	Índices de Desempenho	64
4.5.1	Resultados de Simulação	66
4.6	Conclusões do Capítulo	72
5	ESTRATÉGIA DE MODULAÇÃO PROPOSTA <i>PHASE SHIFT-PS</i> COM SUBMÓDULOS <i>FLYING CAPACITOR-FC</i>	75
5.1	Introdução	75
5.2	Descrição da estratégia PS proposta	75
5.3	Controlador Proporcional Integral Ressonante (PR)	78
5.4	Controle de energia total em cada braço	78
5.4.1	Controle de energia diferencial em cada braço	80
5.5	Controle do Conversor	81
5.6	Resultados de Simulação	85
5.7	Conclusões do Capítulo	90
6	RESULTADOS EXPERIMENTAIS DO CONVERSOR MULTINÍVEL MODULAR	91
6.1	Pré-Carga nos capacitores	92
6.2	Conclusões do Capítulo	98
7	CONCLUSÕES E TRABALHOS FUTUROS	101
7.1	Conclusões	101
7.2	Trabalhos Futuros	101
7.3	Trabalhos Publicados	102
	REFERÊNCIAS	103
	 APÊNDICES	 109
	APÊNDICE A – INSTRUMENTAÇÃO	111
A.1	Introdução	111
A.2	Placa de condicionamento	111
A.3	Placa de interface	113
A.4	Placa do submódulo	114
A.5	Placa de medição de corrente	116
	APÊNDICE B – MODELAGEM DA PLANTA	117

	ANEXOS	123
	ANEXO A – ANEXO	125
A.1	Cálculo do capacitor e do indutor	125
A.2	Metodologia de projeto do controlador PI	126

1 INTRODUÇÃO

1.1 MOTIVAÇÃO

Com o crescimento e evolução da sociedade, a demanda por energia torna-se a cada dia mais significativa. A fim de sanar esta necessidade, novas técnicas de produção de energia vem sendo empregadas nas últimas décadas. De encontro a esta necessidade, são estudados meios de produzir energia através de recursos renováveis, cuja fonte espera-se que seja inesgotável. Transformar recursos naturais em energia são técnicas amplamente difundidas, como por exemplo: a luz solar é captada por meio de painéis fotovoltaicos e convertida em potência elétrica, a mesma analogia se faz para o vento, a partir dos aerogeradores e assim para os demais recursos (ROSA, 2015).

Segundo dados do Ministério de Minas e Energia, pode-se destacar o avanço das energias renováveis na matriz elétrica do país. Tendo como ano base 2015, no ano de 2016 passou de 74,6% para 75,5%, o percentual de participação destas fontes frente às não renováveis. Isto tem sido impulsionado, principalmente, pelo incremento da geração a base de biomassa e eólica (ENERGIA, 2017).

Nos países europeus a geração eólica e solar vem crescendo e tornando-se destaque desde o ano 2005, como demonstrado na matriz energética em (EUROPE, 2018). Em 2007 a energia eólica superou a geração por óleo combustível com mais de 50 GW instalados, já no ano de 2013 a energia eólica superou a produção nuclear com mais de 100 GW, em 2015 foi a vez de superar a produção das hidroelétricas, com mais de 130 GW e no ano de 2016 ultrapassou a geração por carvão com mais de 150 GW. Vale ressaltar que estes dados representam a capacidade instalada e não o valor médio de energia produzida. Sendo assim, outro ponto que precisa ser considerado é o fator de capacidade que fica em torno de 40% do que se pode produzir (ONS,).

De encontro a geração tem-se a necessidade de transmitir a energia aos consumidores. Segundo (BODIN, 2011), a melhor maneira de transmitir energia entre dois pontos, que envolve grandes distâncias é por meio de linhas de transmissão em alta tensão e corrente contínua (*High Voltage Direct Current* - HVDC), isto porque, os sistemas de transmissão em alta tensão em corrente alternada (HVAC) geram maiores perdas e precisam de compensação de potência reativa.

Em (ESCOBAR et al., 2016) os autores comparam as linhas de transmissão convencionais, em corrente alternada e o sistema de transmissão em corrente contínua em alta tensão (HVDC). Segundo autores o custo para o desenvolvimento do projeto em corrente contínua em alta tensão é menor que o sistema em corrente alternada, mas o fator de maior relevância para esta comparação continua sendo a distancia e a tecnologia

empregada

Neste sentido, a topologia multinível modular tem se tornado atrativa em aplicações que empregam médias e altas tensões. Em grandes tensões esta topologia vem sendo empregada na geração fotovoltaica conectada à rede, geração eólica e em (HVDC). Já em médias tensões, vem sendo aplicada na indústria para acionamento de motores (HILLER et al., 2009) (ANTONOPOULOS et al., 2010).

Em (MEI et al., 2013) foi utilizado o conversor multinível modular para conectar a geração de energia elétrica dos painéis fotovoltaicos a rede de alta tensão e indicada a eficiência do processo.

(DEBNATH; SAEEDIFARD, 2013) emprega o conversor MMC para transmitir energia gerada por uma turbina eólica por geração distribuída, onde é abordada uma topologia trifásica de sete níveis híbrida.

A área petroleira emprega estes sistemas, como citado em (ZIYONG et al., 2011), para a alimentação de plataformas que atuam na extração de petróleo que localizam-se afastadas do litoral.

Devido a presença de cargas não-lineares no sistema elétrico, são geradas componentes harmônicas afetam a qualidade da energia elétrica. Isto pode ser prejudicial para cargas críticas conectadas à rede elétrica. Desta forma, (GHETTI et al., 2012) propõe o emprego do MMC como filtro ativo de potência afim de melhorar a qualidade de energia elétrica.

A motivação desta dissertação tratar do conversor multinível modular é pelo fato de apresenta-se como uma boa alternativa para diversas aplicações, como, conversor estático que transmite energia em alta tensão com corrente contínua onde o barramento CC pode ser com a penas uma fonte de tensão, sua aplicação também é vista em baixas potências. Sendo assim, torna-se relevante pesquisar e aprimorar as técnicas de modulação e controle deste conversor.

1.2 OBJETIVO GERAL

Este trabalho propõe o desenvolvimento de estratégias de modulação para o conversor multinível modular bem como identifica estratégias de controle de corrente interna e tensão nos capacitores para cada topologia de submódulo para algumas topologias em específico, a saber, *Half-Bridge-HB* e *Flying Capacitor-FC*.

A primeira estratégia de modulação proposta é a Phase Disposition - PD , cujos os SMs são ser compostos por conversores HB. Como estratégia de controle para a corrente interna i_{int} , é empregado um controlador por histerese, com o intuito de mantê-la próximo a um valor de referência, visto que, esta corrente quando não controlada pode ocasionar

perdas significativas nos semicondutores.

Para o controle de tensão nos capacitores dos SM é desenvolvido um algoritmo para identificar quais os armazenadores de energia estão mais carregados, após isso, serão classificados em ordem para aplicar diferentes *offsets*, os quais representam distintas modulantes.

A segunda estratégia de modulação proposta é a Phase Shift - PS, com os módulos operando com a topologia FC. Para que a corrente interna i_{int} esteja sempre em níveis aceitáveis são aplicadas ações de controle através de um controlador proporcional integral PI aliado a um controlador ressonante e a um filtro, com o intuito de mitigar as componentes harmônicas de corrente de segunda e quarta ordem, as quais ocasionam perdas elevadas nos semicondutores. Além disso, são utilizados controladores para a energia total e diferencial, a fim de manter as tensões dos capacitores reguladas.

As estratégias de modulação propostas visam obter reduzida THD das tensões de saída, e adequado controle das correntes internas e das tensões dos capacitores dos submódulos. Além disso, o bom desempenho dinâmico é verificado por meio de resultados obtidos a partir de um protótipo experimental desenvolvido.

1.3 OBJETIVOS ESPECÍFICOS

1. Descrever o circuito do conversor multinível modular;
2. Modelar o conversor multinível modular;
3. Desenvolver a modulação PD para MMC com submódulos em meia ponte;
4. Desenvolver a modulação PS para MMC com submódulos formados por capacitores flutuantes;
5. Desenvolver o algoritmo para o controle da corrente interna e tensões nos capacitores a partir da topologia HB;
6. Desenvolver o algoritmo para o controle das correntes internas e tensão dos capacitores internos e externos para a topologia FC;
7. Montagem de uma bancada para obtenção de resultados experimentais;
8. Realizar ensaios para comprovar o bom desempenho dos métodos de modulação;

1.4 ORGANIZAÇÃO DO TRABALHO

No Capítulo 2 da dissertação será apresentada a revisão bibliográfica relacionada as topologias multiníveis, princípio de funcionamento e após uma análise comparativa,

salientando as vantagens e desvantagens. Será apresentado o conversor multinível modular (MMC), com a descrição de suas partes, assim como os modos de operação e a modelagem matemática.

O Capítulo 3 abordadas as estratégias de modulação mencionadas na literatura, com o intuito de mostrar as particularidades de cada estratégia aplicadas as diferentes topologias para cada topologia multinível.

Capítulo 4 apresenta a estratégia de modulação PD para o MMC com submódulos meia ponte. Será demonstrado o controle de corrente por um histerese bem como a estratégia empregada para controle das tensões dos capacitores. Para demonstrar a funcionalidade da estratégia proposta serão apresentados resultados de simulação.

No Capítulo 5 é apresentada a estratégia de modulação PS para o MMC com submódulos com capacitores flutuantes. É apresentado o controle de energia total e diferencial dos capacitores para cada fase do conversor. Além disso é proposto o emprego de um controlador de tensão para os capacitores internos e um controlador PI mais ressonante para a corrente interna.

No Capítulo 6 são apresentados os resultados experimentais do conversor multinível modular desenvolvidos em bancada. A topologia que será adotada nos submódulos serão capacitores flutuantes e a estratégia de modulação PS. O controle será feito através de controladores PI para tensão nos capacitores e para a corrente interna. Demonstra-se o processo de carga dos capacitores nos submódulos.

O Capítulo 7 descreve as conclusões obtidas após desenvolver as estratégias de modulação PD e PS para o conversor multinível modular, bem como as estratégias de controle para as tensões nos capacitores dos submódulos e a corrente interna. Outro ponto a ser demonstrado são os projetos que podem ser desenvolvidos a partir do trabalho, assim como, os trabalhos publicados e os que estão em desenvolvimento.

2 REVISÃO BIBLIOGRÁFICA

2.1 INTRODUÇÃO

Este capítulo tem como escopo dar fundamento teórico relacionado aos conversores multiníveis, com ênfase as topologias de maior empregabilidade, que são conversor com ponto neutro grampeado a diodo - NPC, conversor com capacitores flutuantes - FC e o conversor ponte - H - HB. Os conversores multiníveis serão abordados quanto ao número de níveis de tensão de saída, demonstração visual do circuito e sua disposição bem como salientar os elementos que estão presentes no circuito.

A eletrônica de potência tem se tornado área de grande importância desde o início do século 20. O objetivo das pesquisas consistia primeiramente na aplicação para fins industriais, mas com o passar do tempo, aliando técnicas de modulação e controle, bem como novas topologias, foi expandida para as áreas comerciais e residenciais.

O fator de maior relevância na linha de evolução da eletrônica de potência dos últimos tempos foi o desenvolvimento e aprimoramento dos dispositivos semicondutores. Estes, quando aplicados no processo de comutação dos interruptores nos conversores estáticos reduzem significativamente as perdas.

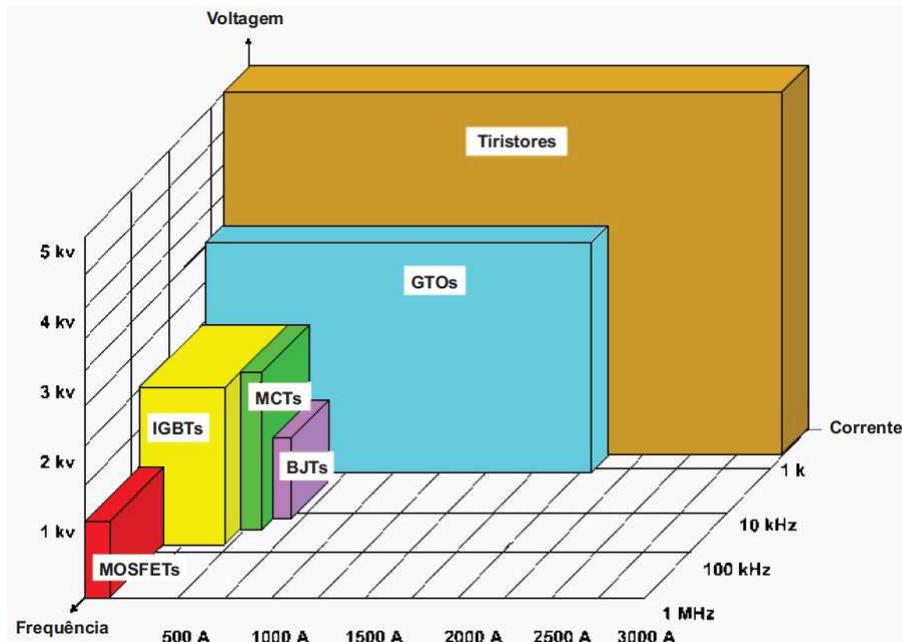
A Figura 1 apresenta a comparação entre as chaves semicondutoras no que diz respeito a sua adequada aplicação frente a corrente, tensão e frequência.

Segundo (RASHID, 1999) os semicondutores estão em constantemente evolução, no entanto pode-se fazer uma análise qualitativa dos mesmos, através da Tabela 1. A importância das pesquisas frente os semicondutores está em aumentar a sua potência assim como a velocidade de trabalho mas sem ignorar o custo.

Segundo (FILSECKER; ALVAREZ; BERNET, 2013) os inversores de média tensão são essenciais para a indústria na área de petróleo e gás, metais, marinha e mineração. Isto ocorre pelo desenvolvimento dos semicondutores no que diz respeito a tensões de bloqueio bem como correntes mais altas, o que tem estendido suas áreas de operação. Atualmente três tipos diferentes de dispositivos em média tensão são aplicados com maior frequência, é o caso dos IGBT's, IGCT's e PCT's.

Percebe-se que em nosso dia a dia o consumo de energia tem aumentado consideravelmente e que para desempenhar qualquer que seja a atividade torna-se necessário algum tipo de conversão, seja em nossas residências, no laser ou no trabalho. De encontro a esta necessidade, (BARBI, 2006) apresenta alguns tipos de conversores.

Figura 1 – Operação dos semicondutores de potência.



Fonte: Adaptado de (RASHID, 1999).

Tabela 1 – Velocidade de comutação.

Dispositivo	Potência	Velocidade de comutação
BJD-MD	Média	Média
MOSFET	Baixa	Rápida
GTO	Alta	Lenta
IGBT	Média	Média
MCT	Média	Média

Fonte: Adaptado de (RASHID, 1999).

1. Conversores CA-CC designados como retificadores: são aqueles que convertem a tensão alternada em uma tensão contínua, podem ser controlados ou não controlados;
2. Chopper CC converte tensão fixa CA em tensão variável CC;
3. Inversor CC para CA converte tensão CC fixa em uma tensão CA fixa ou variável .
4. Conversores cíclicos CA para CA, neste conversor transforma-se tensão ou frequência fixa em uma tensão e frequência variável.
5. Chaves estáticas CA ou CC São dispositivos que podem operar como chaves em CA ou CC, substituindo chaves mecânicas ou eletromagnéticas.

A presente dissertação trata dos conversores CC-CA, cuja a forma de operação consiste em converter tensão contínua para tensão alternada, esta conversão será feita através de uma topologia multinível modular onde será empregada nos submódulos os conversores HB e FC.

2.2 CONVERSORES MULTINÍVEIS

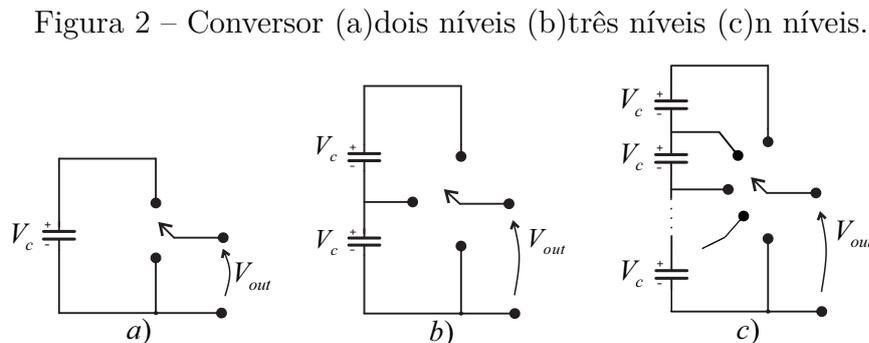
Os conversores multiníveis são formados por dispositivos semicondutores e fontes armazenadoras de energia. Quando são submetidas à apropriadas estratégias de modulação e controle obtêm-se tensões na saída com o número de níveis desejados. Estes níveis são sintetizados a partir da comutação dos semicondutores que podem alternar entre inserir ou retirar a fonte armazenadora de energia do processo.

O emprego dos conversores multiníveis está atrelado às vantagens que se tem frente aos conversores que possuem apenas dois níveis. Os esforços de tensão dos semicondutores de potência são distribuídos e pode-se empregar semicondutores de menor tensão de bloqueio e correntes menores. Outro fator são os níveis de distorção harmônica total reduzidos, onde quanto maior for o número de níveis menor será sua magnitude.

Na literatura encontram-se diversas topologias multiníveis, onde pode-se citar o conversor com diodos de grampeamento, conversor com capacitores flutuantes, conversor meia ponte, ponte completa e o conversor multinível modular.

2.3 TOPOLOGIAS DE CONVERSORES MULTINÍVEIS

A Figura 2 mostra a forma generalizada dos conversores multiníveis. Percebe-se que em um dos lados destes conversores estão presentes os elementos CC e no outro interruptores. Os níveis de tensão na saída dependem da lógica em que os interruptores de potência serão acionados.



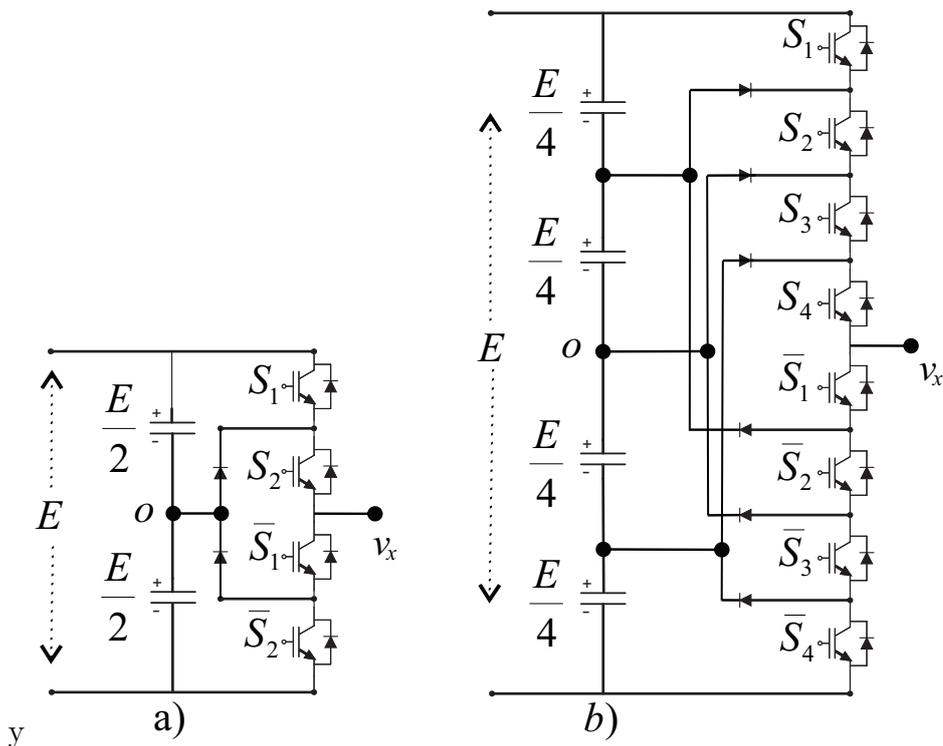
Na Figura 2 a) é apresentado um conversor com apenas dois níveis de tensão em sua saída, enquanto que em b) três níveis de tensão na saída e em c) tem-se n níveis de tensão na saída.

2.3.1 CONVERSOR COM O PONTO NEUTRO GRAMPEADO A DIODO.

A topologia com diodos de grampeamento teve seu surgimento nos anos 80 desenvolvida por Richard Baker em uma estrutura contendo 3 níveis. Mais tarde esta topologia foi empregada Nabae, e Akagi pela sua simplicidade e capacidade de sintetizar formas de onda contendo mais níveis quando comparadas aos conversores convencionais de dois níveis (NABAE; TAKAHASHI; AKAGI, 1981). Esta topologia possui diodos grampeados em sua estrutura. O conversor é conhecido também como *Neutral-Point-Clamped* ou NPC quando representar o conversor de 3 níveis.

A fim de análise, será apresentado duas estruturas do conversor, com três níveis Figura 3 a) e com 5 níveis Figura 3 b).

Figura 3 – Conversor NPC de a)Três níveis, b)Cinco níveis.



Fonte: Desenvolvido pelo Autor.

A tensão E é dividida em níveis de tensão por meio dos capacitores, o que pode dispensar fontes de tensão extras. *Neutral-Point* da tensão CC é indicado na Figura 3 pelo 'o'. Para uma fase do conversor de 3 níveis, os níveis de tensão que podem ser sintetizadas são demonstradas na Tabela 6.

Tabela 2 – Estado de comutação dos interruptores para obtenção de três níveis de tensão para conversor NPC.

Interruptores em condução	Tensão de Saída (v_{xo})
\bar{S}_1 e \bar{S}_2	$-\frac{E}{2}$
S_2 e \bar{S}_1	0
S_2 e S_1	$\frac{E}{2}$

Tabela 3 – Comutação dos interruptores para obtenção de cinco níveis de tensão para o conversor NPC.

Interruptores em Condução	Tensão de Saída (v_{xo})
$S_1 S_2 S_3 S_4$	$E/2$
$S_2 S_3 S_4 \bar{S}_1$	$E/4$
$S_3 S_4 \bar{S}_1 \bar{S}_2$	0
$S_4 \bar{S}_1 \bar{S}_2 \bar{S}_3$	$-E/4$
$\bar{S}_1 \bar{S}_2 \bar{S}_3 \bar{S}_4$	$-E/2$

Da mesma forma o conversor de 5 níveis, na Figura 3 b) A tensão do barramento é dividida entre os 4 capacitores, desta maneira, formando 5 níveis distintos na saída. A sequência em que os interruptores são acionados é mostrada na Tabela 3.

De acordo com a literatura, a tensão que um interruptor bloqueia é $E/(n-1)$ onde n é o número de níveis. Esta topologia multinível quando comparada com as demais (capacitores flutuantes, conversores em cascata, MMC) não necessita de um número tão grande de capacitores.

As desvantagens desta topologia estão em torno dos diodos que precisam ser de recuperação rápida e suportar a corrente nominal do conversor.

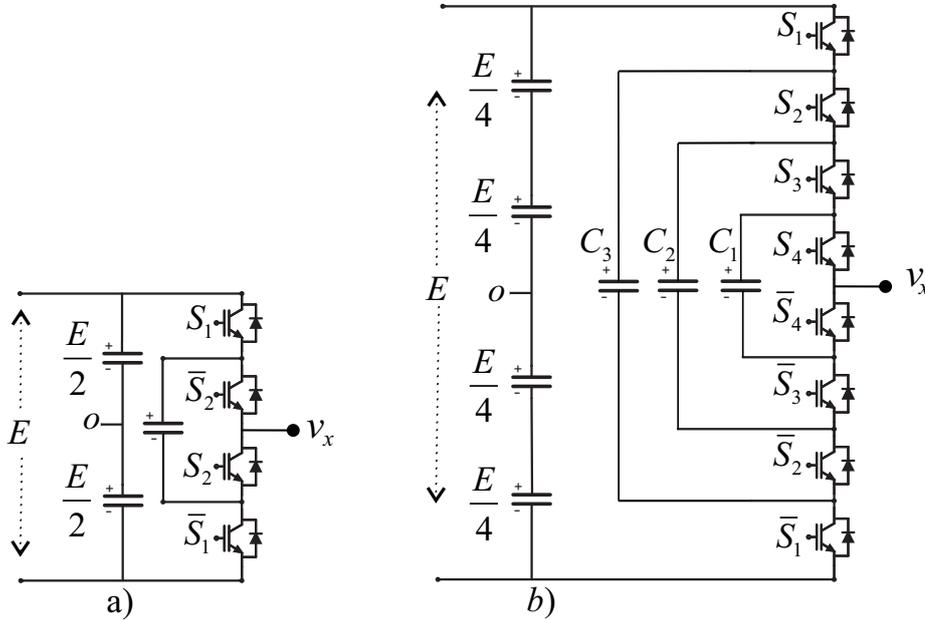
Além disso, para suportar elevadas tensões de bloqueio geralmente devem ser utilizados diodos em série. Conversores com maior número de níveis apresentam dificuldade para o equilíbrio das tensões dos capacitores do barramento CC. A empregabilidade do conversor é mais comum para topologias que apresentem apenas 3 níveis, como demonstrado em (WU, 2006.).

2.3.2 CONVERSOR COM CAPACITORES FLUTUANTES

Na Figura 4 está representado o conversor com os capacitores flutuantes, também conhecida como FC. Este conversor pode sintetizar o mesmo número de níveis de tensão do NPC, porém com diferente lógica de acionamento. A lógica de acionamento dos interruptores para o FC com três níveis é apresentada na Tabela 4. Nota-se que esta

topologia dispõe de estados de comutação redundantes, ou seja, o nível de tensão zero pode ser implementado fisicamente de duas diferentes formas.

Figura 4 – Conversor *Flying Capacitor* de a) Três níveis, b) Cinco níveis.



Fonte: Desenvolvido pelo Autor.

Tabela 4 – Estados de comutação dos interruptores para obtenção de três níveis de tensão para conversor FC.

Interruptores em condução	Tensão de Saída (v_{xo})
S_1 e S_2	0
S_1 e \bar{S}_2	$E/2$
\bar{S}_1 e S_2	$-E/2$
\bar{S}_1 e \bar{S}_2	0

Quando o conversor estiver com as chaves S_1 e S_2 conduzindo tem-se carga no capacitor, já quando \bar{S}_1 e \bar{S}_2 estiverem acionadas o capacitor estará descarregando, quando receber corrente da carga o processo é inverso. A adequada operação do conversor está atrelada a tensão constante nos capacitores, que pode ser alcançada por meio de adequada modulação.

Com o aumento de níveis na topologia Figura 4 b), o número de capacitores aumenta e seu custo por conseguinte, além de tornar mais complexo o acionamento e controle quando comparado ao de 3 níveis. Nos capacitores C_1 temos a tensão de $E/4$ em C_2 a tensão de $E/2$ e C_3 a tensão de $3E/4$.

Tabela 5 – Comutação das chaves para obtenção de cinco níveis de tensão para conversor FC.

Interruptores em condução	Tensão de Saída (v_{xo})
$S_1 S_2 S_3 S_4$	$E/2$
$S_1 S_2 S_3 \bar{S}_4$ $S_2 S_3 S_4 \bar{S}_1$ $S_1 S_3 S_4 \bar{S}_2$	$E/4$
$S_1 S_2 \bar{S}_4 \bar{S}_3$ $S_3 S_4 \bar{S}_2 \bar{S}_1$ $S_1 S_3 \bar{S}_3 \bar{S}_2$ $S_1 S_4 \bar{S}_3 \bar{S}_2$ $S_2 S_4 \bar{S}_3 \bar{S}_1$ $S_2 S_3 \bar{S}_4 \bar{S}_1$	0
$S_1 \bar{S}_4 \bar{S}_3 \bar{S}_2$ $S_4 \bar{S}_3 \bar{S}_2 \bar{S}_1$ $S_3 \bar{S}_4 \bar{S}_2 \bar{S}_1$	$-E/4$
$\bar{S}_1 \bar{S}_2 \bar{S}_3 \bar{S}_4$	$-E/2$

Os estados de comutação para o conversor de 5 níveis são demonstrados na Tabela 5.

Os dispositivos interruptores de potência nesta topologia podem bloquear $E/(n-1)$ para n níveis, não são necessários diodos de grampeamento, e devido às várias combinações das chaves pode operar como um conversor CC/CC. Como desvantagem temos o número de capacitores. Quando aumenta-se o número de níveis, a complexidade para fazer o controle do mesmo é maior. Para que esta topologia opere adequadamente é imprescindível que as tensões nos capacitores flutuantes sejam equilibradas por meio de uma modulação e controle adequados.

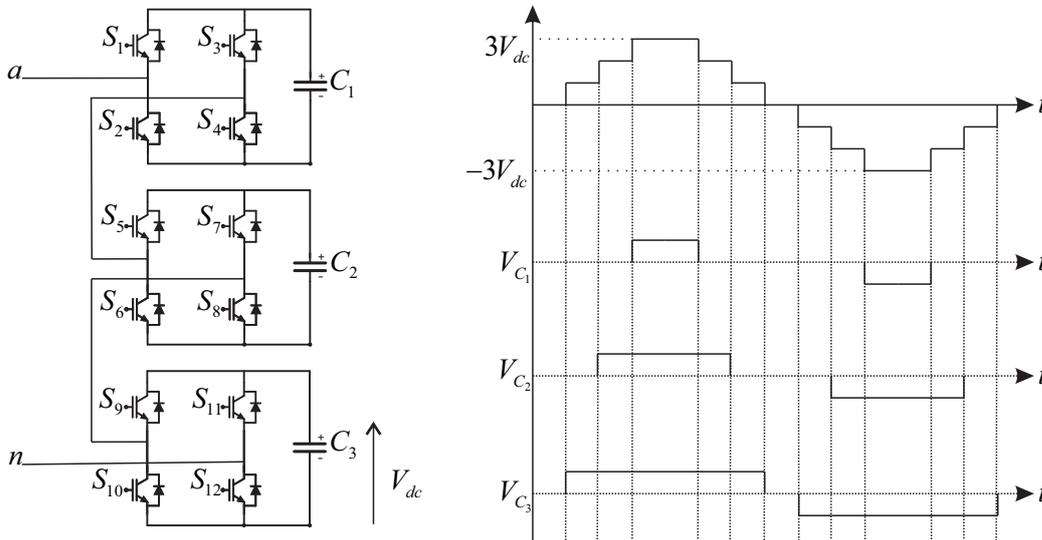
2.3.3 CONVERSOR MULTINÍVEL COM MÓDULOS EM CASCATA

Os conversores multiníveis com módulos em cascata podem ser de várias topologias, porém a *full-bridge* é a mais usual. Neste caso, o conversor apresenta 4 interruptores mais um capacitor em um módulo. Quando comparada com a topologia que usa capacitores grampeados torna-se perceptível que por possuir menor número de componentes torna-se mais acessível economicamente (BATSCHAUER, 2011). Porém para se obter a comparação justa entre eles deve-se levar em conta as fontes das células, ou seja, a forma com que são obtidas (usualmente são dadas por retificadores não controlados, e, mais raramente, totalmente controlados).

Uma única célula do tipo ponte H pode apresentar até 3 níveis em sua saída. Analisando a Figura 5, o módulo em que está alocado o capacitor C_1 , a tensão de saída

deste módulo admite a tensão de C_1 quando os dispositivos S_1 e S_4 forem acionados, quando S_1 e S_2 ou S_3 e S_4 estiverem acionados a tensão de saída será zero, já quando S_2 e S_3 estiverem acionados a tensão de saída será a tensão do capacitor porém negativa.

Figura 5 – Conversor Ponte H. a) Topologia, b) Comportamento na saída do conversor.



Fonte: Desenvolvido pelo Autor.

Como vantagem, pode ser citado que a constituição da topologia dos módulos em cascata pode ser expandida, permitindo o aumento da potência que pode ser entregue.

Como desvantagem desta topologia, pode-se salientar que ela necessita de fontes isoladas para a alimentar os capacitores. Outra desvantagem desta topologia consiste que para algumas aplicações é necessário o uso de transformadores volumosos contendo múltiplos secundários.

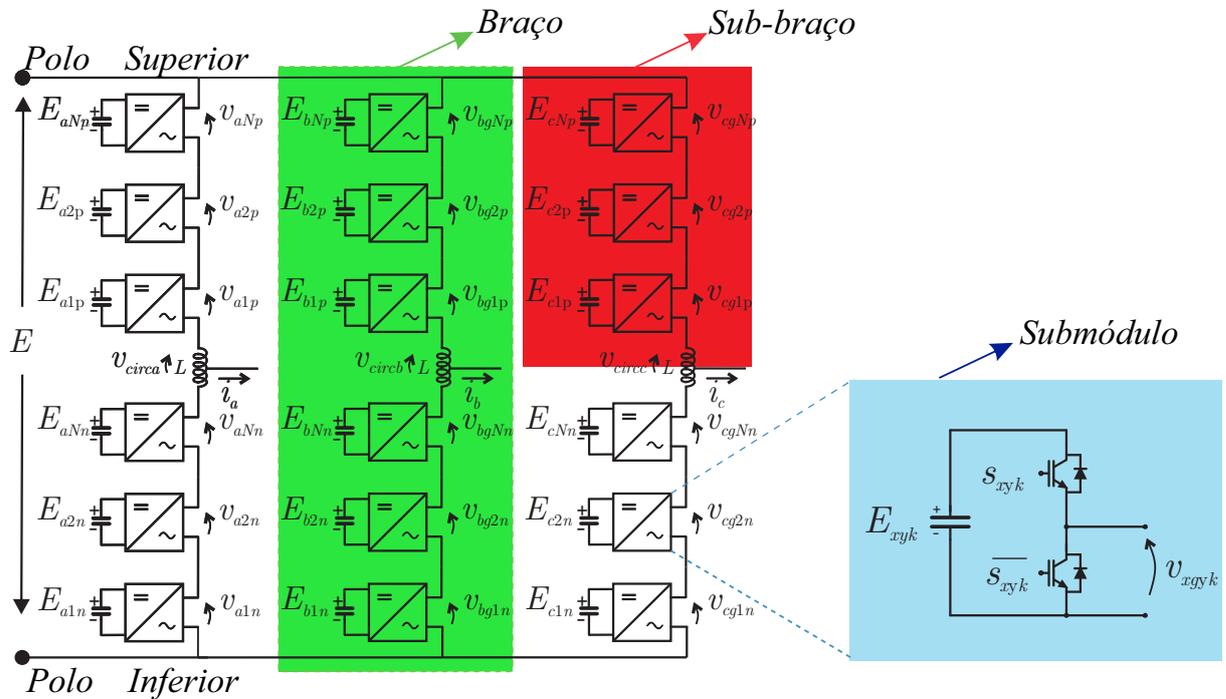
2.4 CONVERSOR MULTINÍVEL MODULAR (MMC)

Será apresentado nesta seção a descrição e a modelagem do MMC. A topologia foi dividida em três partes principais, são elas: braço, sub-braço e submódulo. A topologia trifásica do conversor pode ser vista na Figura 6. Para a descrição do MMC nesta seção, será empregado o sub-módulo em meia-ponte por ser largamente adotado na literatura. As topologias citadas anteriormente tais como NPC e FC e ponte completa também podem ser utilizadas como sub-módulos.

As vantagens mais relevantes de se utilizar este conversor estão atreladas ao fato de serem modulares, ou seja, pode-se acoplar quantos sub-módulos no sub-braços do conversor quiser, obtendo uma forma de onda multinível o que resulta formas de onda com baixa distorção harmônica total (Total Harmonic Distortion - THD). Outro ponto positivo deste

conversor é possuir o barramento CC de entrada responsável pela carga os capacitores das células, não necessitando fontes isoladas.

Figura 6 – Conversor Modular Multinível trifásico



Fonte: Desenvolvido pelo Autor.

2.4.1 DESCRIÇÃO DAS SUB-PARTES DO MMC

Conforme a Figura 6, um braço é representado por um ou diversos submódulos SM mais um indutor do sub-braço L, e um resistor de sub-braço R equivalente de interface. Há em cada braço do conversor dois sub-braços, o sub-braço superior e o sub-braço inferior.

O braço superior está conectado entre a tensão de entrada CC positiva e a tensão de saída CA, no braço inferior tem-se a conexão entre tensão CA e a parte inferior da tensão negativa da parte CC. A distinção é feita por meio do sub índice (k) determinado $k = (p, n)$. O MMC possui em cada sub-braço N submódulos, desta forma, resultando em $2N$ por braço. Com a mesma analogia, quando a topologia for trifásica o MMC possui $6N$ SM's.

O braço do conversor é a conexão entre o sub-braço superior e o sub-braço inferior. Esta ligação entre os sub-braços acontece por meio dos indutores que estão associados. Cada perna é dividida em dois polos, positivo (p) localizado na parte superior e negativo (n).

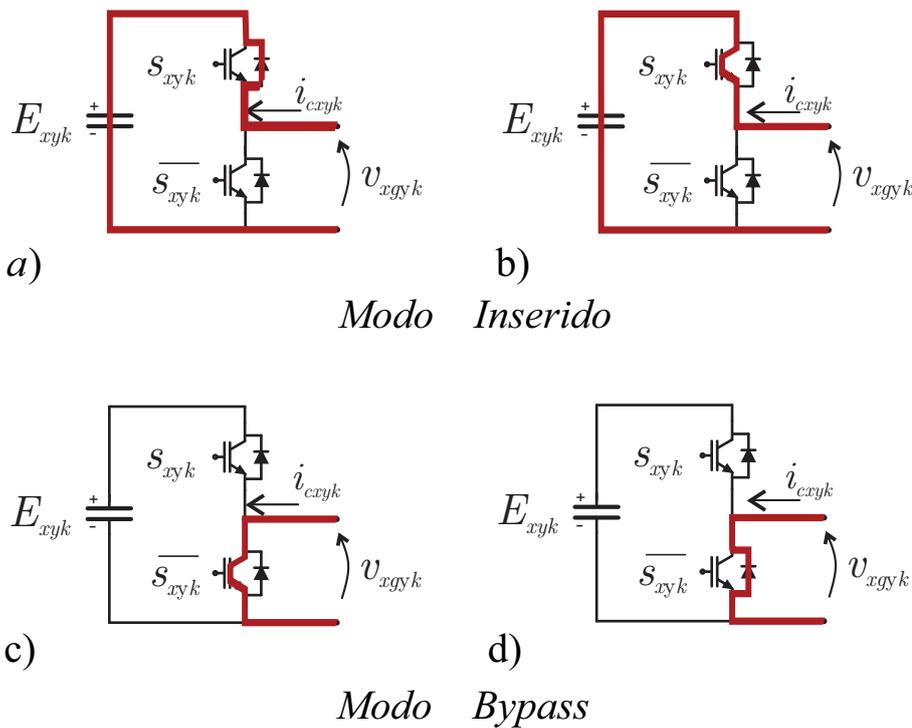
Os submódulos são conversores meia ponte associados neste caso. Os submódulos podem ser constituídos de diversas topologias, diodos de grampeamento, capacitores flutuantes e etc. Cada sub-braço do conversor contém N submódulos representados por (y) , assim tem-se $y = (1, 2, 3, \dots, N)$.

Para entendimento da nomenclatura pode-se exemplificar, quando $(S_{b2p} = 1)$ significa que o módulo 2 da fase b do polo positivo está acionado (ou inserido), caso contrário $(S_{b2p} = 0)$, ele não está inserido.

2.4.2 OPERAÇÃO DOS SUBMÓDULOS MEIA PONTE

Os submódulos trabalham em dois principais modos de operação, no primeiro modo de operação o capacitor está inserido e no segundo modo de operação o capacitor está em bypass, como pode ser visto na Figura 7.

Figura 7 – Modo de operação dos submódulos.



Fonte: Desenvolvido pelo Autor.

Capacitor Inserido

Neste estado de condução $(S_{xyk} = 1)$, o interruptor superior do SM está conduzindo corrente, já a chave inferior está aberta, por terem lógica de operação complementar. Desta forma, a corrente (i_{cxyk}) está circulando no capacitor. Esta corrente é a mesma que circula no braço do conversor. Pode ocorrer do sentido da corrente ser contrária.

Capacitor em *Bypass*

Neste estado de condução a chave superior do SM está aberta, já a chave inferior está conduzindo. Quando a corrente for em sentido contrário o diodo anti-paralelo conduz. A característica deste modo é que a tensão nos terminais do SM é zero e o capacitor continua com a carga que possuía.

Para que seja identificado qual o estado de condução do SM, é utilizada uma variável para identificar a lógica de acionamento S_x . Desta forma, se S_x for igual a zero, o SM vai operar com o capacitor em *bypass*, desta forma a tensão de saída do submódulo (V_{xgyk}) será zero, de acordo com a Figura 7.

Da mesma forma, pode-se identificar que quando S_{xyk} for igual a um, a tensão de saída do submódulo será igual a tensão do capacitor e corrente de saída circulará pelo capacitor. A lógica descrita é representada por (2.1) e (2.2)

$$v_{xgyk} = S_{xyk}E_{xgyk}, \quad (2.1)$$

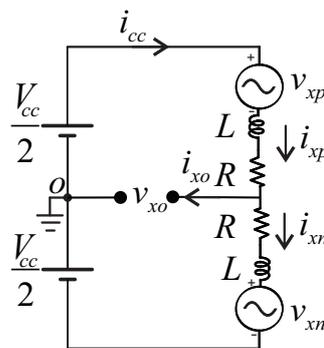
$$i_C = S_{xyk}i_{cxyk}, \quad (2.2)$$

onde (S_{xyk}) representa qual o interruptor de potência; (v_{xgyk}) representa a tensão do módulo SM; (E_{xgyk}) tensão no capacitor do SM e (i_{cxyk}) representa a corrente no braço, onde k está representando o braço superior e o braço inferior e (i_c) a corrente no capacitor.

2.4.2.1 MODELAGEM DO MMC

Esta seção apresenta a modelagem do MMC que foi proposto por (LESNICAR; MARQUARDT, 2003). Esta análise será desenvolvida a partir de uma fase, representada pela Figura 8. Utiliza-se o conversor meia ponte para sintetizar a tensão alternada neste conversor, isto porque é o conversor mais utilizado na literatura, desta forma torna-se melhor a sua compreensão.

Figura 8 – Circuito equivalente de uma fase.



Fonte: Desenvolvido pelo Autor.

Considerando a Figura 8 é obtido o circuito equivalente monofásico, cuja as tensões dos módulos estão representadas por fontes de tensão alternada. Para obter o comportamento dinâmico do circuito aplica-se a lei de Kirchoff das tensões, assim obtém-se para a malha para a parte superior, representada por (2.3), já para a malha inferior obtém-se (2.4). Desta forma a equação da tensão de saída do conversor se da por (2.5).

$$\frac{-V_{cc}}{2} + v_{xp} + Ri_{xp} + L\frac{di_{xp}}{dt} + v_{xo} = 0 \quad (2.3)$$

$$\frac{-V_{cc}}{2} - v_{xo} + L\frac{di_{xn}}{dt} + v_{xn} + Ri_{xn} = 0 \quad (2.4)$$

$$v_{xo} = \frac{1}{2} \left[v_{xn} - v_{xp} + L\frac{d(i_{xp} - i_{xn})}{dt} + R(i_{xp} - i_{xn}) \right] \quad (2.5)$$

Substituindo na tensão de saída (2.5), a corrente de saída (2.9) a tensão v_{xo} resulta na equação simplificada (2.9).

$$v_{xo} = \frac{1}{2} \left[v_{xn} - v_{xp} + L\frac{d(i_x)}{dt} + R(i_x) \right] \quad (2.6)$$

No sub-braço superior do conversor apresenta-se a corrente i_{xp} , para o sub-braço inferior tem-se a corrente i_{xn} , representadas em (2.7) e (2.8). Reescrevendo estas equações obtemos a corrente de saída i_{xo} e a corrente que circula entre os braços de uma mesma fase, definida por i_{int} , conforme (2.9) e (2.10).

Ou seja, para obter (2.9) basta subtrair as equações (2.7) e (2.8),

$$i_{xp} = \frac{i_x}{2} + i_{int} \quad (2.7)$$

$$i_{xn} = -\frac{i_x}{2} + i_{int} \quad (2.8)$$

e somando as equações (2.7) e (2.8) obtêm-se a corrente de saída.

$$i_x = i_{xp} - i_{xn} \quad (2.9)$$

$$i_{int} = \frac{i_{xp} + i_{xn}}{2} \quad (2.10)$$

Considera-se que a tensão sobre o indutor é relacionada às correntes que circulam pelo circuito. Esta tensão pode ser obtida através de

$$L\frac{di_{int}}{dt} + Ri_{int} = \frac{1}{2}(V_{cc} - v_{xp} - v_{xn}) \quad (2.11)$$

A partir das equações (2.6) e (2.11)

$$\begin{aligned} v_{xp} &= \frac{V_{cc}}{2} - v_{xo} \\ v_{xn} &= \frac{V_{cc}}{2} + v_{xo} \end{aligned} \quad (2.12)$$

onde a tensão v_{xo} de saída é dada por

$$v_{xo} = \frac{1}{2} V_{cc} M \text{sen}(\omega_o t + \theta_x) \quad (2.13)$$

onde M representa o índice de modulação, M que pode variar entre $(0 \leq M \leq 1)$, θ_x representa o ângulo de tensão na saída, ω_o é a frequência angular de saída. Em (DEKKA; WU; ZARGARI, 2014) e (DEKKA et al., 2016) os autores salientam que cada braço do conversor MMC pode ser controlado utilizando sinais individuais de modulação.

A tensão de saída pode ser relacionada com uma parcela do braço superior e outra do braço inferior, podendo ser representada por (2.14).

$$v_x = \frac{v_{xn} - v_{xp}}{2} \quad (2.14)$$

2.4.3 ANÁLISE DAS CORRENTES NO MMC

Esta seção apresenta uma análise das componentes harmônicas presentes nas correntes do conversor multinível modular.

As correntes a serem consideradas são as que circulam pelos braços do conversor i_{xp} e i_{xn} , as quais são compostas por uma componente CA, que está relacionada a corrente presente na carga e uma componente CC que é relacionada a corrente do barramento CC. As componentes são demonstradas em (2.15) e (2.16).

$$i_{xp} = I_{cc} + \frac{I_a}{2} \text{sen}(\omega_o t + \theta) \quad (2.15)$$

$$i_{xn} = I_{cc} - \frac{I_a}{2} \text{sen}(\omega_o t + \theta). \quad (2.16)$$

Segundo (SILVA, 2013) a componente CA flui sobre os capacitores dos submódulos gerando uma oscilação na tensão dos capacitores, provocada pelas componentes CA de tensão de saída e também pelas correntes que circulam nos sub-braços. Isso resulta em uma componente de potência cuja frequência é o dobro da fundamental, que se reflete na ondulação de tensão. Quando a ondulação de tensão sobre os capacitores percorre os

indutores que fazem parte do sub-braço inferior e superior origina-se uma corrente com duas vezes a frequência fundamental. A formação das demais harmônicas pares acontece a partir deste mesmo processo, quando a corrente de segunda harmônica percorre os SM.

O indutor alocado entre os braços do conversor possui a função de limitar a corrente circulante que surge a partir destas tensões de modo comum. Esta corrente, chamada de corrente interna é responsável por transferir energia da entrada dos barramentos CC para as diversas células. Apesar disso é necessário que as componentes harmônicas presentes na corrente sejam limitadas ou controladas a fim de limitar as perdas nos semicondutores de potência (POU et al., 2015)(LI et al., 2013).

Desta forma, a corrente do braços é representada por uma componente CC, que está relacionada a potência fornecida pelo barramento, uma segunda parcela de corrente de saída oriunda da carga e uma terceira parcela relacionada as ondulações provocadas na tensão dos capacitores dos submódulos, definido por (2.17) e (2.18).

$$i_{xp} = I_{cc} + \frac{I_a}{2} \text{sen}(\omega_o t + \theta) + I_{2f} \text{sen}(2\omega_o t + \phi) \quad (2.17)$$

$$i_{xn} = I_{cc} - \frac{I_a}{2} \text{sen}(\omega_o t + \theta) + I_{2f} \text{sen}(2\omega_o t + \phi) \quad (2.18)$$

onde ω_o é a frequência da tensão de saída, θ deslocamento de fase entre corrente e tensão de saída, I_{2f} representa a amplitude da segunda harmônica.

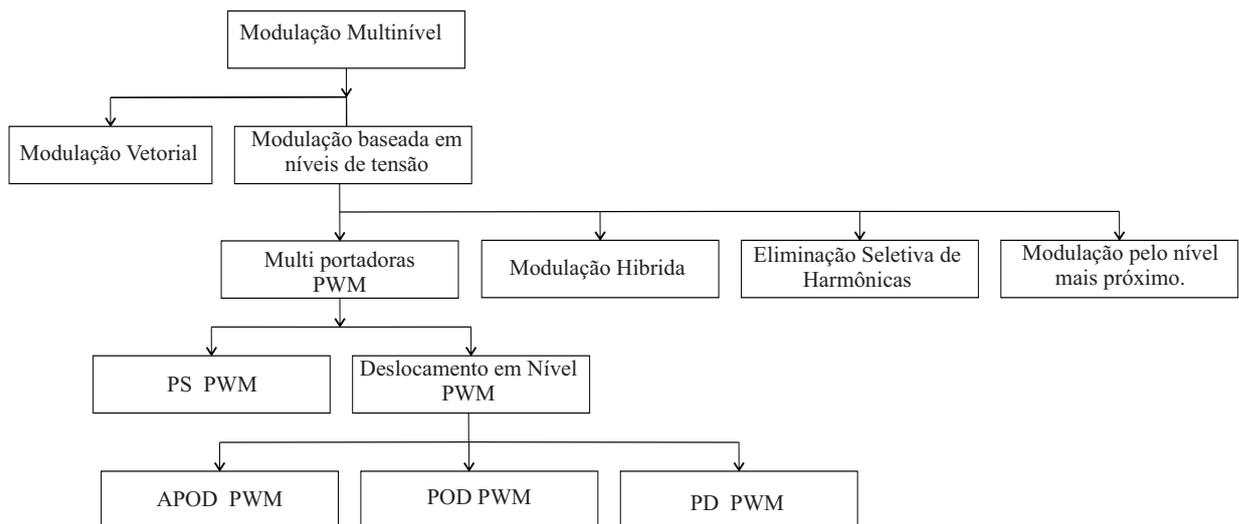
3 ESTRATÉGIAS DE MODULAÇÃO

3.1 INTRODUÇÃO

O correto emprego das técnicas de modulação fazem dos conversores meios eficientes de obter-se altos níveis de tensão, sejam pelas reduzidas perdas de chaveamento, como desenvolvido em (ILVES et al., 2012) ou por atenuar a distorção harmônica na saída, como proposto em (FALAHI; YU; HUANG, 2014).

Como mostrado na Figura 9, as estratégias de modulação podem ser divididas em dois campos principais, são: espaços vetoriais e níveis de tensão de saída, assim como abordado em (FRANQUELO et al., 2008).

Figura 9 – Estratégias de modulação empregadas em conversores.



Fonte: Adaptado de (FRANQUELO et al., 2008) .

Neste capítulo serão abordadas as estratégias de modulação usualmente empregadas em conversores multiníveis em MMC, mais especificamente. Será dada ênfase às modulações por largura de pulso PS e PD, visto que, serão objeto de desenvolvimento da pesquisa nos capítulos subsequentes.

3.2 ELIMINAÇÃO SELETIVA DE HARMÔNICOS - SHE

O método de Eliminação Seletiva de Harmônica - SHE tem como objetivo determinar os ângulos de comutação para obtenção da componente fundamental desejada e eliminar as harmônicas indesejados.

Segundo (KONSTANTINOU; CIOBOTARU; AGELIDIS, 2011) um fator importante na operação de conversores de grande potência é a minimização de perdas de comutação da topologia sem afetar significativamente as características de qualidade da tensão de saída. A modulação SHE permite controle do espectro da forma de onda de tensão de saída, onde a análise da tensão de saída é realizada por meio da série de Fourier. As equações para a eliminação de harmônicas são dadas pelas equações (3.1) e (3.2).

$$\sum_{i=1}^{N_1} (-1)^{i+1} \cos(a_i) + \sum_{i=N_1+1}^{N_1+N_2} (-1)^i \cos(a_i) + \sum_{i=N-N_k+1}^{N_1} (-1)^{i+1} \cos(a_i) = M \quad (3.1)$$

$$\sum_{i=1}^{N_1} (-1)^{i+1} \cos(na_i) + \sum_{i=N_1+1}^{N_1+N_2} (-1)^i \cos(na_i) + \sum_{i=N-N_k+1}^{N_1} (-1)^{i+1} \cos(na_i) = 0 \quad (3.2)$$

O índice de modulação varia entre $(0 < M < k)$ e $N - k$ representa o número de comutações entre $k - 1$ e k da forma de onda e o ângulo a é o ângulo de comutação, vale lembrar que, os tempos de disparo estão limitados entre 0 e $\frac{\pi}{2}$ para assegurar simetria de meia onda e $\frac{1}{4}$. SHE é aplicada em um conversor $2N + 1$ níveis, onde reduz a ondulação da tensão dos capacitores do SM mantendo o equilíbrio da energia nos braços. Neste caso foram eliminadas harmônicas até a 17^o.

3.3 MODULAÇÃO POR NÍVEL MAIS PRÓXIMO - NLM

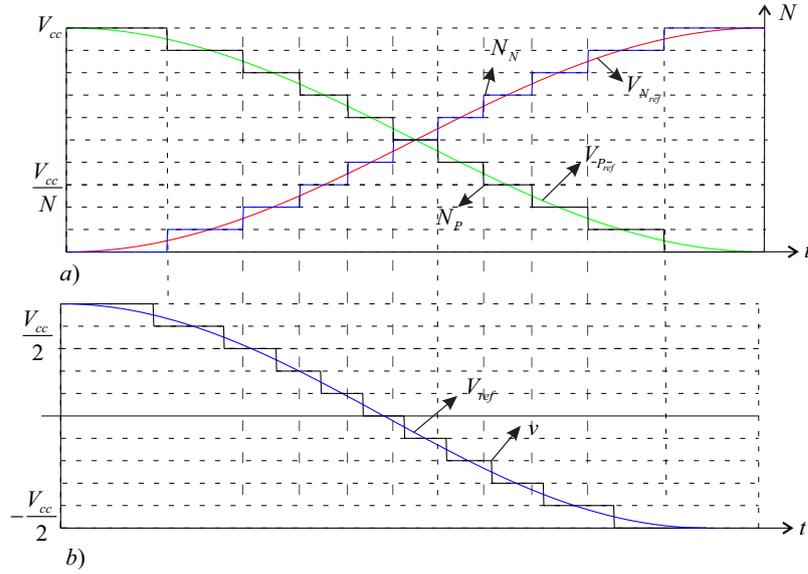
Nearest Level Modulation (Modulação pelo nível mais próximo NLM), devido sua facilidade de implementação, geralmente é empregada em conversores que apresentam grande número de submódulos. Esta técnica consiste em duas tensões de referência, uma para o sub-braço superior e outra para o sub-braço inferior do conversor MMC. Ambas as tensões são implementadas através de funções de arredondamento que sintetizam níveis discretos ou *steps*, que representam o número de módulos a serem inseridos. Como desenvolvido em (MESHRAM; BORGHATE, 2015).

Pode-se tomar como exemplo a tensão de referência na fase a , u_{ua}^{ref} para o sub-braço superior juntamente com tensão de cada módulo, u_{ua}^{step} , assim como u_{la}^{ref} no sub-braço inferior e a tensão de saída u_{la}^{step} . A tensão de saída obtida por este método é expressa em $N+1$ níveis, varia entre os limites de V_{cc} e $-V_{cc}$, como desenvolvida em (HU; JIANG, 2015).

A Figura 10 mostra as tensões obtidas com a modulação NLM apresentada por (GUAN; XU; CHEN, 2011).

Percebe-se na Figura 10 a) que as tensões de referência de cada sub-braço são dadas pelas funções de arredondamento, estes representando cada módulo a serem inseridos.

Figura 10 – Modulação NLM. a) Tensões de referência e a tensão sintetizada pelos sub-braços superior e inferior, b) Tensão sintetizada na saída.



Fonte: Desenvolvida pelo Autor.

As tensões de referência para cada sub-braço são dadas pelas equações (3.3) para a parte positiva e (3.4) para a parte negativa do braço.

$$v_{Uref} = \frac{V_{cc} - v_{ref}}{2} \quad (3.3)$$

$$v_{Lref} = \frac{V_{cc} + v_{ref}}{2} \quad (3.4)$$

A tensão V_{cc} representa a tensão do barramento CC, já a tensão de referência de cada fase está representada por v_{ref} . A tensão de referência é dada pela equação (3.5), onde w é frequência angular t representa o tempo e M o índice de modulação.

$$v_{ref} = MV_{cc} \cos(wt) \quad (3.5)$$

Pode-se calcular o número de módulos a serem inseridos por meio de uma função que indica o valor inteiro mais próximo, representada pela função *round*, conforme (3.6) e (3.7).

$$N_P = \text{round}\left(\frac{N}{2} \left(1 - \frac{v_{ref}}{V_{cc}}\right)\right), \quad (3.6)$$

$$N_N = \text{round}\left(\frac{N}{2} \left(1 + \frac{v_{ref}}{V_{cc}}\right)\right). \quad (3.7)$$

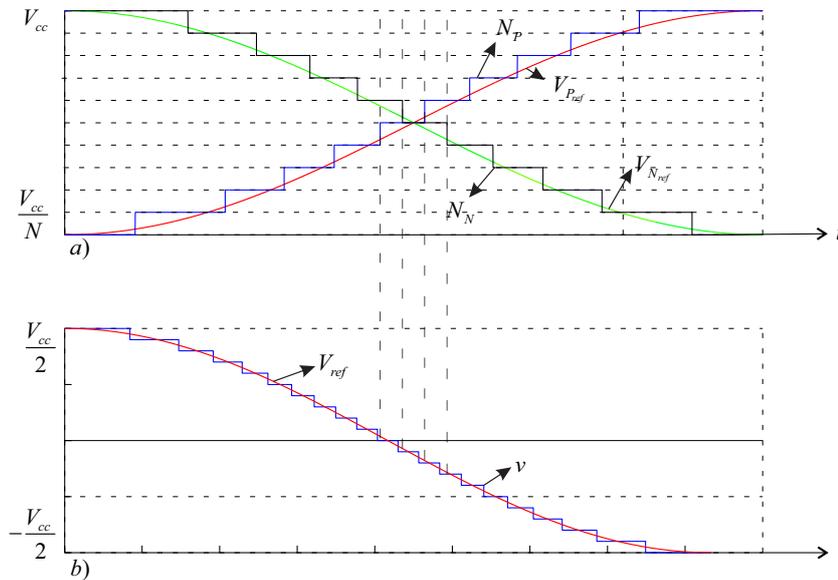
A tensão de saída pode ser obtida por meio de (3.6) e (3.7).

$$v = \frac{V_{cc}(N_P - N_N)}{2N}. \quad (3.8)$$

Utilizando-se desta ferramenta modificada, os momentos em que muda-se N_P e N_N estão defasados, assim, a saída $N_P + N_N$ que no que na modulação NLM proposta por (GUAN; XU; CHEN, 2011) convencional era $N + 1$ passa a ter o comportamento de $2N+1$ níveis na saída conforme a estratégia NLM proposta por (HU; JIANG, 2015) e (ZIENTARSKI; RECH, 2015).

A modulação NLM proposta é mostrada na Figura 11. Nesta estratégia de modulação o número de módulos inseridos depende da função *round* cujo o arredondamento é de 0.25, desta forma quando os *steps* são comparados as tensões de referência causam uma defasagem nas mudanças nos valores de N_P e N_N resultando em $2N+1$ níveis na saída.

Figura 11 – Modulação NLM. a) Tensões de referência e níveis de tensão sintetizados pelo braço superior e inferior do MMC. b) Tensão sintetizada na saída para o método proposto.



Fonte: Desenvolvida pelo Autor.

Segundo (WANG et al., 2016) quando o MMC utiliza a modulação pelo nível mais próximo há baixa taxa de distorção harmônica. A explicação está no fato de que cada sub-módulo é ligado ou desligado somente uma vez em cada período de comutação. Em (LIU; MA; BLAABJERG, 2016) são comparadas as modulações NLM, PSPWM e PDPWM, desta forma constatou-se que quando analisado o desempenho frente as demais a NLM não se mostrou tão atrativa.

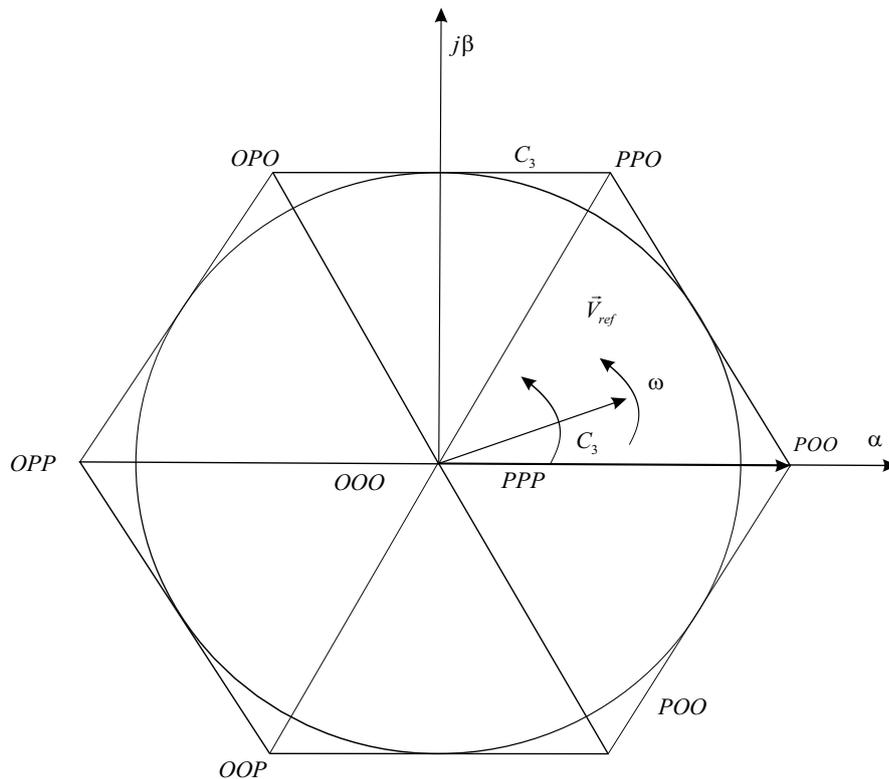
3.4 MODULAÇÃO VETORIAL

A modulação SVM é a técnica que utiliza vetores espaciais. O seu desenvolvimento consiste em: (i) escolher os vetores de comutação (ii) calcular a duração dos vetores (iii) determinar uma sequência dos vetores de operação (KOURO et al., 2010).

Segundo (CELANOVIC; BOROYEVICH, 2001) pode-se dizer que os algoritmos de SVM tem seu funcionamento dividido em três estágios: no primeiro estágio é selecionado um conjunto de estados de comutação que geralmente são os mais próximos a referência, no segundo estágio é calculado o *duty cycle* ou seja, o tempo em que a modulação vai atuar em cada vetor estabelecido dentro de um tempo de comutação e o terceiro estágio faz a escolha da sequência de vetores em que o conversor vai operar.

Na Figura 12 é demonstrado um exemplo de espaço em que os vetores de um inversor com dois níveis pode assumir. Assim, V_{ref} implica no vetor de referência e O, P os estados de comutação para os níveis de tensão (BRESSAN, 2014).

Figura 12 – Modulação SVM - Espaço vetorial para um inversor de dois níveis.

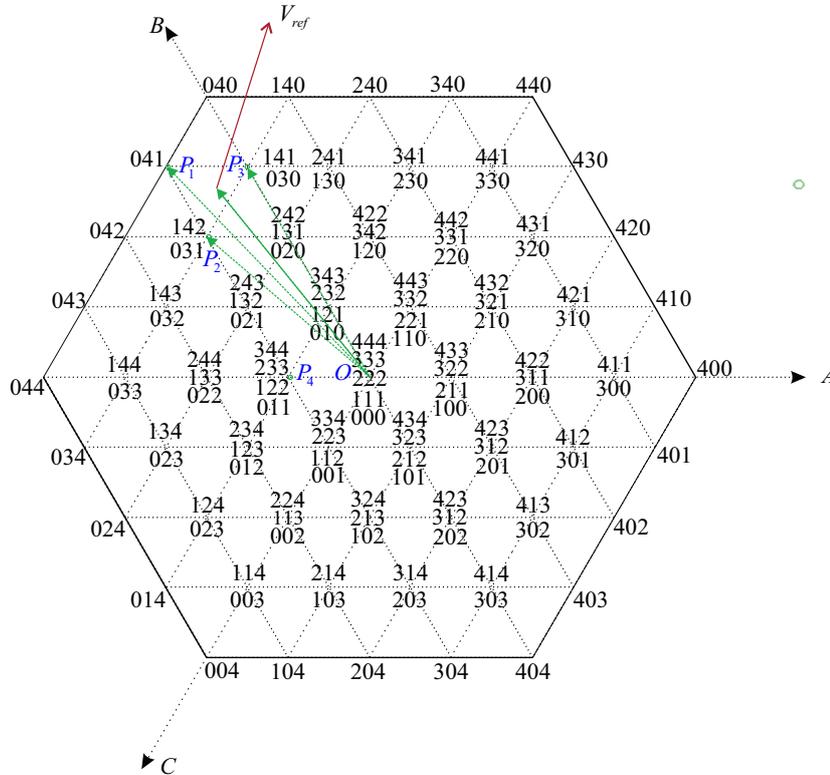


Fonte: Adaptada de (BRESSAN, 2014).

Segundo (DENG et al., 2014a) a modulação SVM pode ser aplicada para qualquer número de níveis do MMC, além disso salienta que este método fornece mais graus de liberdade e estados redundantes quando comparadas as demais modulações.

Para um inversor de n níveis tem-se que a tensão de saída é definida pelo vetor 3.9.

Figura 13 – Diagrama space vector para um conversor de cinco níveis.



Fonte: Adaptada de (DENG et al., 2014b).

$$V_{out} = V_{cc} \left(S_a + S_b \cdot e^{j\frac{2}{3}\pi} + S_c \cdot e^{j\frac{4}{3}\pi} \right) \quad (3.9)$$

onde V_{cc} é a tensão da fonte CC, e S_a , S_b e S_c são os estados de comutação das fases A, B, C, se os valores de S_a , S_b e S_c são definidos como $S_a, S_b, S_c = 0, 1, \dots, n-1$, então as tensões de saída das fases A, B e C em relação ao barramento CC são $S_a \cdot V_{cc}/(n-1)$, $S_b \cdot V_{cc}/(n-1)$ e $S_c \cdot V_{cc}/(n-1)$.

A Figura 13 mostra um diagrama *space-vector* contendo os vetores de saída que correspondem aos estados de comutação que são gerados a partir da equação (3.9), para um inversor de cinco níveis.

O número em cada vértice representa a mudança de estado S_a , S_b e S_c do inversor. Como exemplo, tem-se o número 041 no vértice P1 significa que para o vetor $OP1$ os correspondentes estados de comutação das fases A, B e C São $S_a = 0$, $S_b = 4$ e $S_c = 1$. Alguns destes vetores podem ser equivalentes, produzindo mais de um estado de comutação.

Alguns vetores podem são equivalentes, ou seja, produzidos por mais do que um estado de comutação do inversor. Os estados de comutação no vértice do vetor estão listados

de cima para baixo, correspondendo à comutação dos estados de fase A no diagrama de vetores espaciais.

Por exemplo, tem-se demonstrado pelos úmeros 344, 233, 122 e 011, onde os estados de comutação são válidos para o vetor $P4$, e são listados de forma decrescente, correspondendo aos estados de comutação da fase A.

Um vetor de referência V_{ref} e os correspondentes três vetores mais próximos $OP1$, $OP2$ e $OP3$ são também mostrados. O Vértice dos três vetores mais próximos compõem uma chamada modulação triângulo, que encerra o vetor de referência. Em ordem para sintetizar ou equiparar o vetor de referência, é tarefa do SVPWM para detectar os três vetores mais próximos (isto é, o estados de comutação dos vértices P_1 , P_2 e P_3), para determinar a sequência dos três vetores mais próximos durante uma comutação.

Para calcular o ciclo de trabalho de cada vetor faz-se por meio da equação (3.10).

$$T_s .V_{ref} = d_1 .OP_1 + d_2 .OP_2 + d_3 .OP_3 \quad (3.10)$$

onde T_s é o ciclo de comutação comandando d_1 d_2 d_3 que representam os períodos de ciclo de serviço de OP_1, OP_2 e OP_3

Em (DENG et al., 2014c) é desenvolvida e aplicada a modulação SVM para um conversor multinível modular de 5 e 9 módulos SM. Quando comparados os dois conversores constatou-se que quanto maior o número de SM por braço menor será os níveis de distorção harmônicas total (THD), apresentando 31,66% para o conversor de $N=9$ SM, já para o conversor de $N=5$ apresentou uma taxa de 35,79%.

Os autores de (LIE et al., 2012) desenvolvem a modulação SVM para um conversor cuja os SM são compostos por capacitores grampeados em uma topologia trifásica. São variados os índices de modulação em 40% e 80% e comparadas as taxa de distorção harmônicas total.

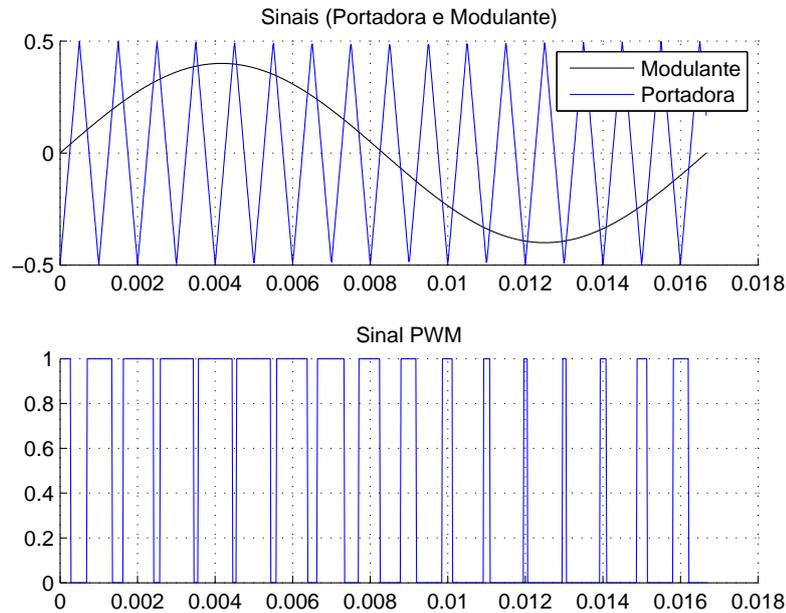
3.5 MODULAÇÃO POR LARGURA DE PULSO POR COMPARAÇÃO COM PORTADORA.

A modulação por largura de pulso *Pulse Width Modulation*-PWM é uma técnica amplamente utilizada para acionamento de conversores, é a partir dela que é definido o comportamento dos interruptores, assim definindo a razão cíclica e frequência de comutação.

A modulação PWM é a comparação entre a modulante e a portadora, como demonstrado na Figura 14, em preto e azul, respectivamente.

O grande desafio que a modulação PWM enfrenta está relacionada as componentes harmônicas inerentes que estão presente no trem de pulsos. Para obter adequado espectro de saída da tensão de saída, algumas modulações foram criadas com modificações buscando

Figura 14 – Sinal pulsado a partir da comparação entre Modulante e Portadora.



Fonte: Desenvolvida pelo Autor.

este propósito. As mais conhecidas são *Phase Disposition (PD)*, *Phase Oposition Disposition (POD)*, *Alternative Phase Oposition Disposition (APOD)* e *Phase Shift (PS)*.

3.5.1 MODULAÇÃO PWM COM PORTADORAS DISPOSTAS EM FASE

Esta modulação PWM considera a disposição das portadoras em fase, visto na Figura 15. Além de estarem em fase as portadoras possuem o mesmo valor em sua amplitude, a diferença entre elas é o valor médio.

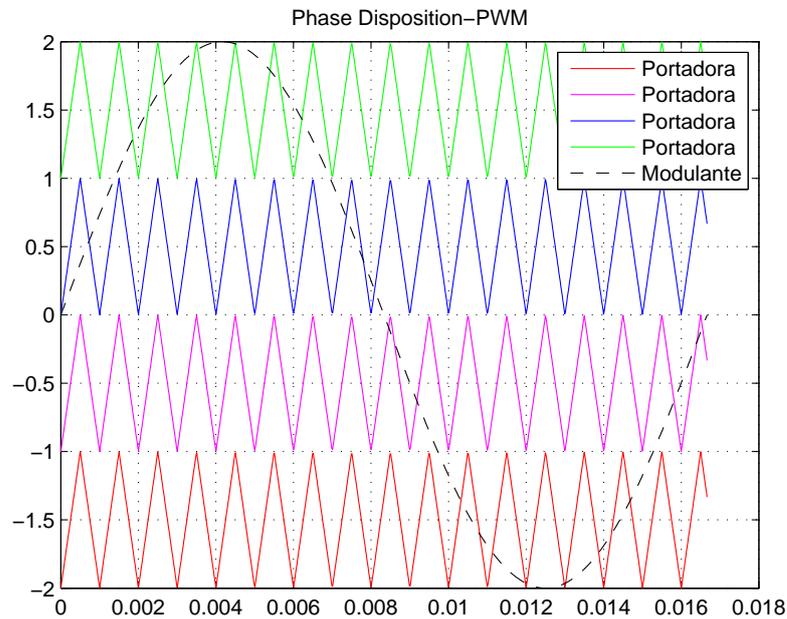
Para obter os sinais de comando dos interruptores de potência do conversor a tensão de referência é comparada a portadoras que em nosso caso são triangulares.

A quantidade de portadoras depende do número de níveis da tensão de saída do conversor. Desta forma o número de portadoras é dado por (3.11).

$$n_{portadoras} = N - 1 \quad (3.11)$$

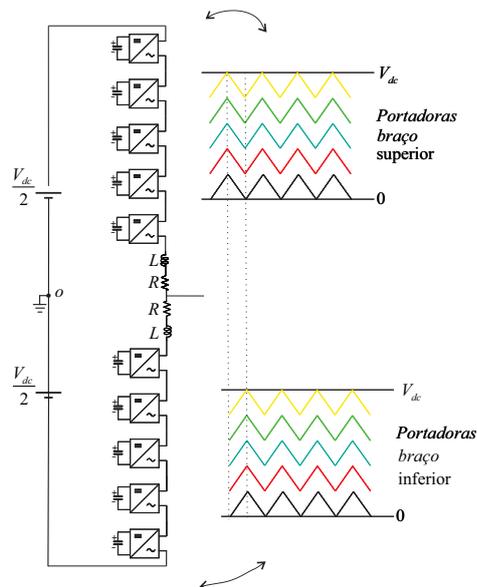
A modulação PD aplicada ao conversor multinível modular resulta em $2N+1$ níveis. Em um mesmo braço as portadoras são colocadas em fase, porém defasadas de 180 graus entre sub-braço superior e sub-braço inferior, conforme mostra a Figura 16.

Figura 15 – Técnica de modulação PWM - PD com 5 níveis de tensão de saída considerando um conversor multinível genérico.



Fonte: Desenvolvida pelo Autor.

Figura 16 – *Phase Disposition* com $N=5$ submódulos. Demonstração de $N+1$ níveis de tensão na saída.

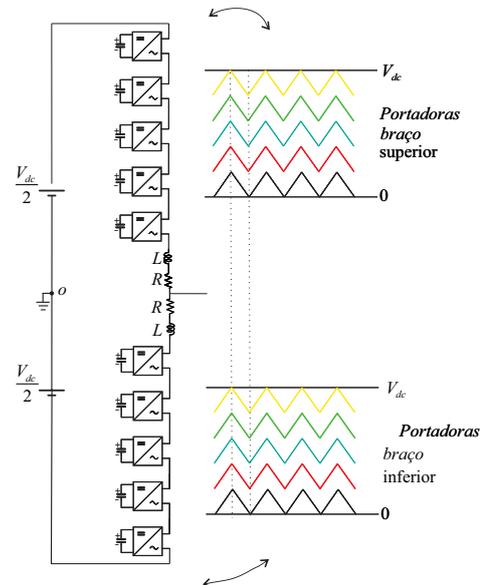


Fonte: Adaptado de (NAJMI, 2015).

Segundo (NAJMI, 2015) e (ERTÜRK, 2015), para obter $2N+1$ níveis nenhuma diferença de fase entre o conjunto de portadoras dos braços superior e inferior precisam

ser aplicadas, como demonstrado graficamente em 17.

Figura 17 – *Phase Disposition* com $N=5$ submódulos. Demonstração de $2N+1$ níveis de tensão na saída.



Fonte: Adaptado de (NAJMI, 2015).

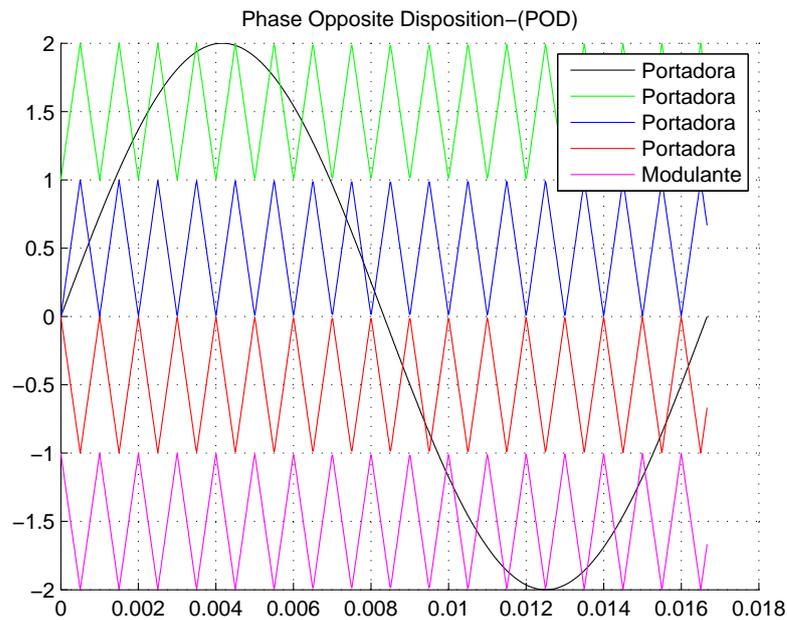
Em (MEI et al., 2013) é utilizado o MMC para conectar a geração dos painéis fotovoltaicos a rede de alta tensão empregando a estratégia de modulação PD. Por meio da estratégia os autores sintetizam tanto $2N+1$ como $N+1$ níveis de tensão na saída.

3.5.2 MODULAÇÃO PWM COM PORTADORAS DISPOSTAS EM OPOSIÇÃO DE FASE - POD

A modulação por largura de pulso cujas as portadoras estão em oposição de fase possuem a mesma amplitude, porém o valor médio de ambas é diferente.

Como visto na Figura 18 as portadoras que possuem o valor médio menor que zero possuem defasagem de 180 graus quando comparadas as que estão com valor médio maior que zero.

Figura 18 – Modulação PWM - POD para um inversor de 5 níveis.



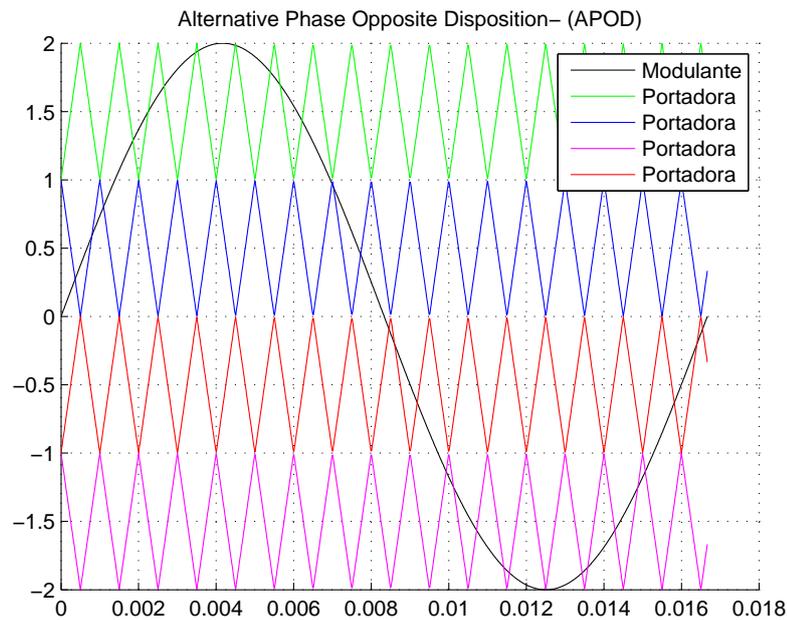
Fonte: Desenvolvida pelo Autor.

3.5.3 MODULAÇÃO PWM COM PORTADORAS DISPOSTAS EM OPOSIÇÃO ALTERNADA DE FASE - APOD

A modulação por largura de pulso cuja as portadoras estão em oposição alternada de fase possuem a mesma amplitude, o que difere das demais é por apresentar um deslocamento.

A particularidade desta modulação PWM é que cada portadora é defasada 180 graus da portadora adjacente, que pode ser visto na Figura 19 para um conversor de 5 níveis.

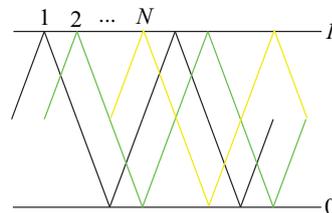
Figura 19 – Modulação PWM - APOD. Inversor de 5 níveis.



Fonte: Desenvolvida pelo Autor.

3.5.4 MODULAÇÃO EM DESLOCAMENTO DE FASE-PS

Este método possui N portadoras triangulares, sendo que estas são iguais. Nesta disposição cada portadora é responsável por um submódulo. Estas triangulares são deslocadas $360/n$ uma da outra, onde n é o número de portadoras, sua amplitude tem valor de 1 e frequência f_c . Assim, cada braço possui determinado grupo de portadoras. Esta disposição é apresentada pela Figura 20.

Figura 20 – Modulação *Phase Shift*. Portadoras dispostas.

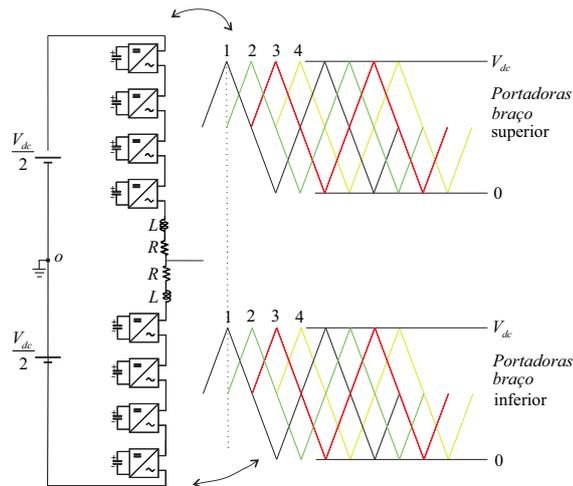
Fonte: Desenvolvida pelo Autor.

Para obtenção de $N+1$ níveis ou $2N+1$ níveis na saída basta ajustar a fase das portadoras entre os conjuntos do braço superior e do braço inferior. Por exemplo, se a disposição das portadoras estiverem iguais entre os dois braços, o número de níveis de tensão na saída será $N+1$, já se a disposição das portadoras for de $180/n$ quando

comparados os braços superior e inferior, os níveis de tensão na saída serão iguais a $2N+1$, ainda depende se N for ímpar ou par. Como será explicado na sequência.

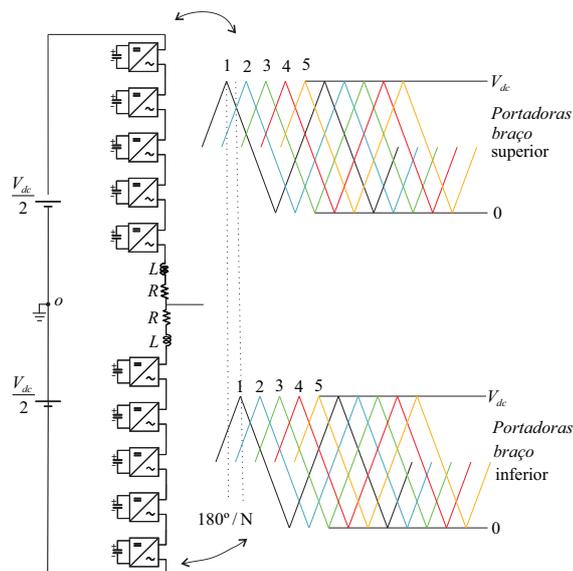
Segundo (NAJMI, 2015), na modulação PS, caso o número de submódulos por braço N for par, o conjunto de portadoras empregadas para o braço superior e inferior serão iguais, mostrado na Figura 21

Figura 21 – *Phase Shift* com $N=4$ submódulos. Demonstração de $N+1$ níveis de tensão na saída.



Fonte: Adaptado de (NAJMI, 2015).

Figura 22 – *Phase Shift* com $N=5$ submódulo. Demonstração de $N+1$ níveis de tensão na saída.



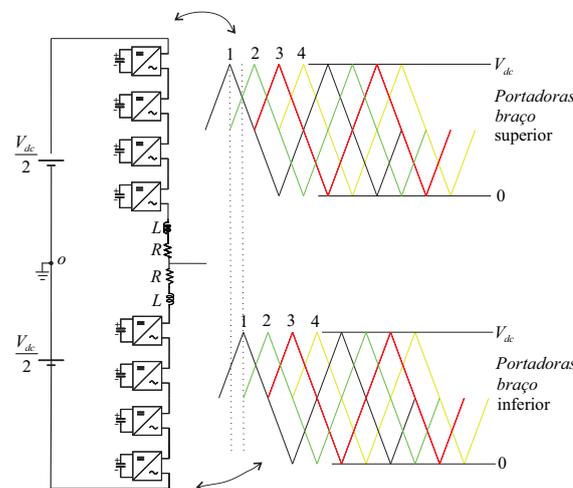
Fonte: Adaptado de (NAJMI, 2015).

Quando o número de módulos N , for um número ímpar serão utilizados dois conjuntos de portadoras distintas para os braços superiores e inferiores. A forma distinta mencionada é relacionada as portadoras, fato de estarem defasadas $180/N$ graus, esta condição se aplica para cada portadora em comparação, como mostrado na Figura 22.

O primeiro conjunto de harmônicas oriundas da comutação na tensão de saída, conforme a equação $f=N*fc$.

Já para obter $2N+1$ níveis de tensão a partir da modulação *phase shift* faz-se de duas formas. Na primeira delas pode-se obter $2N+1$ níveis de tensão no terminal de saída ajustando a diferença de fase entre o conjunto de portadoras superiores e inferiores. Para o caso de $2N+1$ níveis de tensão na saída é inverso do caso de $N+1$, em diferença de fase entre o grupo de portadoras superiores e inferiores. Ou seja, se N for par é necessário ter uma diferença de fase de $180/N$ entre o conjunto de portadoras superiores e inferiores, como pode ser visto em 23.

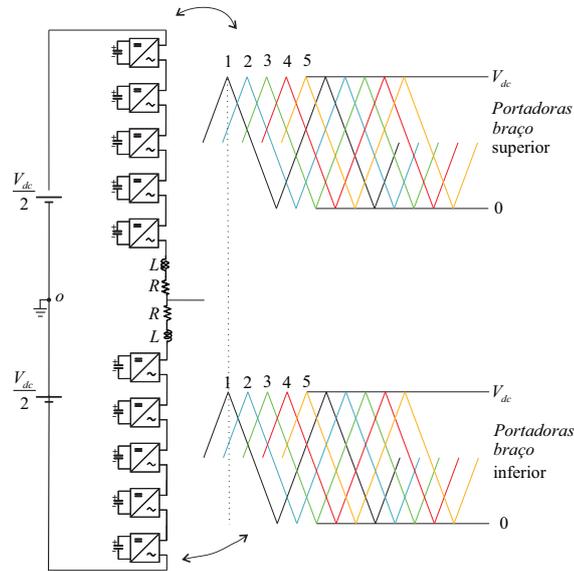
Figura 23 – *Phase Shift* com $N=4$ submódulos. Demonstração de $2N+1$ níveis de tensão na saída.



Fonte: Adaptado de (NAJMI, 2015).

Caso o N for par, deve existir uma diferença de $180/N$ graus entre os braços superior e inferior. Se N for ímpar não é necessário uma diferença entre os conjuntos de portadoras para obter-se um nível de tensão $2N+1$ na saída. Demonstrado na Figura 24.

Figura 24 – *Phase Shift* com N=5 submódulos. Demonstração de 2N+1 níveis de tensão na saída.



Fonte: Adaptado de (NAJMI, 2015).

A modulação com as portadoras em deslocamento de fase PWM - PS tem a geração dos sinais de acionamento das chaves por meio da comparação entre a modulante e as portadoras, assim como as demais estratégias de modulação citadas. O que diferencia esta modulação das demais é que o valor médio das portadoras é o mesmo, pois elas são idênticas apenas deslocadas em fase.

Pode-se calcular a defasagem $\theta_{defasagem}$ entre as portadoras por meio da equação (3.12), o número de portadoras a serem empregadas na modulação depende do número de níveis desejados, calculados por (3.11).

$$\theta_{defasagem} = \frac{360}{n-1} \quad (3.12)$$

Nesta modulação os valores de THD são semelhantes aos anteriores, porém, a tensão de saída para a modulação PS proporciona maior facilidade de filtragem, isto porque as componentes harmônicas mais significativas estão concentradas em torno da frequência de comutação. Os harmônicos da modulação PS com SMs meia ponte ficam em torno de $2Nf_s$.

3.5.5 ANÁLISE COMPARATIVA ENTRE AS ESTRATÉGIAS DE MODULAÇÃO

Em (SILVA, 2013) é implementada a topologia MMC com o intuito de analisar as estratégias frente aos níveis de distorção harmônica. Menciona que as modulações PS, PD, POD e APOD podem produzir tanto N+1 ou 2N+1 níveis de tensão para o conversor.

Pode-se salientar que a PS apresenta os conjuntos de componentes harmônicas deslocadas nas múltiplas da frequência de chaveamento, apresentado a distribuição de perdas de forma equilibrada nos interruptores.

Já nas modulações PD, POD e APOD os harmônicos mais significativos estão localizados no entorno da frequência da portadora, não havendo harmônicas na frequência de chaveamento.

Na literatura encontra-se a comparação entre as modulações mencionadas, levando em consideração as perdas do conversor e o conteúdo harmônico das tensões de saída.

Os autores de (LIU; MA; BLAABJERG, 2016) comparam as modulações PS-PWM, PD-PWM e NLM. Para a comparação foi adotado um MMC, cuja o número de células são 12 para cada braço, os parâmetros analisados consistem no fator THD e eficiência do mesmo. Estes resultados são obtidos comparando os diferentes métodos de modulação através da variação da frequência dos métodos de modulação, da frequência de chaveamento e do índice de modulação. Os níveis de distorção das harmônicas e a eficiência do conversor se mostraram melhores quando aplicada modulação PS-PWM.

Os autores e (LAWAN; ABBAS, 2015) adotam o conversor MMC de cinco níveis para comparar os níveis de THD para as diferentes modulações PWM e os perfis de tensão na saída. Os níveis de distorção harmônicas são muito próximos de todas as estratégias de modulação, próximo em torno de 17%. Já em termos de perfil de tensão de saída a forma de onda da estratégia PD-PWM mostrou-se mais estável apresentando simetria nos ciclos positivo e negativo.

Em (LIU et al., 2016) as estratégias PS e PD são aplicadas a um MMC para acionamento ferroviários para acionamento ferroviário. As duas estratégias combinam as vantagens buscando o controle das tensões de braço com o intuito de distribuir uniformemente as tensões nos capacitores dos SM.

Para fazer o acionamento de um motor indução trifásico de 5 níveis desenvolveu-se em (ANANTHU; SRIKANTH, 2017) a estratégia POD-PWM para o MMC. Para o controle das tensões nos capacitores os autores empregaram um algoritmo que pode ser implantada a qualquer estratégia PWM, este algoritmo faz com que a corrente circulante diminua, por conseguinte o conteúdo harmônico na saída também diminui.

Segundo (SHAH; CHANDWANI, 2017) o MMC é uma das topologias de conversor mais promissoras para alta tensão e alta potência. Segundo autor um dos problemas técnicos mais importantes da topologia é realizar o equilíbrio nas tensões dos capacitores dos submódulos. Com o intuito de resolver este problema compara-se dois algoritmos, um com alta frequência de comutação e outro com frequência reduzida de chaveamento. Observou-se que quando combinada a modulação PS-PWM e o algoritmo de baixa frequência de comutação há equilíbrio nas tensões dos capacitores e reduzidas perdas nos semicondutores.

Em (ALMEIDA et al., 2017) é apresentada a comparação de duas estratégias para minimizar a corrente que circula no conversor. Esta corrente surge quando as tensões nos braços apresenta desequilíbrios. A primeira estratégia transforma as correntes de segundo harmônico em sinais estacionários que após aplicar um PI. A segunda estratégia utiliza controladores ressonantes utilizando esforço computacional maior que a anterior, isso porque os sinais dos controladores são gerados de forma paralela, cada compensador para uma determinada frequência, os altos ganhos empregados nesta topologia podem inviabilizar a implementação.

4 ESTRATÉGIA DE MODULAÇÃO PROPOSTA *PHASE DISPOSITION-PD* COM CÉLULAS HALF-BRIDGE.

4.1 INTRODUÇÃO

Neste capítulo será proposta uma estratégia de modulação PD que resulta em tensões de linha com $4N+1$ níveis com baixa distorção harmônica. A modulação será desenvolvida através da abordagem geométrica, como desenvolvido em (RYAN; LORENZ; DONCKER, 1999), onde é sintetizada uma tensão de modo comum através de uma transformação linear.

Além disso, será proposto um algoritmo de classificação que garante o equilíbrio das tensões individuais dos capacitores submódulos e um controlador de histerese é usado para controlar as correntes internas. Resultados da simulação são apresentados para demonstrar o desempenho da estratégia de modulação proposta.

4.2 DESCRIÇÃO DA ESTRATÉGIA PD PROPOSTA

Nesta seção será desenvolvida a estratégia de modulação PD. Os sinais modulantes que são definidos para esta PD são calculados através das equações (4.1) e (4.2)

$$v_{xgyn}^* = \frac{t_2}{T/2} TPER \quad (4.1)$$

$$v_{xgyp}^* = \frac{t_1}{T/2} TPER. \quad (4.2)$$

Na Figura 25 é demonstrada a lógica de comparação que dá a origem os sinais de disparo para os interruptores dos SM que estão nos braços superiores e inferiores do MMC. São comparadas dois sinais modulantes v_{xgyn}^* e v_{xgyp}^* com a portadora triangular, onde TPER é o valor máximo do contador Up-down. Define-se que, as tensões médias produzidas na saída de cada SM, assumindo E_{ayn} como sendo a tensão CC do módulo tanto nos braços superiores ou inferiores são dadas por

$$v_{xgyn} = \frac{E_{xyn}}{TPER} v_{xgyn}^* \quad (4.3)$$

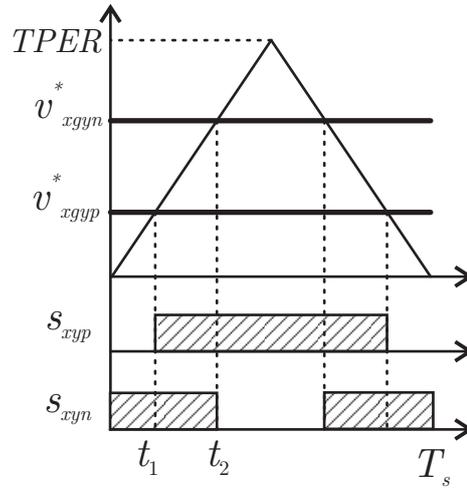
e também

$$v_{xgyp} = E_{ayp} \left(1 - \frac{v_{xgyp}^*}{TPER} \right). \quad (4.4)$$

A tensão de saída por fase produzida pelo conversor é obtida fazendo

$$v_{xo} = \frac{1}{2} \left(\sum_{y=1}^{N/2} v_{xgyn} - \sum_{y=1}^{N/2} v_{xgyp} \right) \quad (4.5)$$

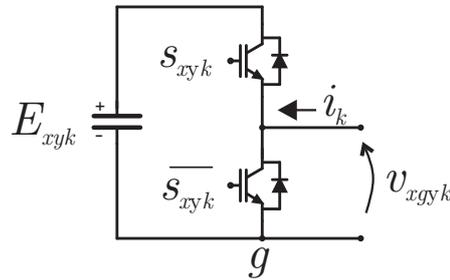
Figura 25 – Lógica de comparação para acionamento de interruptores.



Fonte: Desenvolvida pelo Autor.

Na Figura 26 é apresentada a célula meia ponte empregada nesta estratégia de modulação.

Figura 26 – Célula meia ponte.



Fonte: Desenvolvida pelo Autor.

É importante calcular a tensão sobre o indutor, a fim de controlar a corrente interna do conversor, este cálculo pode ser feito através da equação (4.6).

$$v_{circx} = E - \sum_{y=1}^{N/2} \sum_{k=p,n} v_{xgyk} \quad (4.6)$$

A técnica de modulação PD a ser implementada tem uma adição de *offset* aos sinais das modulantes, de acordo com (4.7) e para esta modulação é utilizada o sinal da portadora (PARIS et al., 2015),

$$\mathbf{v}_{xg} = v_{xref}[1]_{N \times 1} - \mathbf{v}_{xoff} \quad (4.7)$$

onde \mathbf{v}_{xoff} é definido como um grau de liberdade escolhido de diferentes formas. Os elementos que estão presentes dentro deste vetor precisam necessariamente obedecer ao

intervalo $\{(N+1)...0\}$ seguindo, portanto a afirmação que $\{\mathbf{v}_{off}\} \in \{N-1N-2..0\}$. Desta forma \mathbf{v}_{xg} é dado pela equação

$$\mathbf{v}_{xg} = \left[v_{xg1n} \quad \dots \quad v_{xg\frac{N}{2}n} \quad v_{xg1p} \quad \dots \quad v_{xg\frac{N}{2}p} \right]^T \quad (4.8)$$

A ordem que os elementos de \mathbf{v}_{off} não influencia na tensão de saída v_x , mas \mathbf{v}_{off} impacta diretamente na tensão sobre o indutor, representado por v_{circ} , também influencia no intervalo que carrega e descarrega os capacitores presentes nos SM. Por este motivo é necessário conhecer a dinâmica das correntes internas e das tensões sobre os capacitores. Como já citado no capítulo de revisão, a corrente de saída é função das correntes internas dos braços pode ser escrita como (4.9)

$$i_x = i_{xp} - i_{xn}, \quad (4.9)$$

e a corrente interna é definida por

$$i_{ix} = \frac{1}{2} (i_{xp} + i_{xn}). \quad (4.10)$$

Por outro lado, a equação dinâmica de tensão CC dos capacitores do submódulo é dada por

$$i_{cxjk} = C \frac{d}{dt} E_{xyk}, \quad (4.11)$$

$$S_{xyk} i_k = C \frac{d}{dt} E_{xyk} \quad (4.12)$$

4.3 CONTROLE DE CORRENTE POR HISTERESE

A fim de controlar as correntes internas, um controlador de histerese é empregado neste trabalho. Quando a corrente interna é maior do que um valor de referência acrescida de uma faixa projetada Δ_i , adota-se \mathbf{v}_{off} cujos elementos estão em ordem decrescente dado por (4.14).

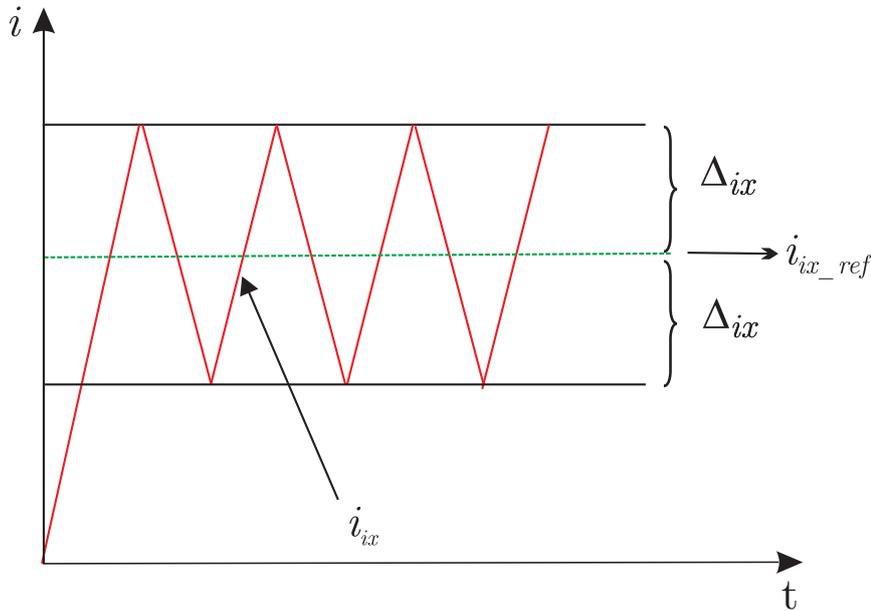
$$\mathbf{v}_{xoff} = \left[5 \quad 4 \quad 3 \quad 2 \quad 1 \quad 0 \right]^T \quad (4.13)$$

$$\mathbf{v}_{xoff} = \left[0 \quad 1 \quad 2 \quad 3 \quad 4 \quad 5 \right]^T. \quad (4.14)$$

Por outro lado, se a corrente interna é mais baixa do que um valor de referência de menos Δ_i , é usado (4.13). Desta forma, a corrente interna é mantida em uma banda de histerese desejada, como mostrado na Figura 27. É importante salientar que o valor de Δ_i impacta sobre o número de comutações dos semicondutores de potência.

Pode-se perceber o comportamento da corrente interna após a ação do controle por histerese na Figura 28. Os níveis da corrente foram mantidos dentro de uma banda estabelecida, garantindo o funcionamento do conversor.

Figura 27 – Banda de Histerese das correntes internas.



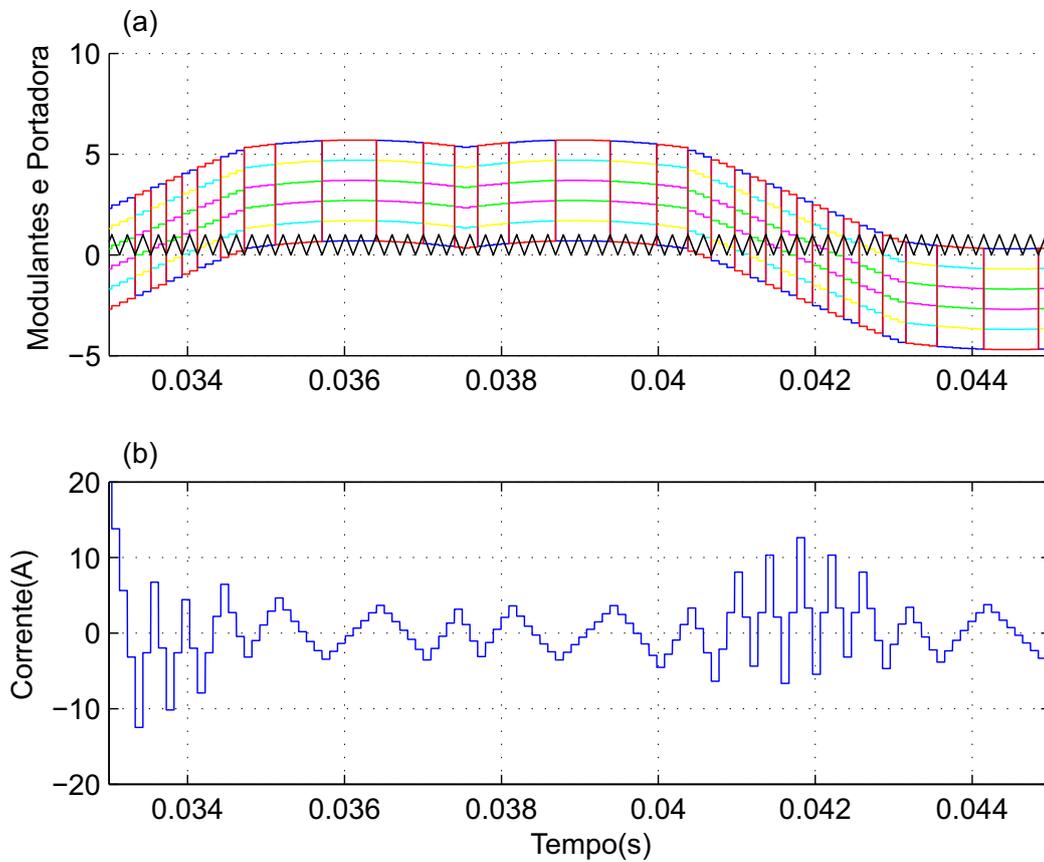
Fonte: Desenvolvida pelo Autor.

4.4 ESTRATÉGIA DE CONTROLE DAS TENSÕES NOS CAPACITORES

Um método para controlar as tensões CC nos capacitores individuais deve ser a fim de evitar a divergência e também para reduzir as ondulações nestas tensões. A fim de controlar as tensões de corrente contínua, os seguintes passos são adotados: (i) classificar as tensões de cada braço de capacitores em ordem ascendente; (ii) verificar o sinal da corrente, uma vez que impactam na carga ou descarga do capacitor; (iii) definir os *offsets* de tensão, a fim de carregar o capacitor com a menor tensão e para descarregar o capacitor com a tensão mais elevada.

Nota-se que se a corrente é positiva e se o interruptor S_{xyk} está em comutação, o capacitor irá carregar, caso contrário, se a corrente é negativa o capacitor descarrega. Além disso, se a chave S_{xyk} está em bloqueio, o capacitor permanecerá com tensão constante como mostra a Tabela 6. Portanto, dependendo do sinal de corrente e da ação desejada de carga, o *offset* deve ser acrescido ou decrescido de acordo com a Tabela 6.

Figura 28 – Comportamento da corrente interna aplicando o controle por histerese.
a) Modulantes e Portadora. b) Corrente interna.



Fonte: Desenvolvida pelo Autor.

Para aqueles capacitores cujos os submódulos possuam tensões mais baixas ou mais elevadas, os seus respectivos sinais de modulação irão assumir os valores extremos (neste caso, 0 ou 5). Se dois submódulos com maior e menor tensão CC o valor de *offset* extremo, o submódulo com a mais baixa tensão recebe o deslocamento igual a 5 e a submódulos com a tensão mais elevada recebe o *offset* igual a 4.

Vamos supor que a corrente interna desejada, para a fase x é positiva, que v_{off} é definido como (4.14) e suponhamos que as tensões dos capacitores no instante de amostragem são(4.15).

$$\left\{ \begin{array}{cccccc} E_{x1n} & E_{x2n} & E_{x3n} & E_{x1p} & E_{x2p} & E_{x3p} \\ 195 & 210 & 200 & 190 & 198 & 201 \end{array} \right\} \quad (4.15)$$

portanto, supõe que a corrente nos braços é (4.16)

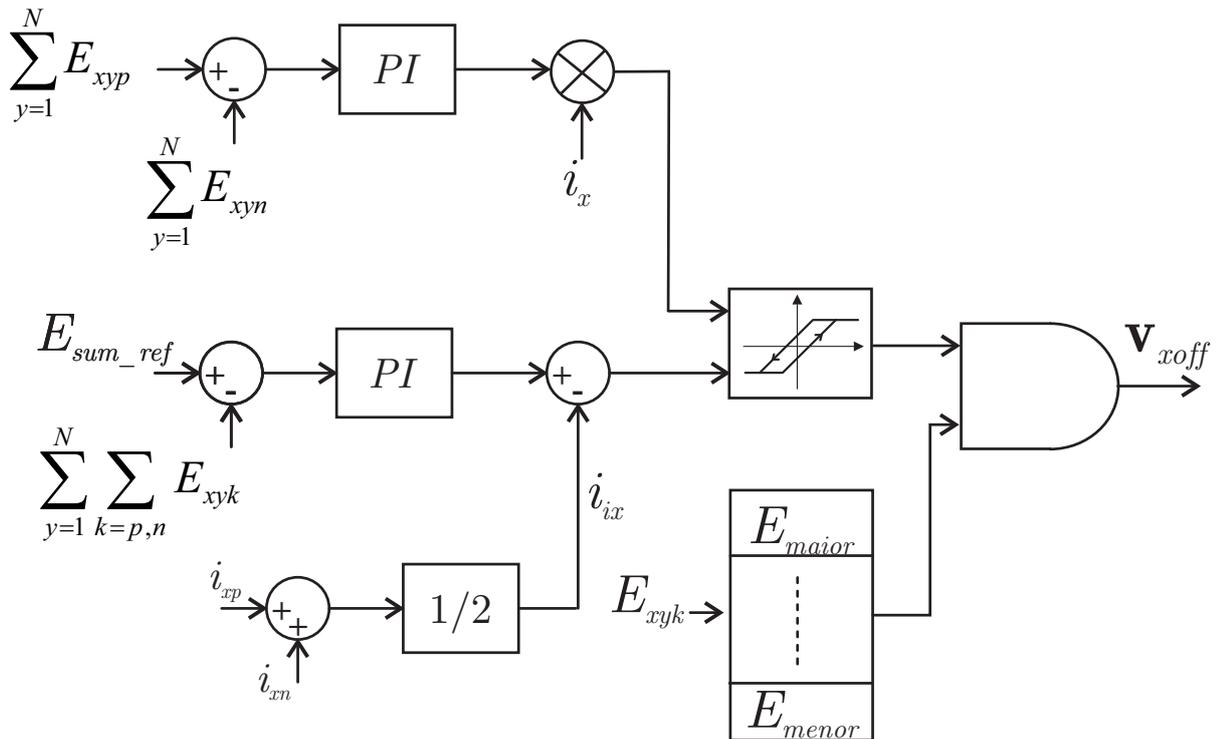
$$i_{xn} > 0, \quad i_{xp} < 0 \quad (4.16)$$

De acordo com a Tabela 6 o sinal de modulação v_{x2n} receberá o mais alto *offset* e o sinal de modulação v_{x1p} receberá o menor *offset*. Os outros sinais de offset são classificados de acordo com (4.14). Então, v_{xoff} que cumpre a condição definida como (4.17)

$$\mathbf{v}_{xoff} = [4 \ 5 \ 3 \ 0 \ 2 \ 1]^T \quad (4.17)$$

A Figura 29 mostra o diagrama de blocos da estratégia de modulação proposta. A malha externa assegura o controle da soma das tensões de cada braço, e mantém o valor médio, tal como definido pela tensão de referência. O segundo laço fornece o controle do equilíbrio do braço, que iguala a soma das tensões CC do polo superior e do polo inferior. E, finalmente, a soma dessas ações de controle é a referência interna para o controle de histerese.

Figura 29 – Diagrama de blocos da estratégia de modulação e controle proposta.



Fonte: Desenvolvida pelo Autor.

4.5 ÍNDICES DE DESEMPENHO

Neste trabalho adota-se dois índices para representar a distorção harmônica da tensão, Distorção Harmônica Total (THD) e Distorção Harmônica de Primeira Ordem (DF1).

Tabela 6 – Definição de *offset* para controle individual de tensão do submódulo.

k	E_{xyk}	i_{xk}	Carga do capacitor	Ação de Offset
n	Menor	>0	\uparrow	\downarrow
		<0	\approx	\uparrow
	Maior	>0	\approx	\uparrow
		<0	\downarrow	\downarrow
p	Menor	>0	\uparrow	\uparrow
		<0	\approx	\downarrow
	Maior	>0	\approx	\downarrow
		<0	\downarrow	\uparrow

Neste caso, os harmônicos representam sinais senoidais de tensão ou corrente múltiplos da frequência fundamental, assim, os sinais periódicos são decompostos em séries de Fourier, esta série pode ser representada pela equação (4.18)

$$f(t) = \frac{a_o}{2} + \sum_{h=1}^{\infty} a_h \cos\left(2\pi h \frac{t}{T}\right) + b_h \sin\left(2\pi h \frac{t}{T}\right) \quad (4.18)$$

sendo que (4.18) pode ser decomposta em (4.19) e (4.20)

$$a_h = \frac{1}{T} \int_{-T/2}^{T/2} f(t) \cos\left(2\pi h \frac{t}{T}\right) dt. \quad (4.19)$$

$$b_h = \frac{1}{T} \int_{-T/2}^{T/2} f(t) \sin\left(2\pi h \frac{t}{T}\right) dt. \quad (4.20)$$

Pode-se representar um sinal periódico cujo a parcela CC é zero somando-se componentes harmônicas no domínio da frequência, como em (4.21)

$$v(t) = \sum_{h=1}^{\infty} v_r \sin(h\omega t + \theta_r) \quad (4.21)$$

Pode-se calcular a distorção harmônica total através de (4.22) e (4.23).

$$THD_v\% = \frac{100}{V_1} \sqrt{\sum_{h=2}^{\infty} V_h^2} \quad (4.22)$$

$$THD_i\% = \frac{100}{I_1} \sqrt{\sum_{h=2}^{\infty} I_h^2} \quad (4.23)$$

Já para se obter a distorção de primeira ordem pode-se obter através da equação' (4.24).

$$DF_1 = 100 \sqrt{\sum_{h=2}^{\infty} \left(\frac{V_n}{n}\right)^2} \quad (4.24)$$

4.5.1 RESULTADOS DE SIMULAÇÃO

Os resultados das simulações são apresentados para demonstrar o bom desempenho da estratégia de modulação proposta. A simulação foi realizada no software MATLAB onde um MMC trifásico alimenta uma carga RL. Os parâmetros de simulação são mostrados na Tabela 7.

Tabela 7 – Parâmetros de Simulação para o MMC.

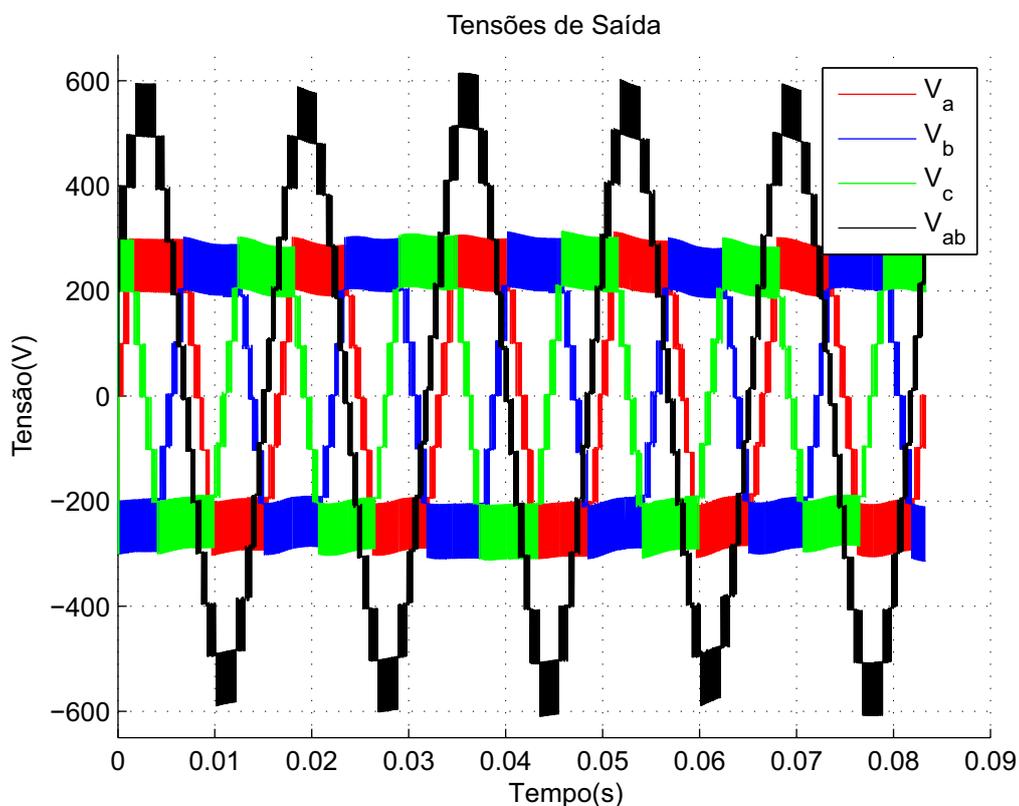
Parâmetros	Valores
Frequência de comutação	5 kHz
Tensão do link DC	600 V
Número de SM's por braço	$N = 3$
Capacitância do SM	$C = 10 \text{ mF}$
Indutância da Carga	$L = 300 \text{ } \mu\text{H}$
Indutância	$L = 3 \text{ mH}$
Resistência da carga	$R = 5 \text{ } \Omega$

Para o primeiro período da fundamental (0-16,667 ms), \mathbf{v}_{xoff} é assumido como (4.13), em seguida, a tensão através do indutor é positiva que aumenta as correntes internas. Para o segundo ciclo fundamental (16.6-32 ms), a \mathbf{v}_{xoff} é assumido como (4.14), o que diminui as correntes internas. Por último o período (32 - 45 ms) é aplicado o controle da histerese que mantém as correntes internas limitadas para a banda projetada ($\Delta_i = 5 \text{ A}$). Nota-se na Figura 30 a presença de $4N+1$ níveis nas tensões de linha.

Nas Figura 31 e 32 foram empregadas a modulação com *sorting* nas modulantes em toda a simulação, para demonstrar o desempenho da estratégia adotada. Apresenta-se na Figura 33 três ciclos da fundamental, onde as duas primeiras sequências representam *offsets* fixos e no terceiro ciclo aplica-se a estratégia de *sorting*. Os sinais de acionamento dos interruptores são apresentados na Figura 34.

O comportamento da corrente de saída quando aplicados os três ciclos da fundamental podem ser vistos na Figura 35, onde no terceiro ciclo da fundamental o sistema de controle está acionado, do mesmo modo tem-se a tensão no indutor, vista na Figura 40.

Figura 30 – Estratégia *Phase Disposition - PD*. Resultados das simulações para a fase *a*: tensões de fase e linha.



Fonte: Desenvolvida pelo Autor.

Figura 35 – Estratégia *Phase Disposition - PD*. Correntes interna e de saída.

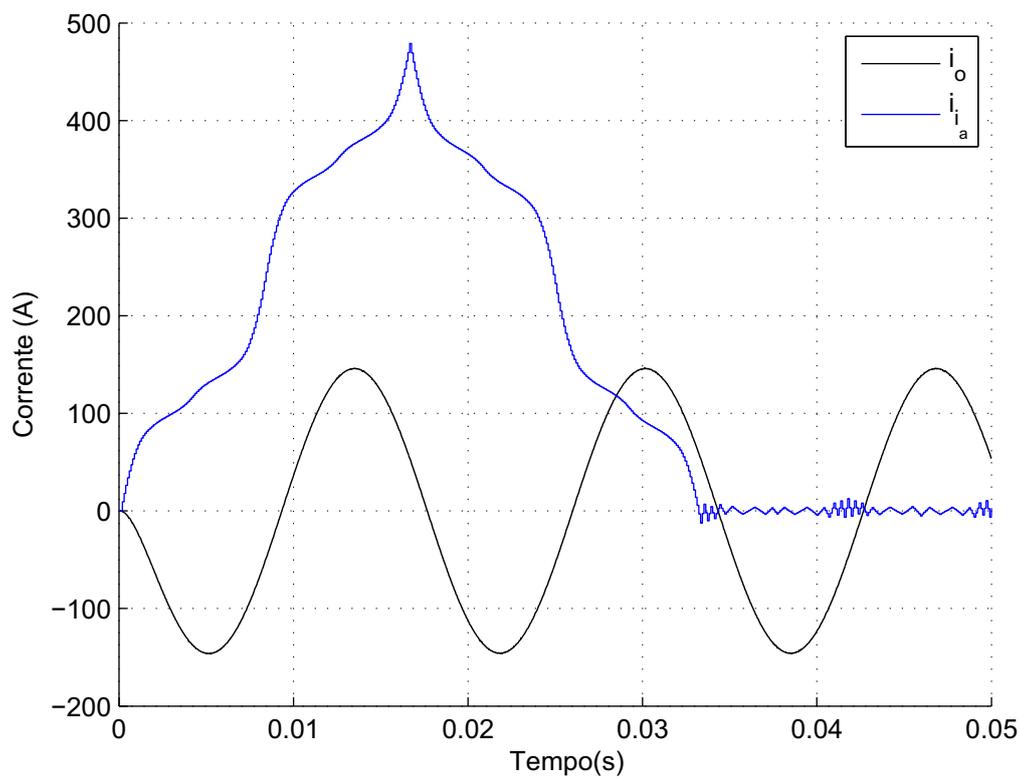
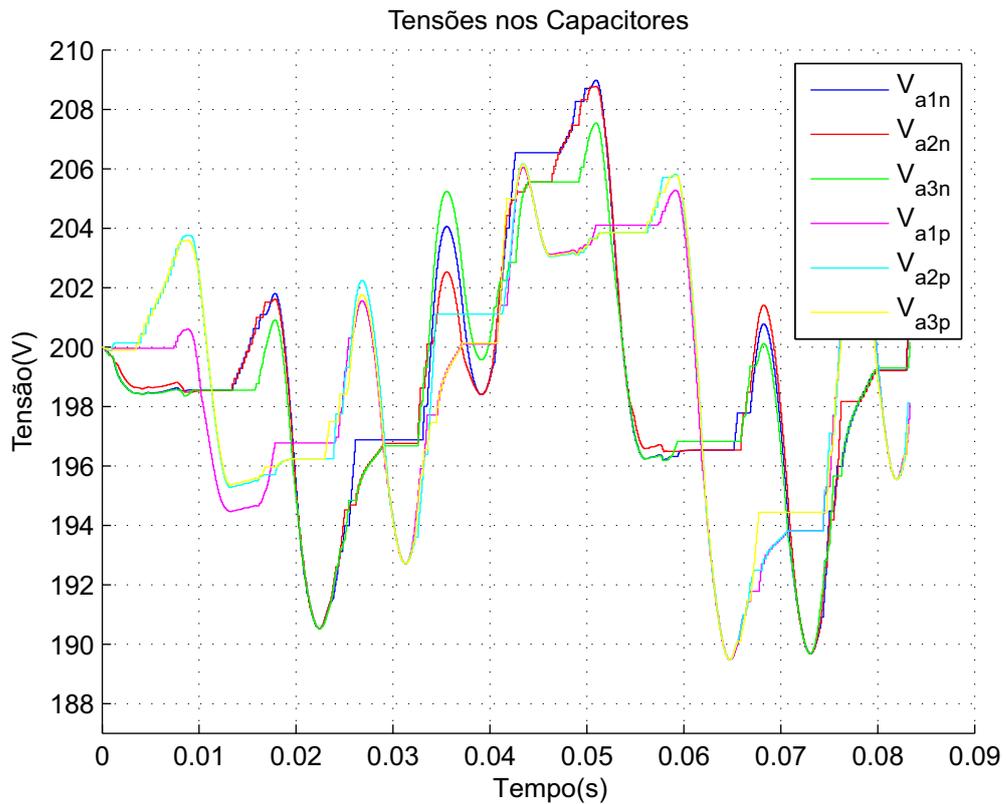


Figura 31 – Estratégia *Phase Disposition* - PD. Tensões nos capacitores.

Fonte: Desenvolvida pelo Autor.

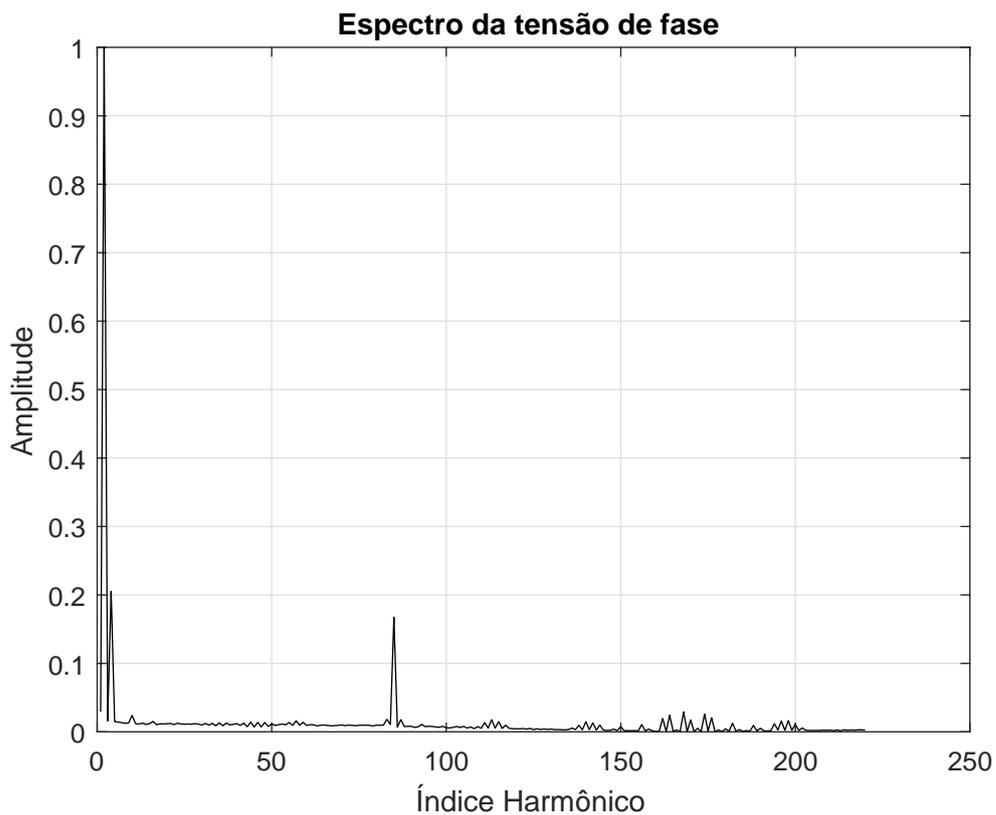
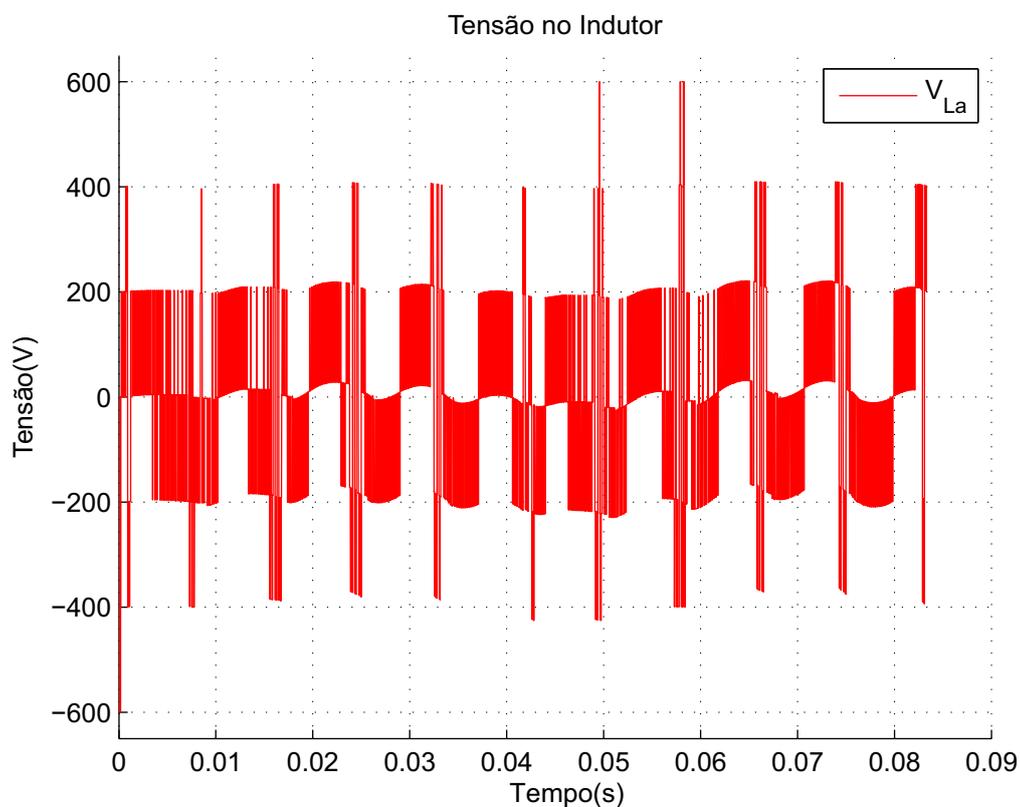
Figura 36 – Estratégia *Phase Disposition* - PD . Espectro harmônico da tensão de fase.

Figura 32 – Estratégia *Phase Disposition* - *PD*. Tensão no indutor do braço.

Fonte: Desenvolvida pelo Autor.

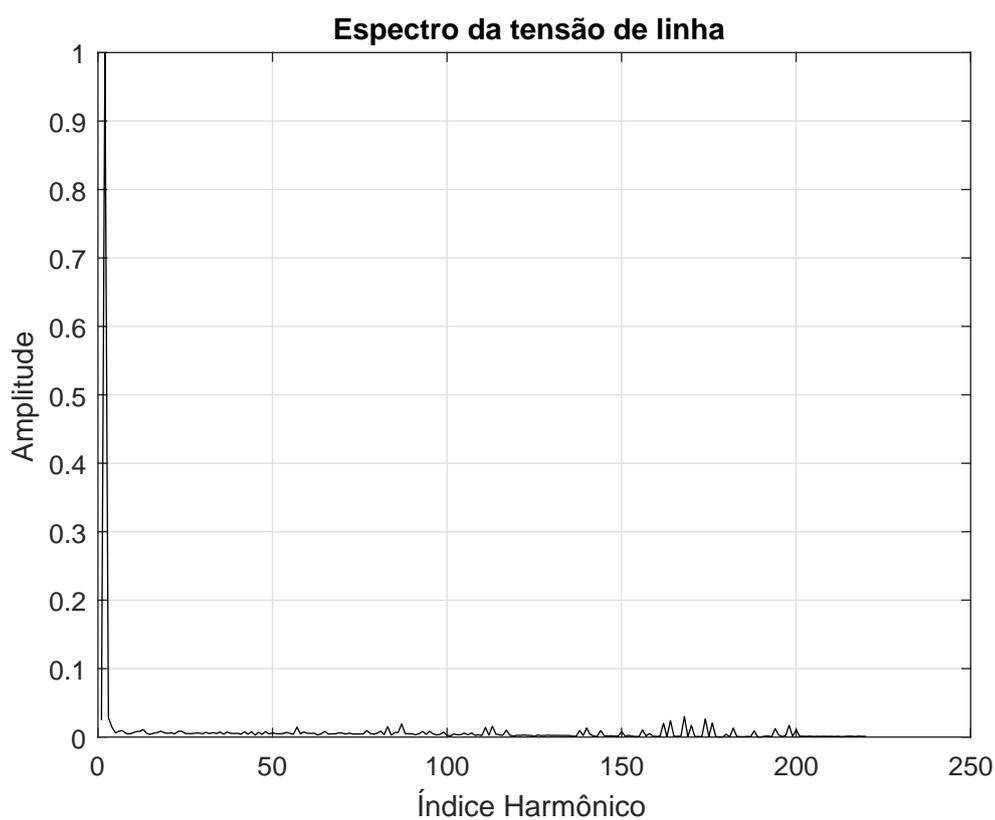
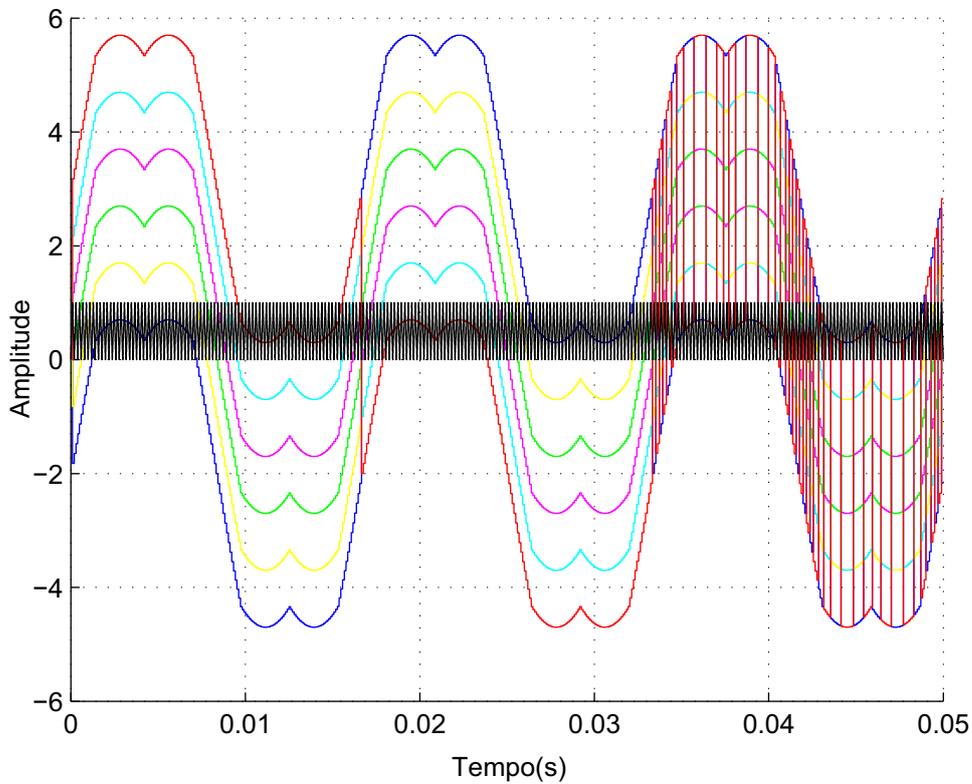
Figura 37 – Estratégia *Phase Disposition* - *PD*. Espectro harmônico da tensão de linha.

Figura 33 – Estratégia *Phase Disposition* - PD. Modulantes e Portadora.

Fonte: Desenvolvida pelo Autor.

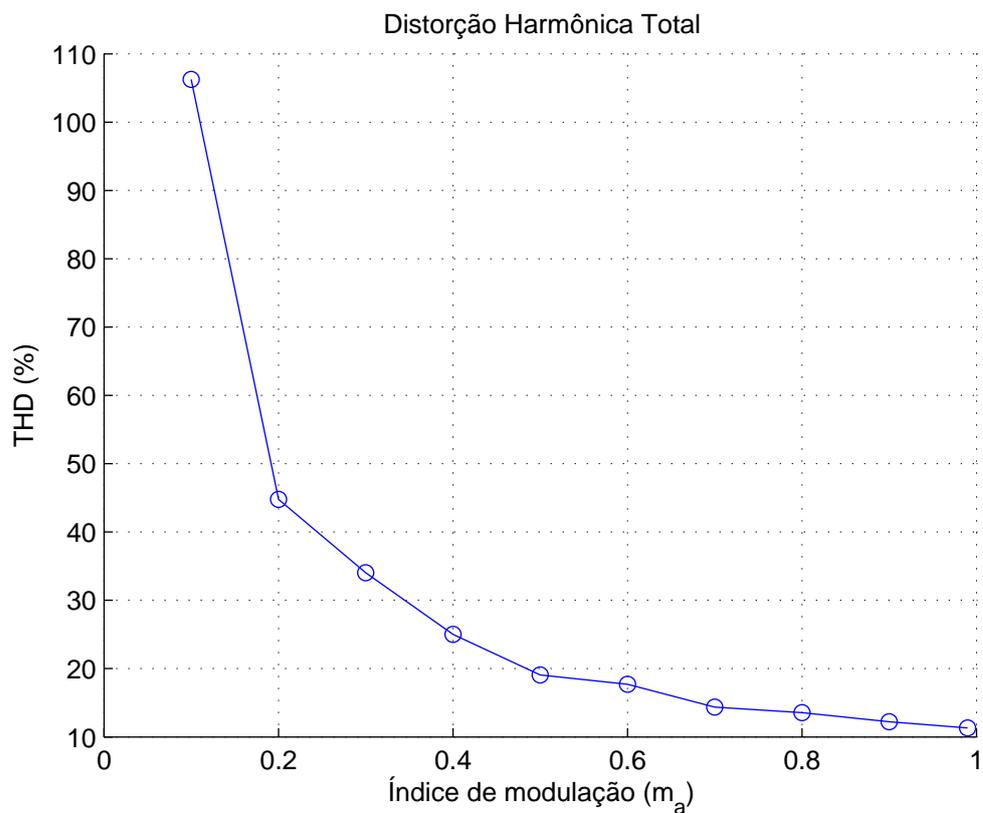
Figura 38 – Estratégia *Phase Disposition* - PD. Distorção Harmônica Total para diferentes índices de modulação.

Figura 34 – Estratégia *Phase Disposition* - *PD*. Sinais nas chaves. Em azul S_{a1n} , em vermelho S_{a2n} , em laranja S_{a3n} , em roxo S_{a1p} , em verde S_{a2p} e em azul claro S_{a3p} .

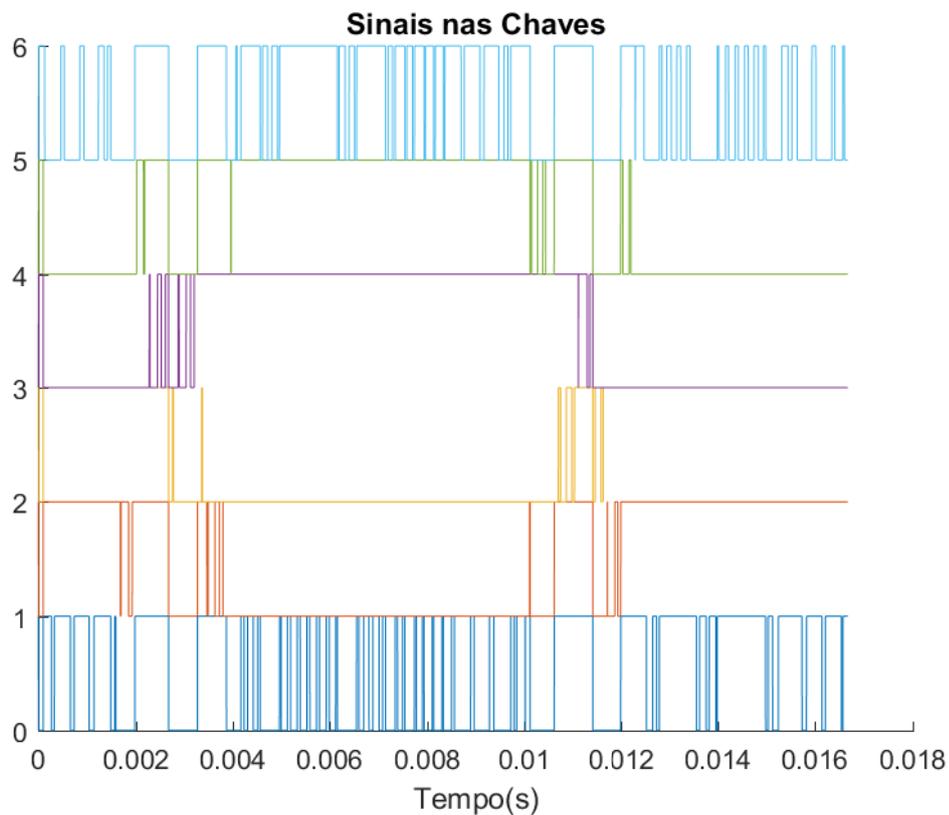


Figura 39 – Estratégia *Phase Disposition* - *PD*. Distorção harmônica de primeira ordem para diferentes índices de modulação.

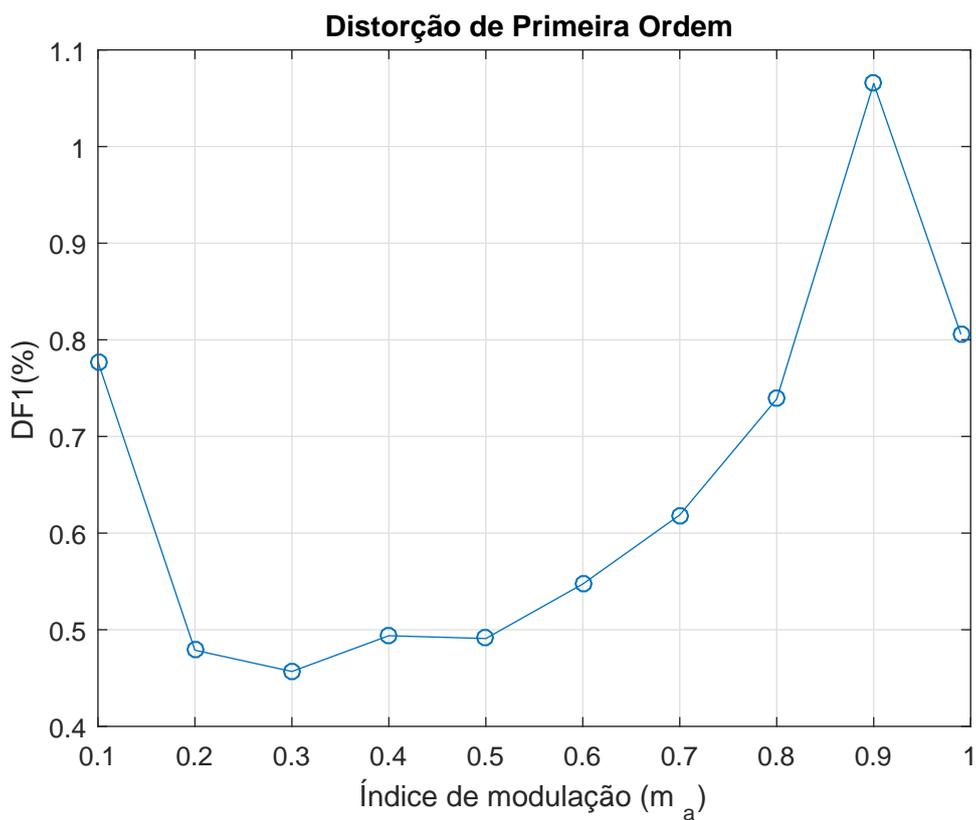
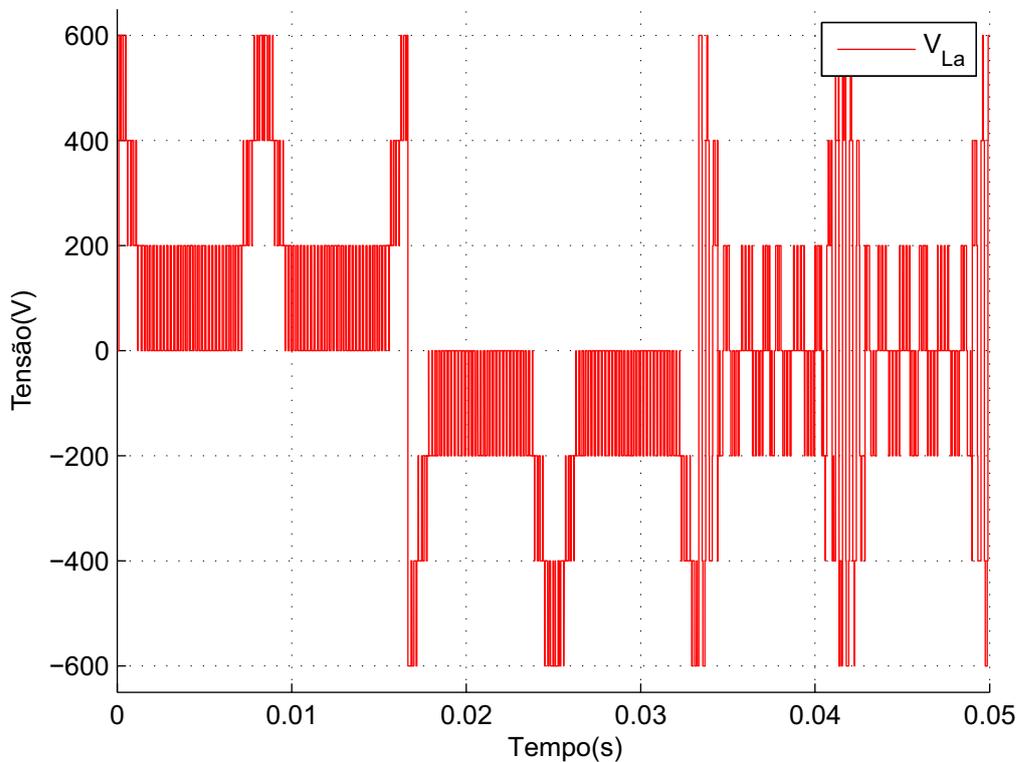


Figura 40 – Estratégia *Phase Disposition* - PD. Tensão no indutor.

Fonte: Desenvolvida pelo Autor.

As Figuras 36 e 37 apresentam o espectro harmônico das tensões de fase e linha, onde o índice de modulação empregado foi de 0.9. Percebe-se que a componente harmônica referente a frequência de comutação presente na tensão de fase é cancelada nas tensões de linha. As componentes harmônicas de terceira, nona, presentes nas tensões de fase são oriundas da tensão de modo comum adicionada aos sinais modulantes para maximizar a utilização do barramento CC.

Analisou-se os índices de desempenho THD e DF1 para a tensão de saída do conversor. Com o intuito de analisar o desempenho foram adotados distintos valores de índice de modulação, como representado pelas Figuras 38 e 39. Percebe-se que a medida que o índice de modulação M_a diminui a porcentagem de distorção harmônica total torna-se elevada.

4.6 CONCLUSÕES DO CAPÍTULO

Este capítulo propôs uma estratégia de modulação PD. Esta estratégia resulta em tensões de linha com $4N+1$ níveis. Além disso, um controlador de histerese mantém as correntes internas em uma banda desejada. A tensão CC dos capacitores e a tensão média

de braço são alcançados pelos controladores de malha fechada. Além disso, o método de classificação proposto para assegurar o controle das tensões individuais dos capacitores mostrou-se adequado.

Para concluir, os resultados das simulações apresentaram bom desempenho por meio da estratégia de modulação proposta.

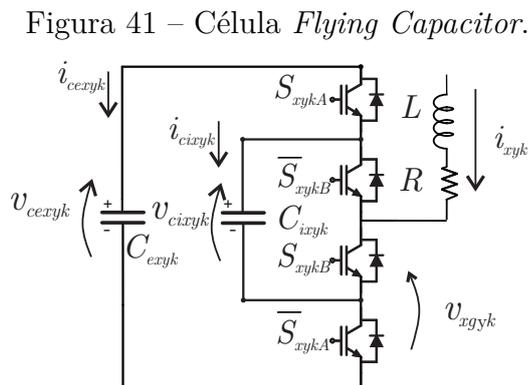
5 ESTRATÉGIA DE MODULAÇÃO PROPOSTA *PHASE SHIFT-PS* COM SUBMÓDULOS *FLYING CAPACITOR-FC*

5.1 INTRODUÇÃO

Neste capítulo será apresentada a estratégia de modulação com defasagem de portadoras para conversores multiníveis modulares onde os submódulos são compostos por capacitores flutuantes. São empregados controladores de energia total, energia diferencial e tensão individual dos capacitores internos dos submódulos. Além disso, um controlador ressonante é empregado para o controle das correntes internas a fim de eliminar as componentes de segunda e quarta harmônicas.

5.2 DESCRIÇÃO DA ESTRATÉGIA PS PROPOSTA

Neste capítulo será desenvolvida a estratégia de modulação PS cujos os submódulos são compostos por células FC, como visto na Figura 41.



Fonte: Desenvolvida pelo Autor.

O submódulo da Figura 41, de três níveis dispõe dois capacitores, um externo C_{cxyk} e um interno C_{ixyk} . Sendo que x denota a fase, $x = \{a, b, c\}$, y denota o submódulo $y = \{1 \dots N\}$ e k denota polo positivo ou polo negativo $k = p, n$.

O comportamento dos estados dos interruptores a tensão a ser produzida, bem como corrente que circula pelos capacitores interno e externo são relacionados na Tabela 8

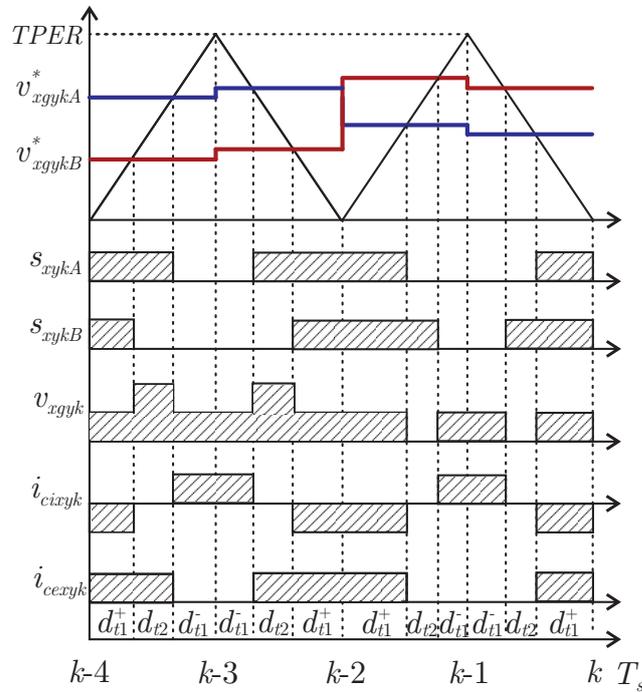
Na Figura 42, são demonstrados os sinais das modulantes v_{xgykA} e v_{xgykB} e portadora qu quando comparados dão origem aos sinais de comando S_{xgykA} e S_{xgykB} . Tem-se em um período de amostragem a corrente i_{cixyk} representada por valores positivos e negativos de corrente da saída i_x representado o fator de redundância que pode ser utilizado pela estratégia de modulação, a fim de equilibrar as tensões nos capacitores C_i .

Tabela 8 – Lógica de acionamento e tensão produzida.

Sa_{xgykA}	Sb_{xykB}	i_{cixyka}	i_{cegka}	V_{xgyk}	$\frac{V_{xgyk}}{v_{ce}}$
0	0	i_x	0	v_{c_i}	0.5
0	1	0	0	0	0
1	0	0	0	v_{c_e}	1
1	1	$-i_x$	i_x	$v_{c_e} - v_{c_i}$	0.5

O desenvolvimento da lógica de comparação que dá origem aos sinais de acionamento dos

Figura 42 – Lógica de comparação, tensão produzida e corrente nos capacitores.



Fonte: Desenvolvida pelo Autor.

interruptores é descrita para tensões de saída menores que a tensão nominal do capacitor interno, ou seja, $v_{xgyk} < v_{c_i}$:

$$v_{xgykA}^* = \frac{TPER}{T_s/2} d_{t1}^+ \quad (5.1)$$

$$v_{xgykB}^* = \frac{TPER}{T_s/2} (d_{t1}^+ + d_{t2}) \quad (5.2)$$

de acordo com a Figura 42 tem-se que:

$$d_{t1}^+ + d_{t2} + d_{t1}^- = T_s/2. \quad (5.3)$$

Substituindo-se (5.3) em (5.1) e (5.2) obtêm-se:

$$v_{xgykA}^* = \frac{T_{PER}}{T_s/2} (T_s/2 - d_{t1}^- - d_{t2}) \quad (5.4)$$

$$v_{xgykB}^* = \frac{T_{PER}}{T_s/2} (T_s/2 - d_{t1}^-). \quad (5.5)$$

A tensão média v_{xgyk} sobre um período de amostragem normalizada com relação a v_{cexyk} pode ser escrita como:

$$\overline{v_{xgyk}} = \frac{1}{T_s} \int_0^{T_s} v_{xgyk}(t) dt = \frac{1}{T_s} [2 \cdot 0.5 \cdot d_{t1}^+ + 2 \cdot 0.5 \cdot d_{t1}^-], \quad (5.6)$$

substituindo (5.3) em (5.6) obtêm-se:

$$\overline{v_{xgyk}} = \frac{1}{T_s} [d_{t1}^+ - d_{t1}^-] = \frac{1}{T_s} \left[\frac{T_s}{2} - d_{t2} \right]. \quad (5.7)$$

Isolando d_{t2} de 5.7 e substituindo em (5.4) e (5.5) obtêm-se:

$$v_{xgykA}^* = T_{PER} \left(\frac{d_{t1}^+ - d_{t1}^-}{T_s} + \overline{v_{xgyk}} \right) \quad (5.8)$$

$$v_{xgykB}^* = T_{PER} \left(1 - \overline{v_{xgyk}} + \frac{d_{t1}^+ - d_{t1}^-}{T_s} \right) \quad (5.9)$$

Vamos assumir a variável δ como sendo:

$$\delta = \frac{d_{t1}^+ - d_{t1}^-}{T_s} = d_1^+ - d_1^- \quad (5.10)$$

onde $-1 < \delta < 1$. A partir de (5.8), (5.9) e (5.10) chega-se aos sinais modulantes que darão origem aos sinais de comando para os interruptores, isto é

$$v_{xgykA}^* = T_{PER} (\overline{v_{xgyk}} + \delta) \quad (5.11)$$

$$v_{xgykB}^* = T_{PER} (-\overline{v_{xgyk}} + 1 + \delta) \quad (5.12)$$

Por outro lado, a corrente média sobre um período de amostragem que flui pelo capacitor interno do submódulo é dada por:

$$\overline{i_{cixyk}} = \frac{1}{T_s} \int_0^{T_s} i_{ci}(t) dt \overline{i_{cixyk}} = \frac{1}{T_s} [-2 \cdot i_{xk} \cdot d_{t1}^+ + 2 \cdot i_{xk} \cdot d_{t1}^-]$$

substituindo (5.10) em (5.13) resulta em:

$$\overline{i_{cixyk}} = -2i_{xk}\delta \quad (5.13)$$

Note que δ pode ser utilizada como uma variável capaz de controlar a corrente média que circula pelo capacitor interno c_i . Desta forma, uma malha de controle com compensador do tipo proporcional integral pode ser utilizada para que a tensão sobre o capacitor interno seja controlada.

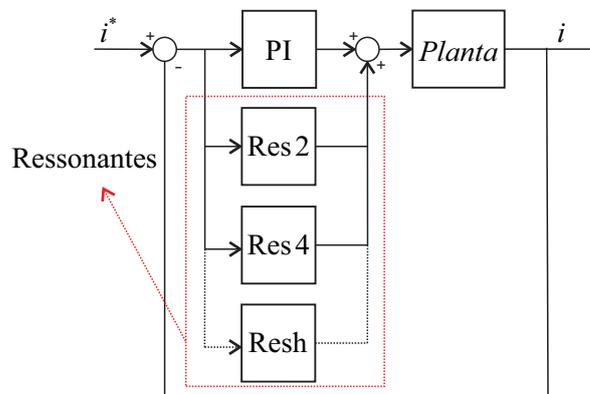
5.3 CONTROLADOR PROPORCIONAL INTEGRAL RESSOANTE (PR)

Em (LI et al., 2013) é desenvolvido um método para suprimir as distorções harmônicas de correntes internas para um MMC. A dinâmica das correntes é determinada através das tensões v_{xp} e v_{xn} e o modelo para suprir estas distorções parte de um diagrama diagrama de blocos que dispõe de controladores ressonantes, visto na Figura 43. Cada qual é projetado para uma frequência múltipla da fundamental. A função de transferência do controlador ressonante é dada por (5.14), onde h é o índice harmônico ($h=2,4,6\dots$).

$$Res_h(s) = \frac{k_h s}{s^2 + (h\omega_o)^2}. \quad (5.14)$$

No método de controle fica evidente que o cancelamento de correntes não tem influência sobre a componente CC de i_{int}). Esta conclusão é verdadeira se for feita para estado estacionário, mas de qualquer forma este controlador introduz pouco impacto sobre a dinâmica da componente CC caso se a banda dos controladores em paralelo não for suficientemente ampla. O controlador ressonante é visto como um filtro passa banda com largura muito estreita.

Figura 43 – Controlador Ressonante.



Fonte: Desenvolvida pelo Autor.

Vale ressaltar que não há necessidade de que seja criado controladores para as harmônicas de todas as ordens, visto que, a corrente das harmônica diminui em amplitude a medida que a ordem aumenta. Geralmente os ressonantes que são implementados são de segunda e quarta ordem.

5.4 CONTROLE DE ENERGIA TOTAL EM CADA BRAÇO

Para que se tenha a tensão média desejada nos capacitores dos SM, as tensões ou a energia armazenada precisam ser controladas. Este método de controle pode ser empregado para todas as topologias empregadas nos submódulos. As energias internas nos braços são

as variáveis de controle empregadas no modelo. A energia que pode ser obtida por (5.15) e (5.16), desenvolvida em (LI et al., 2013) e (ZHANG et al., 2014).

$$W_{CP_x} = \sum_{j=1}^N \left(\frac{1}{2} C v_{C^2 P_x j} \right) = \frac{1}{2} C \sum_{1=j}^N v_{C^2 P_x j} \quad (5.15)$$

$$W_{CN_x} = \sum_{j=1}^N \left(\frac{1}{2} C v_{C^2 N_x j} \right) = \frac{1}{2} C \sum_{1=j}^N v_{C^2 N_x j} \quad (5.16)$$

Para determinar a energia total do braço, faz-se a análise frente a energia acumulada nos capacitores do sub-braço superior e inferior através das Equações (5.17) e (5.18)

$$W_C^{\Sigma} x = W_{CP_x} + W_{CN_x} \quad (5.17)$$

$$W_C^{\Delta} x = W_{CP_x} + W_{CN_x} \quad (5.18)$$

desta forma, a energia total é dada por $\left(W_C^{\Sigma} x \right)$ e a energia diferencial por $\left(W_C^{\Delta} x \right)$ ignorando as perdas são dadas por (5.19) e (5.20)

$$\frac{dW_{CP_x}}{dt} = \left(\frac{1}{2} V_{cc} - v_x - L \frac{di_{p_x}}{dt} - Ri_{p_x} \right) i_{p_x} \quad (5.19)$$

$$\frac{dW_{CN_x}}{dt} = \left(\frac{1}{2} V_{cc} + v_x - L \frac{di_{n_x}}{dt} - Ri_{n_x} \right) i_{n_x} \quad (5.20)$$

Vale ressaltar que os indutores de cada sub-braço do conversor equivalem a um filtro para as harmônicas oriundas da comutação.

A partir do lado CA do MMC, a tensão e a corrente de saída podem ser escritas respectivamente por (5.21) e (5.22):

$$v_x = V_x \text{sen}(\omega t) \quad (5.21)$$

$$i_x = I_x \text{sen}(\omega t - \varphi) \quad (5.22)$$

e substituindo as mesmas nas equações

$$\frac{dW_C^{\Sigma} x}{dt} = V_{cc} i_{int} - v_x i_x - \left(L \frac{di_{p_x}}{dt} + Ri_{p_x} \right) i_{p_x} - \left(L \frac{di_{n_x}}{dt} + Ri_{n_x} \right) i_{n_x} \quad (5.23)$$

$$V_{cc} i_{int} - v_x i_x - 2Ri_{int}^2 - Ri_x^2 - 2L \frac{di_{int}}{dt} i_{int} - \frac{1}{2} L \frac{di_x}{dt} i_x$$

$$\begin{aligned}
&= \left[V_{cc}i_{int} - \frac{1}{2}V_x I_x \cos \phi - 2Ri_{int}^2 - R\left(\frac{i_x}{2}\right)^2 \right] \\
&\quad \frac{1}{2}V_x I_x \cos(2\omega t - \phi) + R\left(\frac{i_x}{2}\right)^2 \cos(2\omega t - 2\phi) \\
&+ \left[\frac{1}{2}V_x I_x \cos(2\omega t - \phi) + R\left(\frac{i_x}{2}\right)^2 \cos(2\omega t - 2\phi) \right. \\
&\quad \left. - \frac{1}{2}\omega L_x^2 \sin(2\omega t - 2\phi) - 2L \frac{di_{int}}{dt} i_{int} \right]. \tag{5.24}
\end{aligned}$$

Negligenciando as perdas sobre o resistor, pode-se simplificar (5.24), obtendo

$$\frac{dW_{Cx}^{\Sigma}}{dt} \approx p_{0Cx}^{\Sigma} + p_{2Cx}^{\Sigma} + p_{4Cx}^{\Sigma} \tag{5.25}$$

$$p_{0Cx}^{\Sigma} = V_{cc}I_{int} - \frac{1}{2}V_x I_x \cos \phi \tag{5.26}$$

$$p_{2Cx}^{\Sigma} = V_{cc}i_{2int} = \frac{1}{2}V_x I_x \cos(2\omega t - \phi) - \frac{1}{2}\omega L I_x I_{int} X \sin(2\omega t - 2\phi) - 2L I_{int} \frac{di_{2int}}{dt} \tag{5.27}$$

$$p_{4Cx}^{\Sigma} = -2L \frac{di_{2int}}{dt} i_{2int}. \tag{5.28}$$

Como demonstrado em (5.25), a energia dos capacitores consiste em uma componente CC, demonstrado em (5.26), e também de ondulações de baixa frequência de segunda e quarta harmônica.

Ignorando as ondulações de baixa frequência, a energia total W_{Cx}^{Σ} dos capacitores é controlada pela componente CC p_{0Cx}^{Σ} . Como resultado, caso o MMC operar como um inversor, a tensão CC e a potência ativa no lado CA serão constantes em regime permanente. Então a saída do controle (controle de energia total ou controle de tensão média) pode ser realizada pela compensação adicionada à corrente I_{int} . Da mesma forma, se o MMC opera como um retificador, a amplitude da tensão CA e a potência no lado DC são constantes no estado estacionário. Neste caso, a saída do controle pode ser considerada como uma compensação adicionada à corrente ativa $I_x \cos(\varphi)$ ao lado da corrente alternada.

5.4.1 CONTROLE DE ENERGIA DIFERENCIAL EM CADA BRAÇO

Para a obtenção da energia diferencial a cada braço do conversor faz-se a derivada de energia, desenvolvido em (5.29).

$$\frac{dW_{Cx}^{\Delta}}{dt} = \frac{1}{2}V_{cc}i_x - 2v_x i_{int} - L \frac{d(i_{int}i_x)}{dt} - 2Ri_{int}i_x \tag{5.29}$$

$$\approx p_{0Cx}^{\Delta} + p_{1Cx}^{\Delta} + p_{2Cx}^{\Delta} \quad (5.30)$$

se for considerado apenas a parte contínua de I_{int} da corrente circulante, ou seja i_{int} , pode ser realizada uma simplificação da equação (5.30), desta forma obtêm-se (5.31)

$$p_{1Cx}^{\Delta} = \left(\frac{1}{2}V_{cc} - \omega LI_{int} - 2RI_{int} \right) I_x \sin(\omega t - \phi) - 2V_x I_{int} \sin(\omega t), \quad (5.31)$$

onde p_{1Cx}^{Δ} representa o componente fundamental de $\frac{dW_{Cx}^{\Delta}}{dt}$. nota-se em (5.31) que as tensões nos capacitores tanto no semi-braço superior quanto no semi-braço inferior possuem ondulação de fase oposta, desta forma os capacitores precisam ser suficientemente grandes para absorver estas ondulações de baixa frequência. Além do componente CC podem haver componentes CA na corrente i_{int} , e a partir da ortogonalidade da função seno, apenas componentes fundamentais de i_{int} , podem produzir potência média nula em v_x . Este componente fundamental de i_{int} e a componente CC de $\frac{dW_{Cx}^{\Delta}}{dt}$ resultam em (5.32).

$$i_{1int} = I_{1int} \sin(\omega t + \varphi_x) \quad (5.32)$$

$$p_{0Cx}^{\Delta} + p_{1Cx}^{\Delta} + p_{2Cx}^{\Delta} \quad (5.33)$$

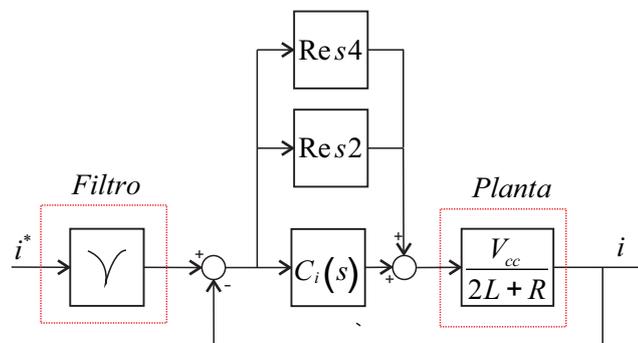
$$p_{0Cx}^{\Delta} = -V_x I_{1int} \cos \varphi_x - RI_{int} I L_x \cos(\phi + \varphi_x) \quad (5.34)$$

Uma vez que as energias tanto dos braços superiores quanto inferiores podem ficar desequilibradas, p_{0Cx}^{Δ} pode ser ajustado, por meio da parcela $I_{1int} \cos \varphi_x$, a fim de equilibrar as energias. Desta forma, a parcela $I_{1int} \cos \varphi_x$ á parcela utilizada para o controle de energia diferencial. Com o intuito de minimizar a amplitude de i_{int} o ângulo φ_x é ajustado para zero.

5.5 CONTROLE DO CONVERSOR

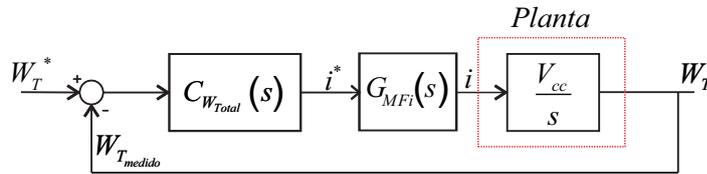
O controle do MMC é realizado por diversas malhas. Na malha interna está o controle de corrente, cujo diagrama de blocos pela Figura 44 .

Figura 44 – Malha de controle de corrente interna.



A malha de controle de corrente interna possui em sua entrada um sinal de referência de corrente (i^*), esta referência passa por um filtro *notch*, que tem o princípio de atenuar ou eliminar uma banda de frequências determinadas, em nosso caso 120 e 240 Hz. A malha de corrente interna recebe a um sinal de referência oriundo das malhas externas de energia. O filtro é incluindo , para atenuar as componentes, desta forma, após o sinal de corrente ser atenuado obtêm-se um sinal de referência o qual subtrai-se do valor medido de corrente, originando um valor de erro aplicado ao controlador proporcional mais ressonante, e então submetido a planta.

Figura 45 – Malha de controle de energia total.



Fonte: Desenvolvida pelo Autor.

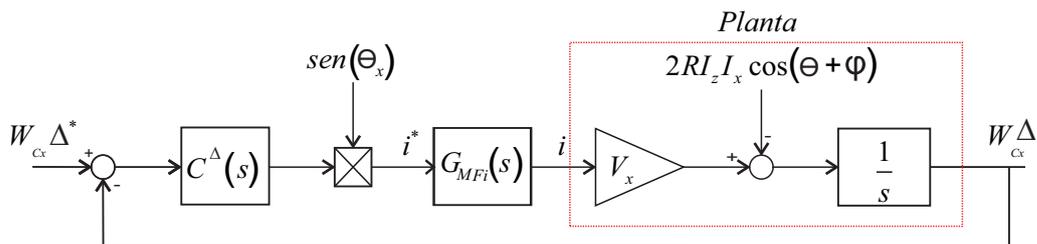
A Figura 45 mostra o diagrama de blocos do controlador de energia total. Convém lembrar que o bloco $C_i(s)$ refere-se ao compensador mais a planta de corrente em malha fechada. A energia total para o caso de um submódulo do tipo FC é obtida pela soma das energias dos capacitores internos e externos, isto é:

$$W_T^* = W_{C_{i_n}} + W_{C_{e_n}} + W_{C_{i_p}} + W_{C_{e_p}} \quad (5.35)$$

$$W_T = \frac{1}{2} [C_i (V_{ci_n}^2 + V_{ci_p}^2) + C_e (V_{ce_n}^2 + V_{ce_p}^2)]. \quad (5.36)$$

O valor de energia de referência (W_T^*) é subtraído do valor de energia medido (W_T) resultando em um valor de erro, este é aplicado no controlador de energia total C_{W_T} . Com o processo obtêm-se um sinal de corrente de referência para controlador $C_i(s)$ e posteriormente a planta.

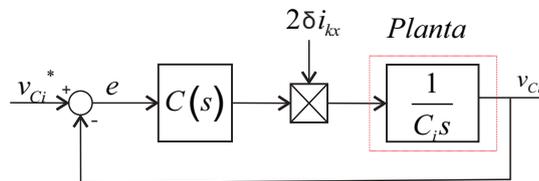
Figura 46 – Malha de controle de energia diferencial.



Fonte: Desenvolvida pelo Autor.

O diagrama de blocos da malha de controle de energia diferencial é representado pela Figura 46. A energia de referência é dada por $W_{C_x}^{\Delta*}$, deste valor é subtraído pela $W_{C_x}^{\Delta}$ medida originando um valor de erro, que então é aplicado ao controlador do tipo proporcional integral $C^{\Delta}(s)$. O controlador $sen(\theta_x)$ é então multiplicado pelo ângulo da tensão gerando uma referência de corrente aplicado ao controlador de corrente $C_i(s)$ e então aplicada a planta. Presente na malha da planta tem-se a atenuação de distúrbios dado pela parcela $2R_z I_x \cos(\theta + \varphi)$.

Figura 47 – Malha de controle das tensões dos capacitores internos.



Fonte: Desenvolvida pelo Autor.

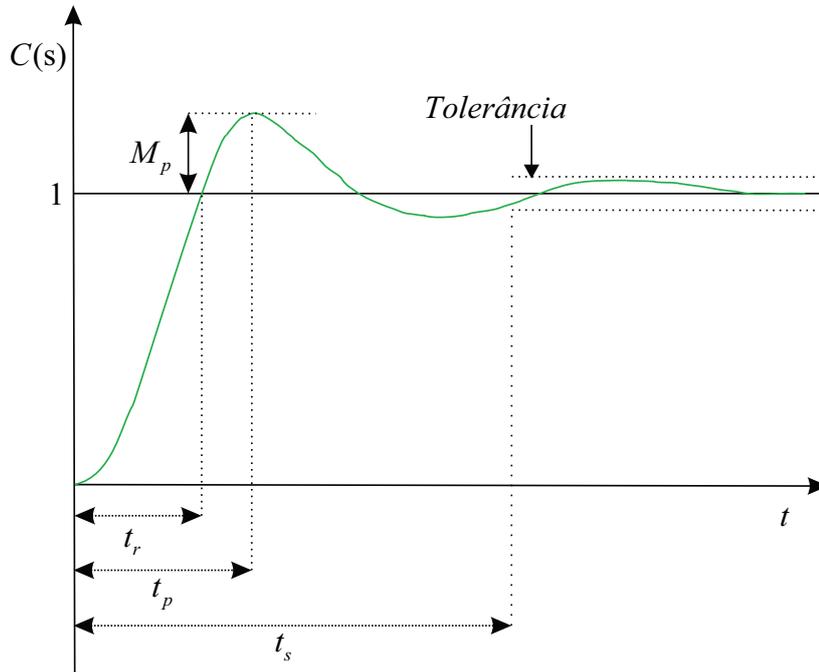
Na Figura 47, é apresentado o diagrama de blocos do compensador para a tensão dos capacitores internos dos submódulos superiores e inferiores. A variável delta foi introduzida com o objetivo de controlar a corrente média que circula pelo capacitor interno C_i .

O valor de referência v_{ci}^* é subtraído do valor medido v_{ci} , resultando em um erro. Este erro é aplicado ao compensador $C(s)$ que posteriormente é multiplicado pela parcela $2\delta i_{kx}$ representando a corrente média que é aplicada a planta.

O bom desempenho de um sistema de controle compreende o erro nulo em regime permanente e desejado comportamento dinâmico. Este desempenho depende dos parâmetros de projeto, cita-se alguns destes: (i) M_p representa o máximo do valor de sobre-sinal representando o valor de pico da curva após o valor unitário, indica a estabilidade relativa do sistema, pode ser visto na Figura 48; (ii) (t_s) o tempo de acomodação, representa o tempo que é necessário para a resposta alcance valores em uma faixa determinada, na Figura referida anteriormente, indicada pela faixa de tolerância, (iii) t_p é o tempo que a resposta leva para atingir o primeiro pico de sobre-sinal.

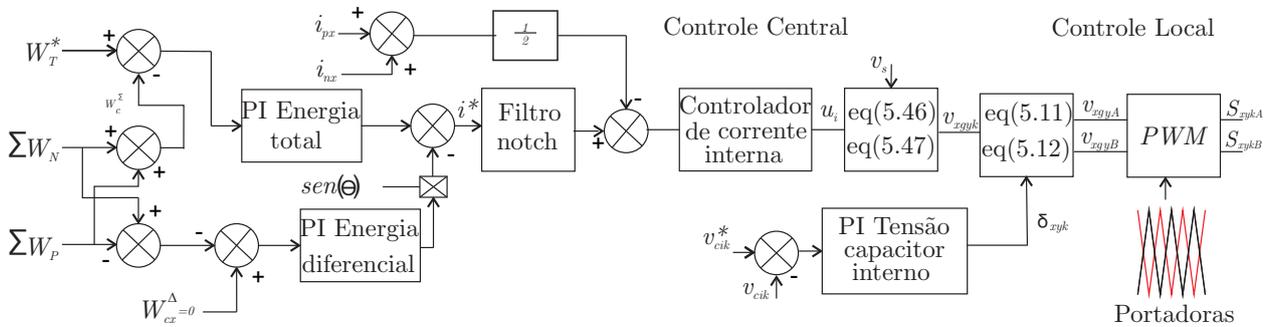
O diagrama de blocos do sistema de controle completo é dado pela Figura 49

Figura 48 – Análise de resposta transitória para um sinal.



Fonte: Adaptado de (OGATA, 2010).

Figura 49 – Diagrama de blocos de todas as malhas de controle do MMC.



Fonte: Desenvolvida pelo Autor.

Seja a referência de tensão de saída de fase do MMC v_s e a ação de controle oriunda do controle das correntes internas u_i . Assim, a tensão de referência de saída dos submódulos v_{xyp} e v_{xyn} pode ser escrita como (5.37) e (5.38) respectivamente.

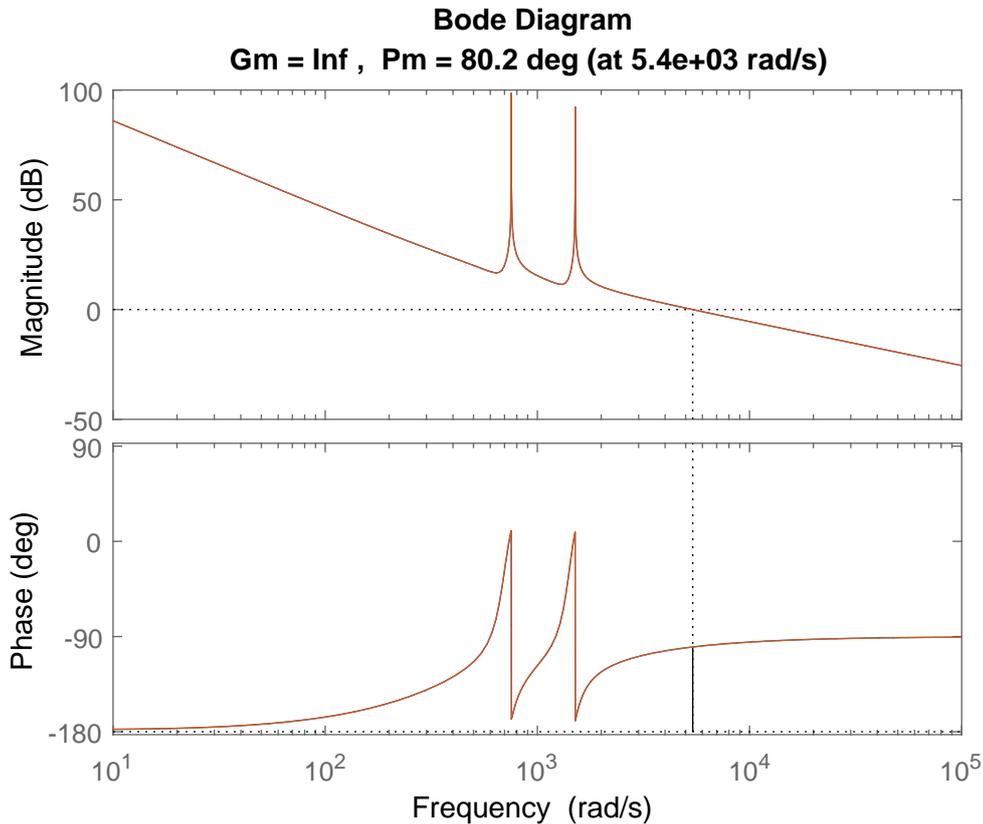
$$v_{xyp} = \frac{(-v_s + u_i)}{2} \quad (5.37)$$

e

$$v_{xyn} = \frac{(v_s + u_i)}{2} \quad (5.38)$$

Na Figura 50 tem-se o diagrama de Bode da planta mais compensador ressonante mostrando as margens de ganho e de fase.

Figura 50 – Diagrama de Bode da Planta + PR.



Fonte: Desenvolvida pelo Autor.

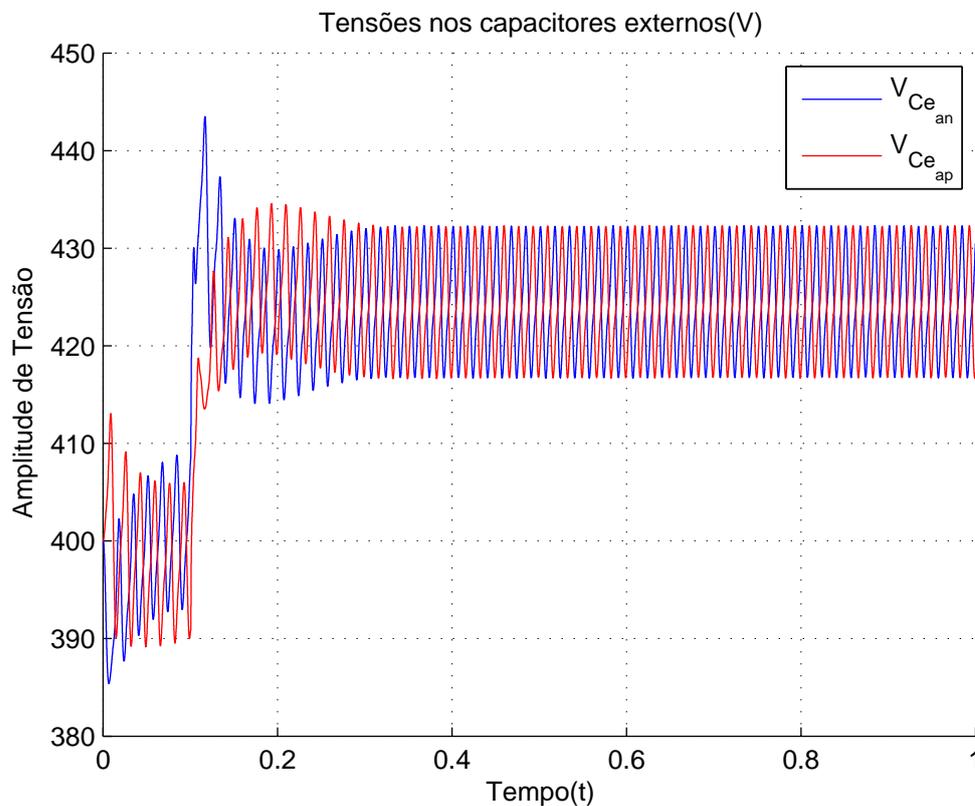
5.6 RESULTADOS DE SIMULAÇÃO

Os resultados das simulações são apresentados para demonstrar o desempenho da estratégia *Phase Shift* proposta. A simulação foi desenvolvida por meio do Software *MATLAB/Simulink*, onde um MMC monofásico foi adotado. Os parâmetros de simulação são mostrados na Tabela 9. Para demonstrar o desempenho dos controladores foi dado um *step* de energia em (0.1s). A energia de referência passou de $W_{ref} = 820J$.

O comportamento das tensões nos capacitores externos é dado pela Figura 51. Percebe-se que após os degraus na energia o controlador atuou no tempo previsto obedecendo critérios e projeto.

Tabela 9 – Parâmetros de Simulação para o MMC com sub-módulo *Flying Capacitor*

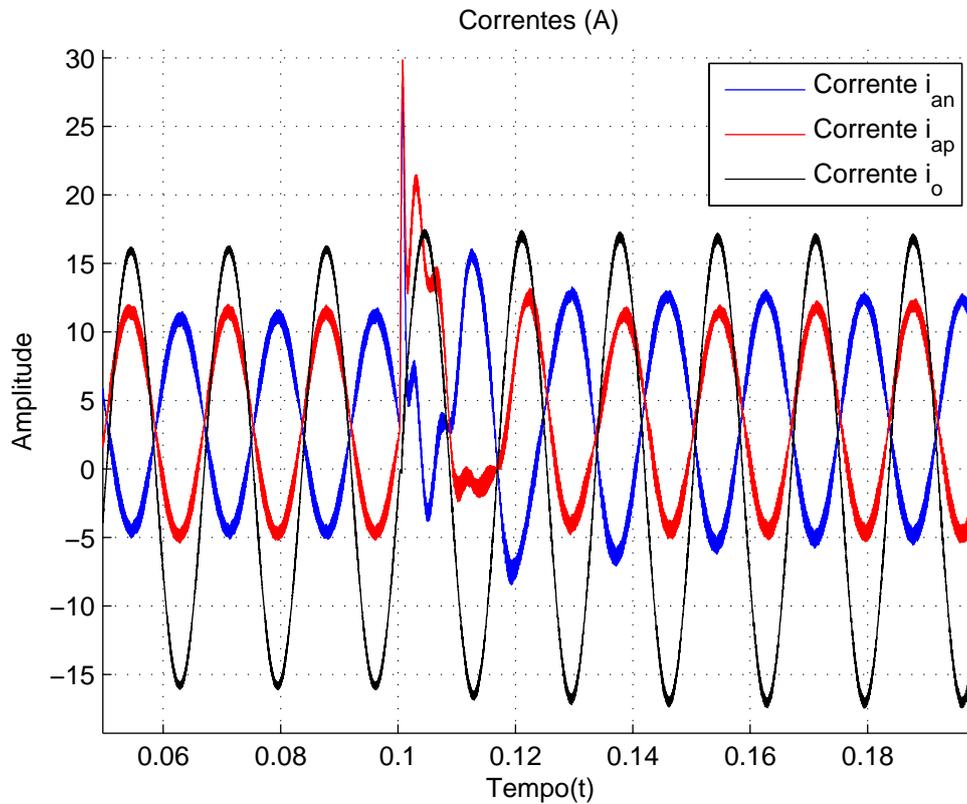
Parâmetros	Valores
Barramento CC	400 V
frequência de comutação	5 kHz
Número de SM's por braço	N=1
Capacitância do C_i	$C=500 \mu\text{F}$
Capacitância do C_e	$C=1\text{m F}$
Indutância dos braços	$L=3\text{mH}$
Indutância da Carga	$L=1\text{mH}$
Resistência da carga	$R=10\Omega$

Figura 51 – Estratégia *Phase Shift* empregando células *Flying Capacitor*. Tensões nos capacitores externos.

Fonte: Desenvolvida pelo Autor.

Na Figura 52 tem-se as correntes que estão presentes no conversor, i_{ap} representa a corrente no braço superior, i_{an} a corrente que flui pelo braço inferior e i_o a corrente presente na carga do conversor. Após o degrau na corrente e na energia suas amplitudes são alteradas.

Figura 52 – Estratégia *Phase Shift* empregando células *Flying Capacitor*. Correntes internas e de saída.



Fonte: Desenvolvida pelo Autor.

Já na Figura 53 obtêm-se o comportamento da corrente interna i_{int} . O desempenho do controlador é satisfatório, visto que, sua amplitude segue sendo controlada obedecendo os valores de projeto indicados pela Tabela 10.

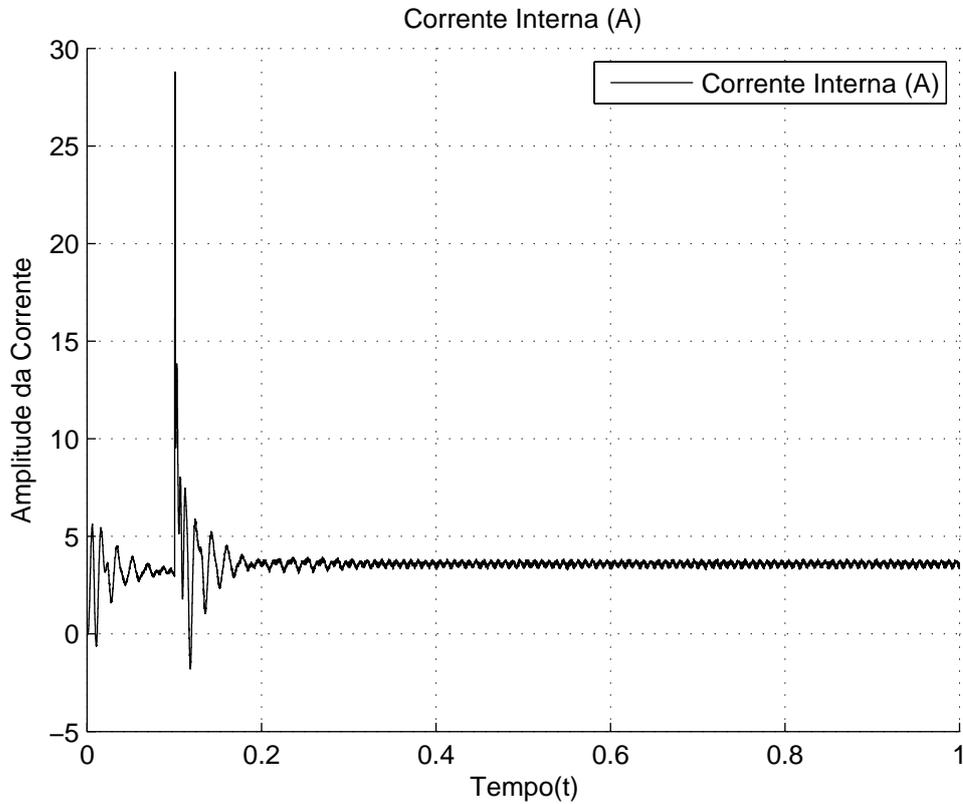
Tabela 10 – Parâmetros dos controladores para a simulação do *setup*.

Controlador	Planta	Acomodação (t_s)	ki	kp
Corrente interna	$\frac{1}{s(2L + R)}$	0.05	2.2119e4	19.42
Energia total	$\frac{V_{cc}}{s}$	0.5	9.7039	0.3237
Energia diferencial	$\frac{1}{s}$	0.1	0.4043	0.08
Tensão nos capacitores internos	$\frac{1}{C_s}$	0.5	0.01	0.1

Os ganhos do controlador de corrente necessitaram ser ajustados para que a simulação obtivesse bom desempenho, foram normalizados com o valor de 200. Já os

ganhos do controlador de energia diferencial foram multiplicados por um fator 20.

Figura 53 – Estratégia *Phase Shift* empregando células *Flying Capacitor*. Corrente interna i_{int} .



Fonte: Desenvolvida pelo Autor.

A função de transferência do controlador ressonante que foi utilizada para atenuar as harmônicas de segunda e quarta é dada pela equação (5.39).

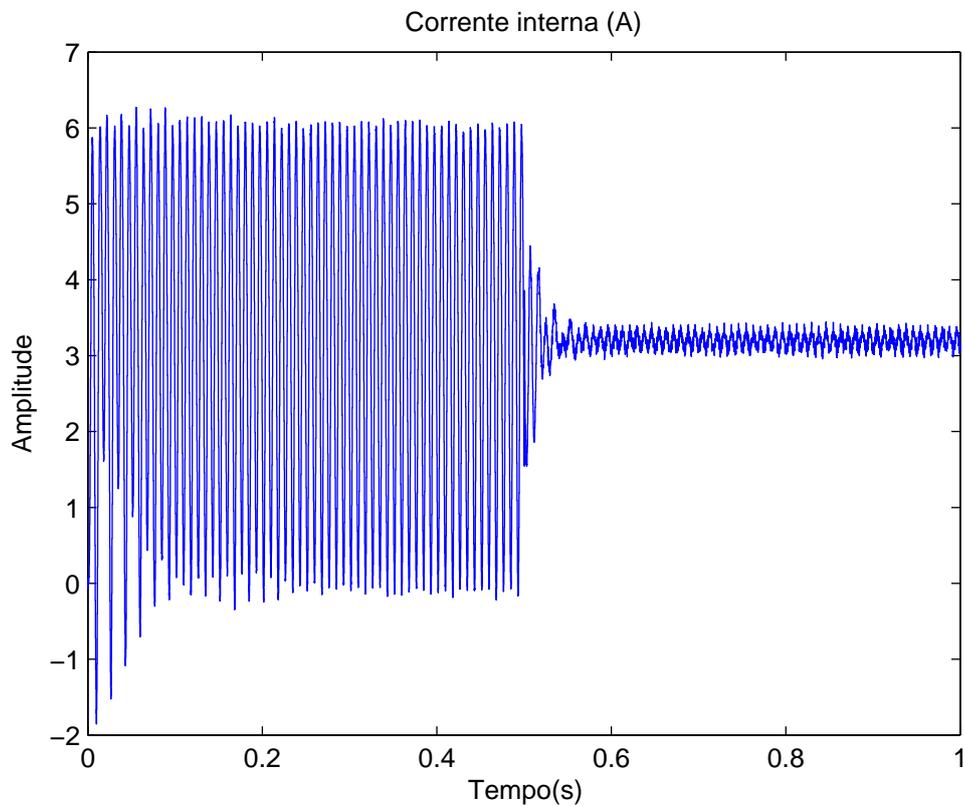
$$G(s) = \frac{31.8s^5 + 2.878e4s^4 + 8.676e7s^3 + 5.33e10s^2 + 3.763e13s + 1.551e16}{s^5 + 0.04524s^4 + 2.843e6s^3 + 5.144e4s^2 + 1.293e12s} \quad (5.39)$$

Discretizando a função transferência $G(s)$, dada pela equação (5.39) através do modelo matemático *zero-order hold* com T_s de $100e-6$, resultando na função discretizada dada pela equação (5.40)

$$G(z) = \frac{31.08z^5 - 151.7z^4 + 296.7z^3 - 291z^2 + 143.1z - 28.2}{z^5 - 4.972z^4 + 9.915z^3 - 9.915z^2 + 4.972z - 1} \quad (5.40)$$

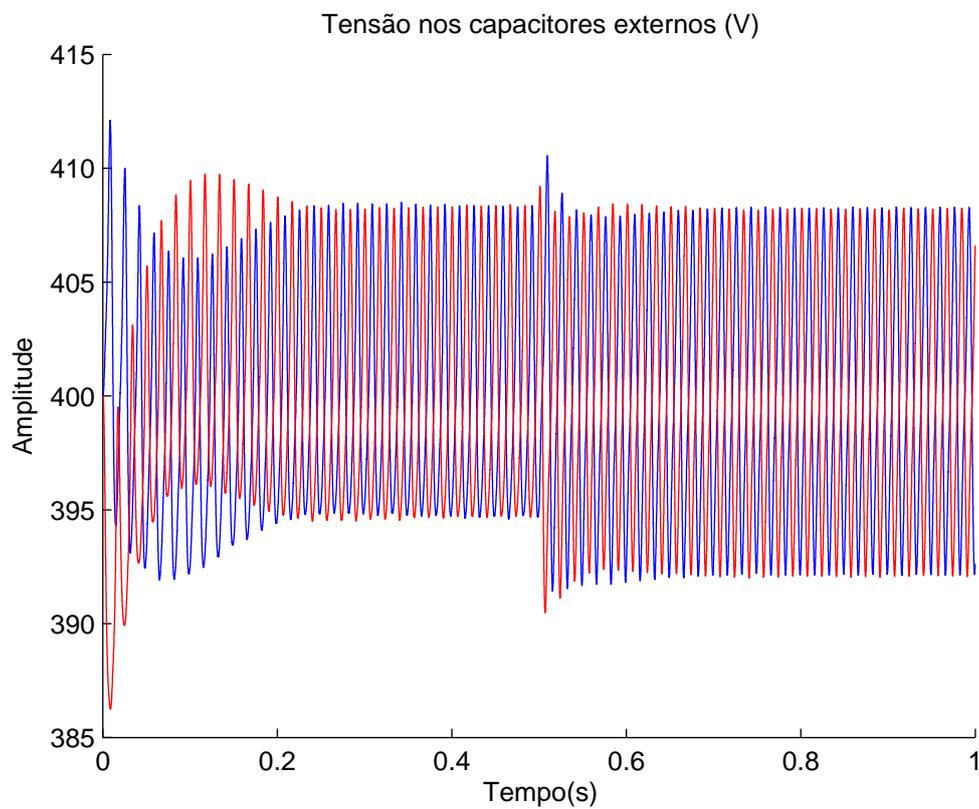
O comportamento da tensão nos capacitores externos é demonstrada na Figura 55. Ela demonstra que o circuito é controlado a partir de um PI, até (0.5s) e após, entre (0.5 – 1s) aplicado um controlador PR.

Figura 54 – Estratégia *Phase Shift* . Corrente Interna i_{int} . Aplicando controladores PI e PR.



Fonte: Desenvolvida pelo Autor.

Figura 55 – Estratégia *Phase Shift* empregando células *Flying Capacitor*. Tensão nos capacitores externos para PI após PR.



Na Figura 54 demonstra-se o comportamento da corrente interna (i_{int}) empregando apenas o controlador proporcional integral entre (0 – 0.5 s), e em (0.5 – 1s) apenas o controlador ressonante com o intuito de rejeitar a segunda e a quarta harmônicas. Constata-se que o valor de corrente diminui consideravelmente ficando muito próximo ao valor da componente CC.

5.7 CONCLUSÕES DO CAPÍTULO

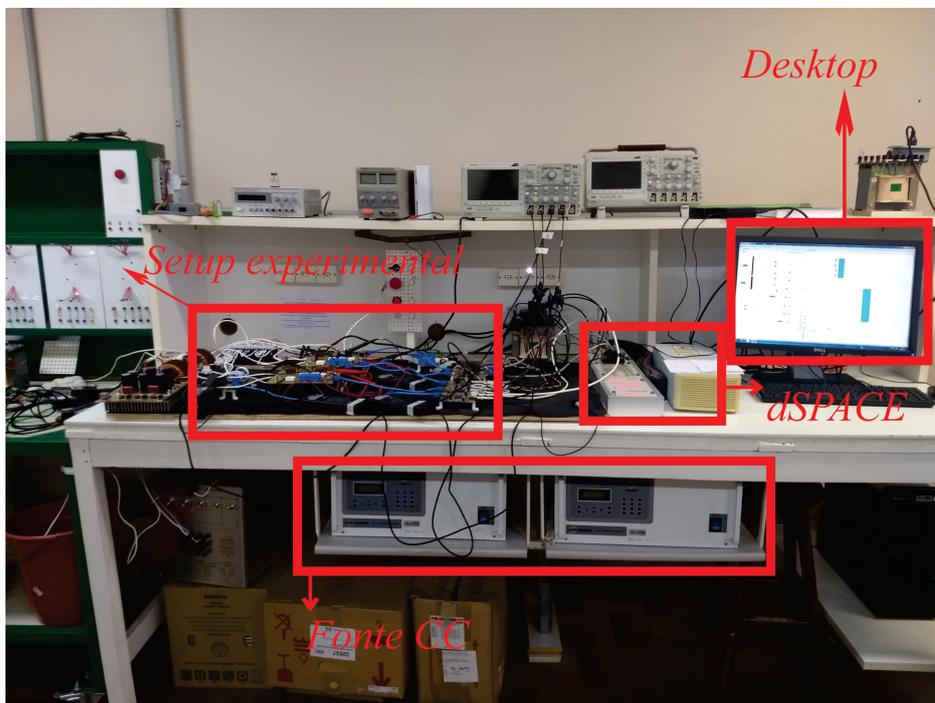
Este capítulo propôs uma estratégia de modulação *Phase Shift - PS*. Com esta estratégia produziu-se $2N+1$ níveis de tensão na saída.

Foram desenvolvidas malhas de controle para manter o conversor operando em níveis aceitáveis. Os controladores que foram desenvolvidos são: (i) controlador proporcional integral associado a ressonantes e um filtro, atenuando e rejeitando faixas de frequência indesejadas, de segunda e quarta ordem; (ii) controlador de energia total; (iii) controlador de energia diferencial, e (iv) controlador de tensão dos capacitores internos.

através do software MATLAB. A Figura 56 mostra um diagrama que ilustra o *setup* experimental evidenciando o conversor, a plataforma dSPACE, bem como o sistema medição e condicionamento de sinais.

O sistema de instrumentação possui a função de adequar os sinais de corrente e tensão para níveis compatíveis com conversor analógico digital da plataforma dSPACE. A plataforma por sua vez, recebe os sinais, executa as leis de controle e modulação e finalmente envia os sinais de comando para a placa de acionamento dos IGBT's.

Figura 57 – *Setup* experimental montado na Universidade Federal do Pampa UNIPAMPA-Alegrete.

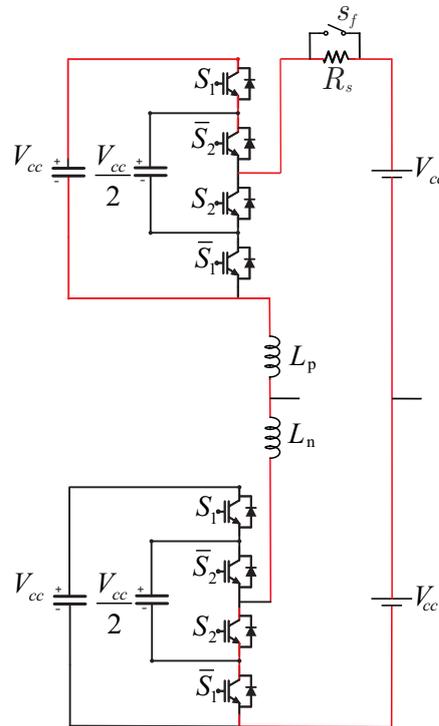


Fonte: Desenvolvida pelo Autor.

6.1 PRÉ-CARGA NOS CAPACITORES

A pré carga nos capacitores foi desenvolvida conectando os capacitores dos módulos no barramento CC. Utiliza-se um resistor de 10Ω a fim de diminuir a corrente inicial nos capacitores, onde a contatora para a sua inclusão representada por S_f .

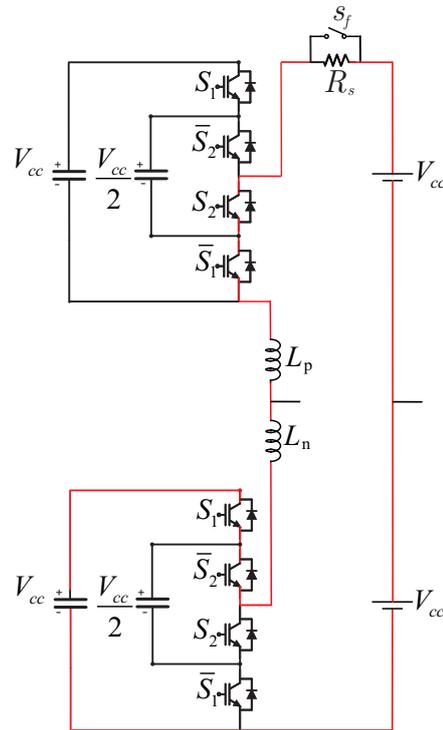
Figura 58 – Pré-Carga nos capacitores externos do sub-módulo superior do *Flying Capacitor*.



Fonte: Desenvolvida pelo Autor.

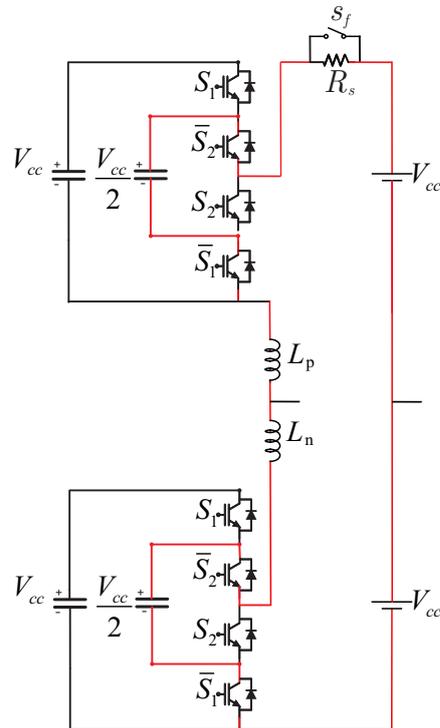
A sequência de procedimento empregada foi de carregar primeiramente o capacitor externo do módulo superior com o valor do barramento, como pode-se ver a configuração na Figura 58. Para carregar o capacitor externo do submódulo superior com a tensão do barramento CC é necessário acionar os interruptores S_1 e \bar{S}_2 do submódulo superior, bem como no submódulo inferior torna-se necessário que os interruptores S_2 e \bar{S}_1 estejam acionados. Para realizar a carga no capacitor externo do SM inferior precisam ser acionados os interruptores S_1 e \bar{S}_2 do submódulo inferior como também há a necessidade de estarem acionados os interruptores S_2 e \bar{S}_1 do submódulo superior.

A estratégia de carregar os capacitores do submódulo *flying capacitor* a partir do link CC também foi desenvolvido em (DEKKA; WU; ZARGARI, 2017). O processo de carga ocorre em 3 etapas, no primeiro estágio os capacitores externos são carregados conectando por meio de uma resistência ao barramento CC, na segunda etapa são conectados os capacitores internos ao barramento CC, já a terceira etapa consiste em carregar lentamente os capacitores externos, visto que não atingiram seu valor nominal, faz-se o controle da magnitude de corrente de carga por um controlador em malha fechada. Após carrega-se a o capacitor externo do módulo inferior, como demonstrado na Figura 59.

Figura 59 – Pré-Carga no capacitor externos do sub-módulo inferior do *Flying Capacitor*.

Fonte: Desenvolvida pelo Autor.

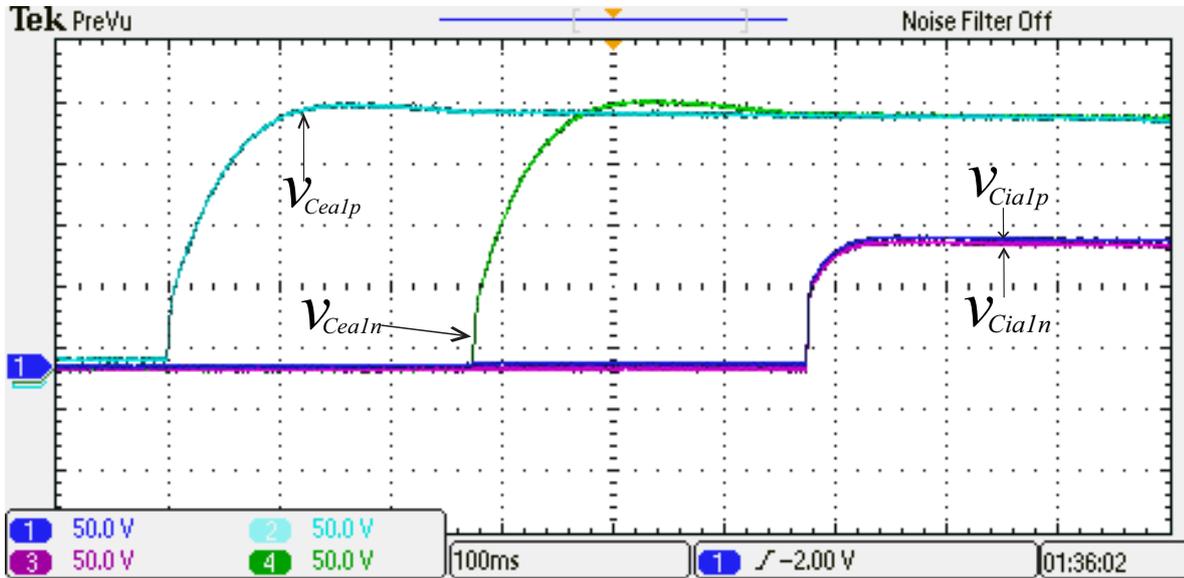
A carga nos capacitores internos pode ser realizada através do acionamento das chaves \bar{S}_2 e \bar{S}_1 , assim como representado na Figura 60.

Figura 60 – Pré-Carga nos capacitores internos nos módulo *Flying Capacitor*.

Fonte: Desenvolvida pelo Autor.

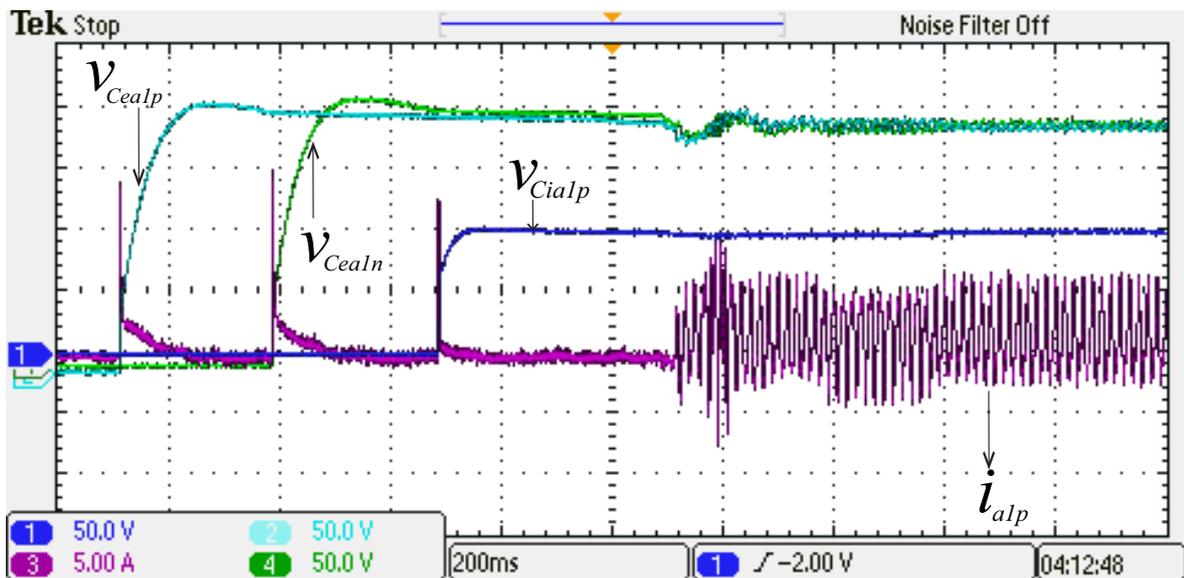
Este processo de carga nos capacitores é demonstrado através da Figura 61. Nela pode-se perceber que os valores dos capacitores externos atingem o valor do barramento. Por outro lado, os capacitores internos, como estão conectados em série durante o procedimento de pré-carga, assumem o valor de metade do barramento CC.

Figura 61 – Pré carga nos capacitores externos v_{Cea1p} , v_{Cea1n} e nos capacitores internos v_{Cia1p} e v_{Cia1n} .

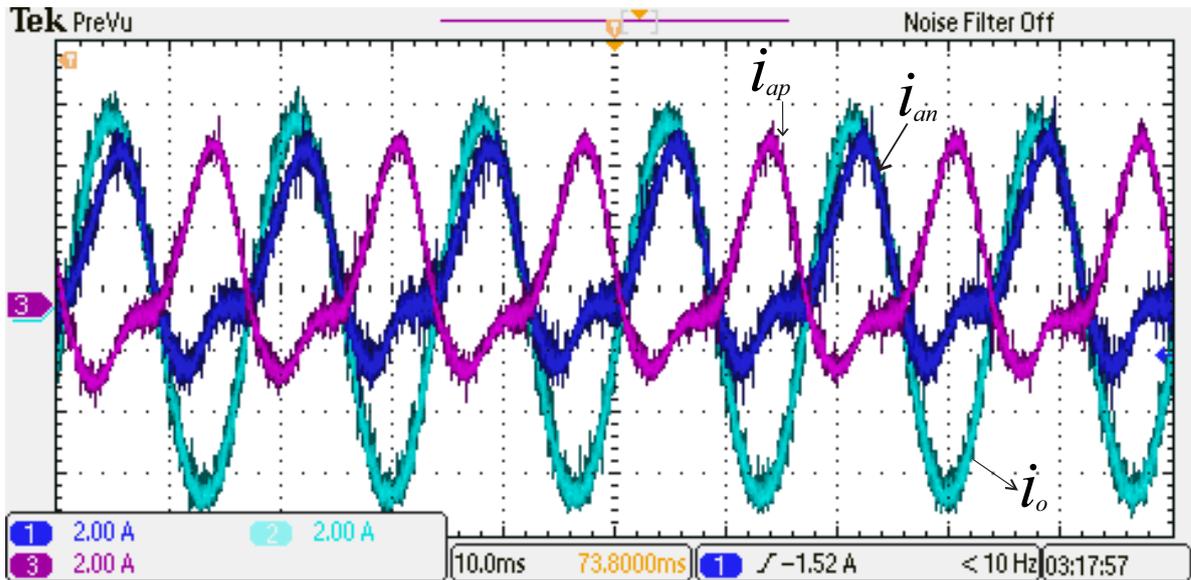


Fonte: Desenvolvida pelo Autor.

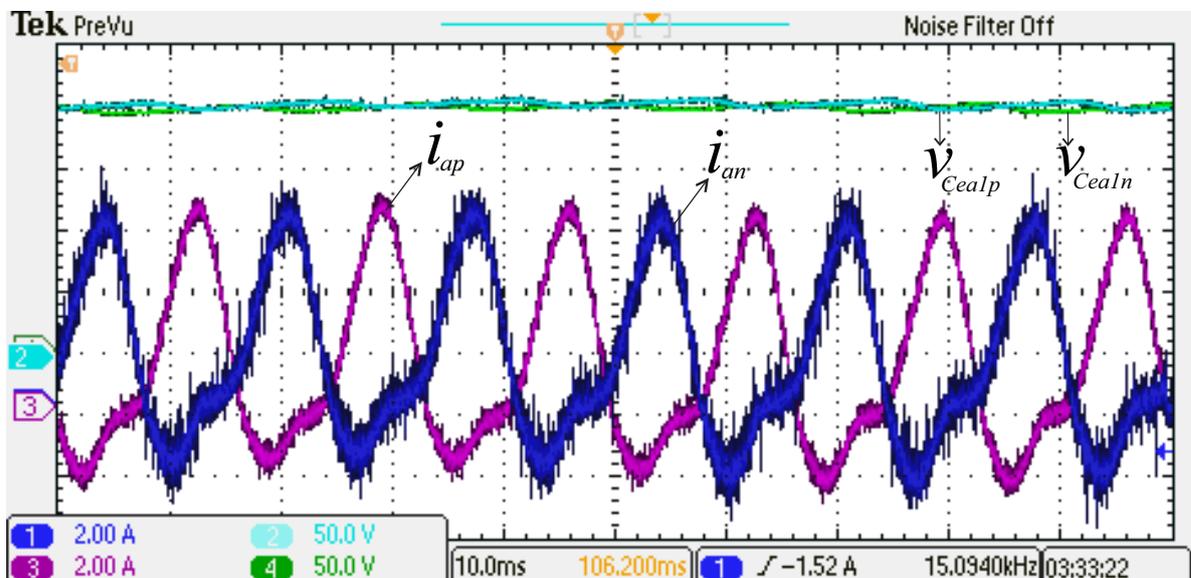
Figura 62 – Comportamento das correntes e tensões durante pré-carga e operação alimentando carga RL.



Fonte: Desenvolvida pelo Autor.

Figura 63 – Correntes nos semi-braços i_{ap} , i_{an} e corrente de saída i_o em regime permanente.

Fonte: Desenvolvida pelo Autor.

Figura 64 – Comportamento das correntes dos semi-braços i_{ap} e i_{an} , e as tensões dos capacitores externos v_{Cea1p} e v_{Cea1n} .

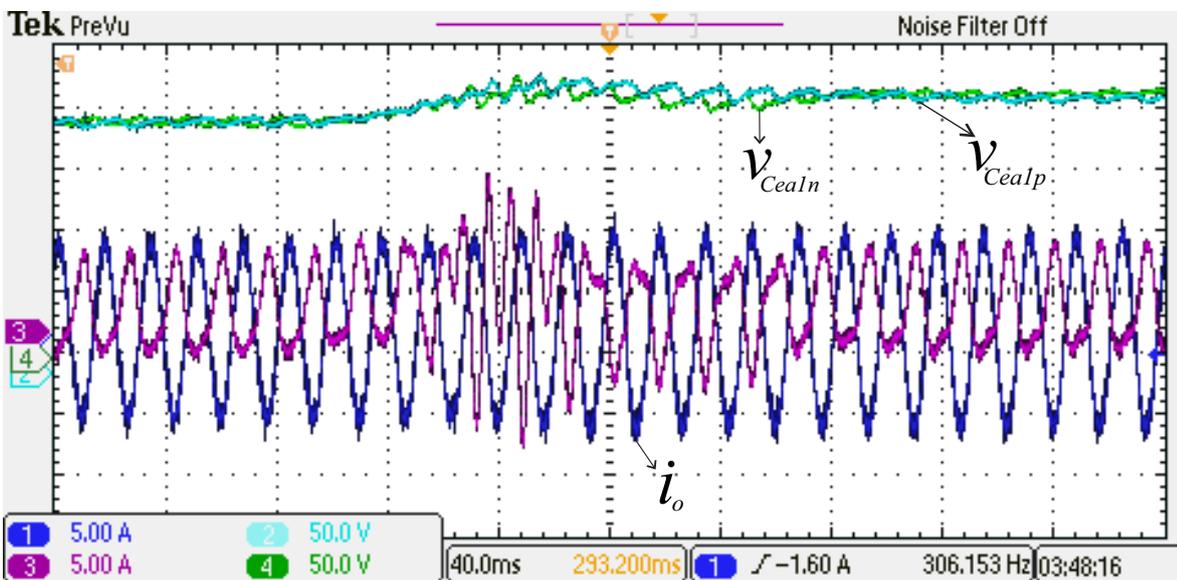
Fonte: Desenvolvida pelo Autor.

Os primeiros resultados experimentais foram realizados com o objetivo de verificar o comportamento do conversor. Para esta etapa foram adotados tempos para a pré-carga, 300 ms para o capacitor externo superior, 300 ms para o capacitor externo inferior e 300 ms para os capacitores internos que estão conectados em série. Após a pré-carga o

conversor foi deixado sem ação de carga ou controle por 200 *ms*, após este tempo foi empregado o sistema de controle de energia total, diferencial e de corrente interna por 100 *ms* e então o controle é desligado e inibi-se os sub-módulos.

A Figura 63 apresenta o comportamento das correntes de saída i_o , bem como as correntes dos braços i_{ap} e i_{an} confirmando a adequada operação do MMC. Vale ressaltar que as correntes estão representadas com a operação de controladores PI e não com controlador PR, pois a sua operação. Já na Figura 64 tem-se o comportamento das correntes nos sub-braços e as tensões nos capacitores externos.

Figura 65 – Comportamento das correntes e das tensões.



Fonte: Desenvolvida pelo Autor.

Com o intuito de verificar o comportamento do controlador PI do sistema foi dado um degrau de tensão nos capacitores externos de 200 *V* para 220 *V* da mesma forma um acréscimo de tensão nos capacitores internos de 100 *V* para 110 *V*, passando de 45*J* de energia, para 54,45*J*. Este comportamento pode ser visto na Figura 65.

6.2 CONCLUSÕES DO CAPÍTULO

De forma geral, a topologia do conversor multinível modular formado por células de capacitores flutuantes teve bom desempenho. O processo de pré carga dos capacitores conectados ao barramento CC teve boa performance, atingindo os valores de tensão estabelecidos.

A performance do controlador de energia total responsável pelo equilíbrio do braço e o controlador de energia diferencial atrelado a energia do sub-braço obtiveram desempenho

adequado obedecendo parâmetros de projeto. O controlador de tensão dos capacitores internos obteve boa resposta, contribuindo com uma parcela no controle local. Para controlar a corrente interna utilizou-se um controlador proporcional integral aliado a dois filtros para atenuar os harmônicos de segunda e quarta ordem, foram obtidos resultados satisfatórios. Os resultados do compensador ressonante não foram satisfatórios, por isso foram retirados dos resultados experimentais.

A operação do conversor foi satisfatória, visto que o tempo de acomodação para uma perturbação cumpriu com os parâmetros estabelecidos por projeto para atingir regime permanente.

7 CONCLUSÕES E TRABALHOS FUTUROS

7.1 CONCLUSÕES

Nesta dissertação de mestrado foram propostas duas estratégias de modulação para conversores modulares multiníveis. A primeira estratégia de modulação desenvolvida foi (*phase disposition*), cujo o submódulo é formado pelo conversor meia ponte, onde as modulantes são comparadas a um sinal de portadora, dando origem aos sinais que acionam os interruptores de potência. A estratégia de modulação consistiu nos sinais de modulação receberem sinais de *offsets*, para equilibrar as tensões dos capacitores. Esta estratégia teve bom desempenho para as tensões nos capacitores, porém foi necessário desenvolver estratégias para controlar a corrente interna.

O sistema de controle para a corrente interna que foi desenvolvido é um controlador por histerese, seu intuito é manter o valor de corrente próximo ao valor de corrente de referência. O desenvolvimento deste controlador obteve boa resposta, manteve a corrente interna dentro de uma banda de operação.

A segunda estratégia proposta é baseada na modulação por deslocamento de fase (*phase-shift*), onde o submódulo é formado pelo conversor com capacitores flutuantes (*flying capacitor*). Para controlar a corrente interna do conversor foi empregado um controlador proporcional integral e dois filtros que atenuaram o conteúdo harmônico de 2^a e outro 4^o ordem. Esta estratégia obteve bom desempenho pois cumpriu com o estabelecido.

Para controlar as tensões nos capacitores foram desenvolvidos controladores de energia total do braço, diferencial e um controlador de tensão para os capacitores internos. A resposta se mostrou satisfatória, visto que os controladores operaram dentro dos níveis esperados.

Uma plataforma experimental de 3 kW foi implementada para a obtenção de resultados experimentais. Foram utilizados um módulo *flying capacitor* de 3 níveis de saída em cada semi-braço e o desempenho foi satisfatório

7.2 TRABALHOS FUTUROS

Como trabalhos futuros projeta-se desenvolver:

Defasar 180 graus, através de uma placa de DSP, as portadoras do semi-braço superior do semi-braço inferior do conversor MMC a fim de comparar os espectros harmônicos de tensão e corrente de saída e identificar qual apresenta menores índices de distorção.

Aprimorar a estratégia de modulação PD, com o objetivo que o algoritmo resulte

em níveis de tensões limitados sobre os indutores dos braços.

Aplicar as técnicas de modulação propostas em HVDC's, e avaliar o desempenho frente aos modos de operação inversor/retificador.

Estudar e propor um observador por modos deslisantes para as tensões dos capacitores internos dos submódulos a fim de reduzir o número de sensores de tensão.

7.3 TRABALHOS PUBLICADOS

Como contribuição científica foram desenvolvidos:

Um artigo para o 12th IEEE International Conference on Industry Applications (INDUSCON) de 2016. O trabalho apresentado é intitulado "PD modulation strategy for modular multilevel converters".

Artigo para o 10th Seminar on Power Electronics and Control- SEPOC 2017. O trabalho apresentado é intitulado 'Controle e Modulação do MMC-FC com Reduzido Número de Sensores'.

Está em desenvolvimento um artigo para ser submetido a Revista IEEE América Latina, intitulado "Start-up, control and modulation strategy for modular multilevel converters with flying capacitor submodules"

REFERÊNCIAS

- ALMEIDA, A. d. O. et al. Circulating currents suppression strategies for modular multilevel converter. In: *2017 Brazilian Power Electronics Conference (COBEP)*. [S.l.: s.n.], 2017. p. 1–5. Citado na página 57.
- ANANTHU, J.; SRIKANTH, V. Voltage balancing of modular multilevel converter for an induction motor drive. In: *2017 International Conference on Intelligent Computing, Instrumentation and Control Technologies (ICICICT)*. [S.l.: s.n.], 2017. p. 699–703. Citado na página 56.
- ANTONOPOULOS, A. et al. On interaction between internal converter dynamics and current control of high-performance high-power ac motor drives with modular multilevel converters. In: *2010 IEEE Energy Conversion Congress and Exposition*. [S.l.: s.n.], 2010. p. 4293–4298. ISSN 2329-3721. Citado na página 24.
- BARBI, I. Eletrônica de potência. Ed. do Autor, 2006. Citado na página 27.
- BATSCHAUER, A. L. *INVERSOR MULTINÍVEIS HÍBRIDO TRIFÁSICO*. Tese (Doutorado) — Programa de Pós-Graduação em Engenharia Elétrica - Universidade Federal de Santa Catarina, 2011. Citado na página 33.
- BODIN, A. Hvd light x00ae; - a preferable power transmission system for renewable energies. In: *Proceedings of the 2011 3rd International Youth Conference on Energetics (IYCE)*. [S.l.: s.n.], 2011. p. 1–4. Citado na página 23.
- BRESSAN, M. V. *Inversor Multinível Híbrido baseado na cascata do conversor 3L-NPC e conversores meia-ponte*. Dissertação (Mestrado) — Universidade Federal de Santa Catarina- Centro de Ciências e Tecnologias - CCT - Departamento de Engenharia Elétrica-, 2014. Citado na página 45.
- CELANOVIC, N.; BOROYEVICH, D. A fast space-vector modulation algorithm for multilevel three-phase converters. *IEEE Transactions on Industry Applications*, v. 37, n. 2, p. 637–641, Mar 2001. ISSN 0093-9994. Citado na página 45.
- CUNICO, L. M. et al. Parameters design for modular multilevel converter (mmc). In: *2013 Brazilian Power Electronics Conference*. [S.l.: s.n.], 2013. p. 264–270. ISSN 2165-0454. Citado na página 125.
- DEBNATH, S.; SAEEDIFARD, M. A new hybrid modular multilevel converter for grid connection of large wind turbines. *IEEE Transactions on Sustainable Energy*, v. 4, n. 4, p. 1051–1064, Oct 2013. ISSN 1949-3029. Citado na página 24.
- DEKKA, A.; WU, B.; ZARGARI, N. R. Dynamic voltage balancing algorithm for modular multilevel converter with three-level flying capacitor submodules. In: *2014 International Power Electronics Conference (IPEC-Hiroshima 2014 - ECCE ASIA)*. [S.l.: s.n.], 2014. p. 3468–3475. ISSN 2150-6078. Citado na página 39.
- DEKKA, A.; WU, B.; ZARGARI, N. R. Start-up operation of a modular multilevel converter with flying capacitor submodules. *IEEE Transactions on Power Electronics*, v. 32, n. 8, p. 5873–5877, Aug 2017. ISSN 0885-8993. Citado na página 93.

- DEKKA, A. et al. Dynamic voltage balancing algorithm for modular multilevel converter: A unique solution. *IEEE Transactions on Power Electronics*, v. 31, n. 2, p. 952–963, Feb 2016. ISSN 0885-8993. Citado na página 39.
- DENG, Y. et al. Space vector modulation method for modular multilevel converters. In: *IECON 2014 - 40th Annual Conference of the IEEE Industrial Electronics Society*. [S.l.: s.n.], 2014. p. 4715–4721. ISSN 1553-572X. Citado na página 45.
- DENG, Y. et al. Space vector modulation method for modular multilevel converters. In: *IECON 2014 - 40th Annual Conference of the IEEE Industrial Electronics Society*. [S.l.: s.n.], 2014. p. 4715–4721. ISSN 1553-572X. Citado na página 46.
- DENG, Y. et al. Space vector modulation method for modular multilevel converters. In: *IECON 2014 - 40th Annual Conference of the IEEE Industrial Electronics Society*. [S.l.: s.n.], 2014. p. 4715–4721. ISSN 1553-572X. Citado na página 47.
- ENERGIA, M. de Minas e. 2017. Disponível em: <<http://www.epe.gov.br/Estudos/Paginas/Balan%C3%A7o%20Energ%C3%A9tico%20Nacional%20%E2%80%93%20BEN/EPEDisponibilizaoRelat%C3%B3rioS%C3%ADntesedoBalan%C3%A7oEnerg%C3%A9ticoNacional%E2%80%93BEN2016.aspx?CategoriaID=347>>. Citado na página 23.
- ERTÜRK, F. *INVESTIGATION OF MODULAR MULTILEVEL CONVERTER CONTROL METHODS*. Dissertação (Mestrado) — SCHOOL OF NATURAL AND APPLIED SCIENCES OF MIDDLE EAST TECHNICAL UNIVERSITY, 2015. Citado na página 49.
- ESCOBAR, V. L. M. et al. Long term transmission expansion planning considering generation-demand scenarios and hvdc lines. In: *2016 IEEE PES Transmission Distribution Conference and Exposition-Latin America (PES T D-LA)*. [S.l.: s.n.], 2016. p. 1–6. Citado na página 23.
- EUROPE, W. *Wind in power 2017. Annual combined onshore and offshore wind energy statistics*. [S.l.]: Published February 2018, 2018. Citado na página 23.
- FALAHI, G.; YU, W.; HUANG, A. Q. Thd minimization of modular multilevel converter with unequal dc values. In: *2014 IEEE Energy Conversion Congress and Exposition (ECCE)*. [S.l.: s.n.], 2014. p. 2153–2158. ISSN 2329-3721. Citado na página 41.
- FILSECKER, F.; ALVAREZ, R.; BERNET, S. Comparison of 4.5-kv press-pack igbts and igcts for medium-voltage converters. *IEEE Transactions on Industrial Electronics*, v. 60, n. 2, p. 440–449, Feb 2013. ISSN 0278-0046. Citado na página 27.
- FRANQUELO, L. G. et al. The age of multilevel converters arrives. *IEEE Industrial Electronics Magazine*, v. 2, n. 2, p. 28–39, June 2008. ISSN 1932-4529. Citado na página 41.
- GHETTI, F. T. et al. A study of shunt active power filter based on modular multilevel converter (mmc). In: *2012 10th IEEE/IAS International Conference on Industry Applications*. [S.l.: s.n.], 2012. p. 1–6. Citado na página 24.
- GUAN, M.; XU, Z.; CHEN, H. Control and modulation strategies for modular multilevel converter based hvdc system. In: *IECON 2011 - 37th Annual Conference on IEEE Industrial Electronics Society*. [S.l.: s.n.], 2011. p. 849–854. ISSN 1553-572X. Citado 2 vezes nas páginas 42 e 44.

HILLER, M. et al. A new highly modular medium voltage converter topology for industrial drive applications. In: *2009 13th European Conference on Power Electronics and Applications*. [S.l.: s.n.], 2009. p. 1–10. Citado na página 24.

HU, P.; JIANG, D. A level-increased nearest level modulation method for modular multilevel converters. *IEEE Transactions on Power Electronics*, v. 30, n. 4, p. 1836–1842, April 2015. ISSN 0885-8993. Citado 2 vezes nas páginas 42 e 44.

ILVES, K. et al. A new modulation method for the modular multilevel converter allowing fundamental switching frequency. *IEEE Transactions on Power Electronics*, v. 27, n. 8, p. 3482–3494, Aug 2012. ISSN 0885-8993. Citado na página 41.

KONSTANTINOU, G. S.; CIOBOTARU, M.; AGELIDIS, V. G. Operation of a modular multilevel converter with selective harmonic elimination pwm. In: *8th International Conference on Power Electronics - ECCE Asia*. [S.l.: s.n.], 2011. p. 999–1004. ISSN 2150-6078. Citado na página 42.

KOURO, S. et al. Recent advances and industrial applications of multilevel converters. *IEEE Transactions on Industrial Electronics*, v. 57, n. 8, p. 2553–2580, Aug 2010. ISSN 0278-0046. Citado na página 45.

LAWAN, A. U.; ABBAS, H. M. Level shifted pwms comparison for a 5-level modular multilevel converter (mmc) topology inverter. In: *2015 IEEE Conference on Sustainable Utilization And Development In Engineering and Technology (CSUDET)*. [S.l.: s.n.], 2015. p. 1–6. Citado na página 56.

LESNICAR, A.; MARQUARDT, R. An innovative modular multilevel converter topology suitable for a wide power range. In: *2003 IEEE Bologna Power Tech Conference Proceedings*. [S.l.: s.n.], 2003. v. 3, p. 6 pp. Vol.3–. Citado na página 37.

LI, Z. et al. An inner current suppressing method for modular multilevel converters. *IEEE Transactions on Power Electronics*, v. 28, n. 11, p. 4873–4879, Nov 2013. ISSN 0885-8993. Citado 3 vezes nas páginas 40, 78 e 79.

LIE, X. et al. Research on the amplitude coefficient for multilevel matrix converter space vector modulation. *IEEE Transactions on Power Electronics*, v. 27, n. 8, p. 3544–3556, Aug 2012. ISSN 0885-8993. Citado na página 47.

LIU, H.; MA, K.; BLAABJERG, F. Device loading and efficiency of modular multilevel converter under various modulation strategies. In: *2016 IEEE 7th International Symposium on Power Electronics for Distributed Generation Systems (PEDG)*. [S.l.: s.n.], 2016. p. 1–7. Citado 2 vezes nas páginas 44 e 56.

LIU, W. et al. Simplified model and submodule capacitor voltage balancing of single-phase ac/ac modular multilevel converter for railway traction purpose. *IET Power Electronics*, v. 9, n. 5, p. 951–959, 2016. ISSN 1755-4535. Citado na página 56.

MEI, J. et al. Modular multilevel inverter with new modulation method and its application to photovoltaic grid-connected generator. *IEEE Transactions on Power Electronics*, v. 28, n. 11, p. 5063–5073, Nov 2013. ISSN 0885-8993. Citado 2 vezes nas páginas 24 e 50.

MESHARAM, P. M.; BORGHATE, V. B. A simplified nearest level control (nlc) voltage balancing method for modular multilevel converter (mmc). *IEEE Transactions on Power Electronics*, v. 30, n. 1, p. 450–462, Jan 2015. ISSN 0885-8993. Citado na página 42.

- NABAE, A.; TAKAHASHI, I.; AKAGI, H. A new neutral-point-clamped pwm inverter. *IEEE Transactions on Industry Applications*, IA-17, n. 5, p. 518–523, Sept 1981. ISSN 0093-9994. Citado na página 30.
- NAJMI, V. *Modeling, Control and Design Considerations for Modular Multilevel Converters*. Dissertação (Mestrado) — Faculty of the Virginia Polytechnic Institute and State University, 2015. Citado 6 vezes nas páginas 49, 50, 53, 54, 55 e 125.
- OGATA, K. *Engenharia de controle moderno*. [S.l.]: Quinta edição, 2010. Citado 2 vezes nas páginas 84 e 126.
- ONS, O. N. do S. E. *Boletim Mensal de Geração Solar Fotovoltaica*. [S.l.]. Citado na página 23.
- PARIS, J. M. D. et al. Sorting algorithm for a pd modulation for a cascaded multilevel converter. In: *2015 IEEE 13th Brazilian Power Electronics Conference and 1st Southern Power Electronics Conference (COBEP/SPEC)*. [S.l.: s.n.], 2015. p. 1–6. Citado na página 60.
- POU, J. et al. Circulating current injection methods based on instantaneous information for the modular multilevel converter. *IEEE Transactions on Industrial Electronics*, v. 62, n. 2, p. 777–788, Feb 2015. ISSN 0278-0046. Citado na página 40.
- RASHID, M. H. *Power Eletronics, circuits, devices, and applications*. [S.l.: s.n.], 1999. Citado 2 vezes nas páginas 27 e 28.
- ROSA, A. V. da. *Processos de Energias Renováveis*. [S.l.]: Terceira Edição, 2015. Citado na página 23.
- RYAN, M. J.; LORENZ, R. D.; DONCKER, R. D. Modeling of multileg sine-wave inverters: a geometric approach. *IEEE Transactions on Industrial Electronics*, v. 46, n. 6, p. 1183–1191, Dec 1999. ISSN 0278-0046. Citado na página 59.
- SHAH, K. B.; CHANDWANI, H. Reduced switching-frequency voltage balancing technique for modular multilevel converters. In: *2017 International Conference on Intelligent Sustainable Systems (ICISS)*. [S.l.: s.n.], 2017. p. 289–294. Citado na página 56.
- SILVA, G. sebastião da. *Estudo e desenvolvimento de uma fonte CA de potência híbrida baseada em conversor multinível modular*. Dissertação (Mestrado) — Universidade Federal de Santa Maria-Programa de Pós-Graduação em Engenharia Elétrica, 2013. Citado 2 vezes nas páginas 39 e 55.
- WANG, Y. et al. Harmonics analysis and simulation of nlm in mmc. In: *12th IET International Conference on AC and DC Power Transmission (ACDC 2016)*. [S.l.: s.n.], 2016. p. 1–6. Citado na página 44.
- WU, B. *High-power converters and ac drives*. Wiley., 2006,. ISSN ISBN 9780471731719. Citado na página 31.
- ZHANG, M. et al. Circulating harmonic current elimination of a cps-pwm-based modular multilevel converter with a plug-in repetitive controller. *IEEE Transactions on Power Electronics*, v. 29, n. 4, p. 2083–2097, April 2014. ISSN 0885-8993. Citado na página 79.

ZIENTARSKI, J. R. R.; RECH, C. Modulação nlm para o conversor multilevel modular com limitação de corrente interna e balanço das tensões nos submódulos. *Seminário de Eletrônica de Potência e Controle - SEPOC*, 2015. Citado na página 44.

ZIYONG, G. et al. Application of hvdc light system in offshore oil platform. In: *2011 International Conference on Electrical Machines and Systems*. [S.l.: s.n.], 2011. p. 1–4. Citado na página 24.

Apêndices

APÊNDICE A – INSTRUMENTAÇÃO

A.1 INTRODUÇÃO

Este capítulo apresenta a construção do protótipo do conversor multinível modular. Será descrito como foram desenvolvidos os circuitos de condicionamento de sinais, submódulo *Flying Capacitor* e placa de medição de corrente nos sub-braços do conversor.

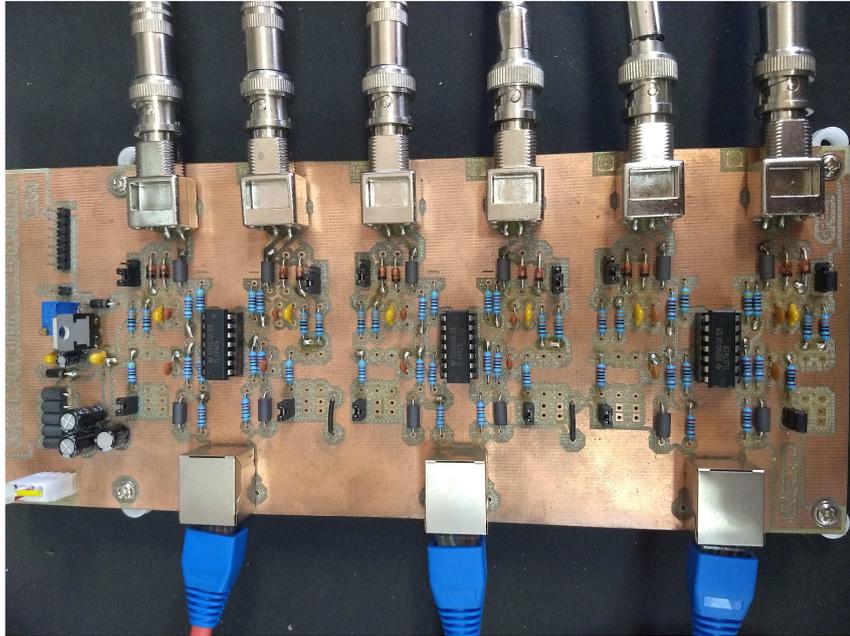
A.2 PLACA DE CONDICIONAMENTO

A placa de condicionamento de sinais é responsável pela adequação dos sinais transmitidos em corrente à entrada dos canais de conversão A/D da plataforma de controle dSPACE com níveis de tensão de -10 a 10 Volts. A conversão do sinal de corrente em tensão é feito com o uso de um resistor sensor de precisão. Além disso, são adequados os níveis de tensão ao canal A/D, passando o sinal por filtros utilizando amplificadores operacionais TL074. Por último, contemplam-se métodos efetivos de proteção contra subtensão e sobretensão utilizando a alimentação dos AmpOps e diodos do tipo Zener.

As tensões de alimentação dos amplificadores (+15 ou -15), são fornecidas como entrada à placa de condicionamento pela fonte de alimentação isolada.

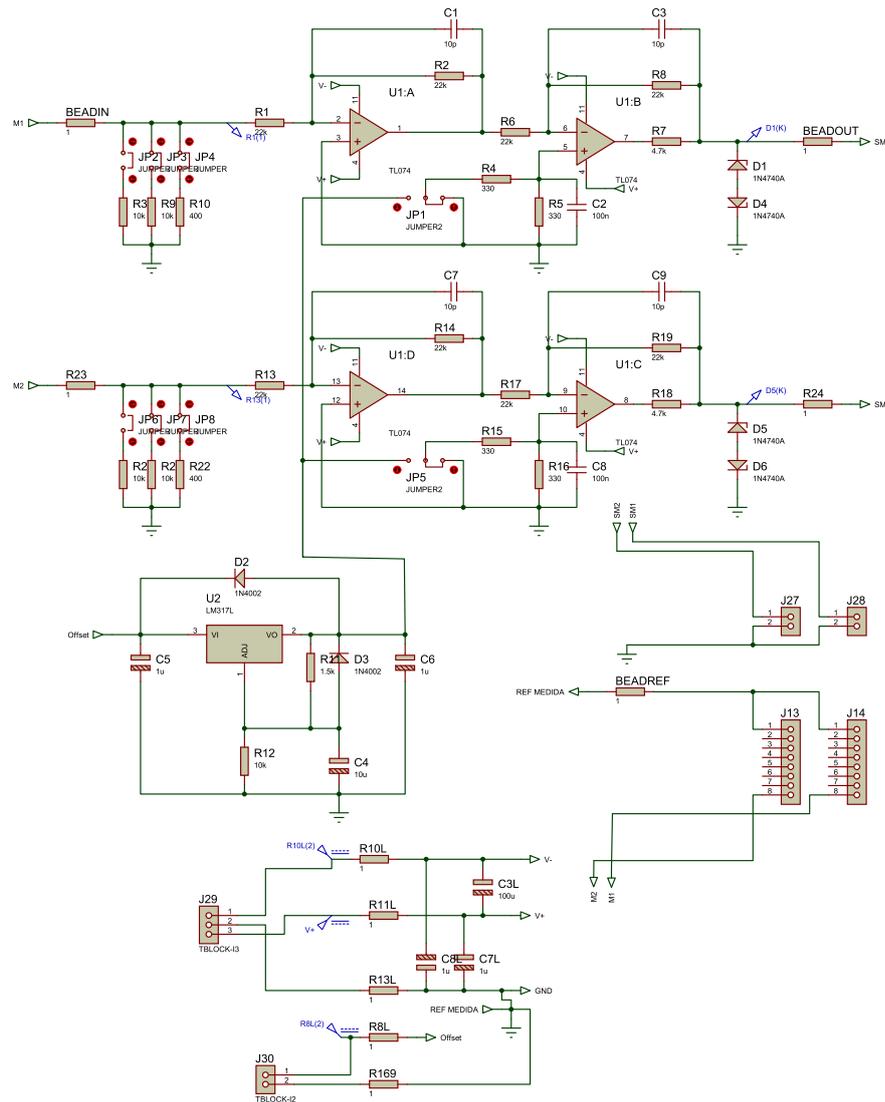
Todas as entradas e saídas da placa passam por beads para dissipação de ruído de alta frequência, visto a característica de impedância dos mesmos. Foram utilizados capacitores rápidos (tântalo) de 1 μ F para desacoplamento dos CI's. Esses capacitores têm a função de fornecer as correntes necessárias durante chaveamento para o funcionamento correto do CI, por um caminho de baixa impedância. A segunda função é desviar o ruído de modo comum que possa estar circulando nas trilhas de alimentação, proveniente da fonte ou de acoplamento indutivo/capacitivo nestas trilhas. Para cumprir estas funções os capacitores foram dispostos o mais próximo possível dos pinos de alimentação dos CI's.

Figura 66 – Placa de condicionamento de sinais.



Foi formado um sólido plano de terra. A função deste plano é fornecer o caminho mais curto possível para o retorno das correntes na placa, evitando extensos *loops* de corrente que funcionam como antenas receptoras/emissoras de sinais de RF. A segunda função é formar uma superfície condutora que reflete a maior parte das ondas eletromagnéticas que a atingem, formando assim uma espécie de blindagem parcial da placa.

Figura 67 – Circuito da placa de condicionamento de sinal.



A.3 PLACA DE INTERFACE

A principal função desta placa é a adequação dos sinais PWM para o acionamento dos drives de comando dos IGBT's, e comando das contactoras do circuito de partida do conversor. Está equipada com três links de saída, dois deles em cabo de rede e um para cabo do tipo *Flat*. Os dois primeiros são referentes as pernas do inversor, e a última é usada para o acionamento de relés de inicialização do conversor e de proteção para os casos de sobrecorrente ou sobretensão. Os sinais PWM das pernas acompanham um sinal de inibição para cada módulo. A placa de interface é utilizada para adequação dos níveis de tensão do comando gerado pela dSPACE (5 V) a níveis de tensão mais elevados ou iguais, porém com maior capacidade de corrente. Esta placa recebe os sinais transmitidos em cabo de rede onde cada sinal é processado por um circuito lógico a base de portas lógicas NAND e AND. Este circuito recebe os sinais PWM, de comando das contactoras e os sinais de inibição. Esta fornece aos submódulos o sinal PWM e seu complementar no

nível lógico de (5 V) com inclusão de tempo morto, obtido a partir de um circuito RC.

Figura 68 – Circuito da placa de interface.

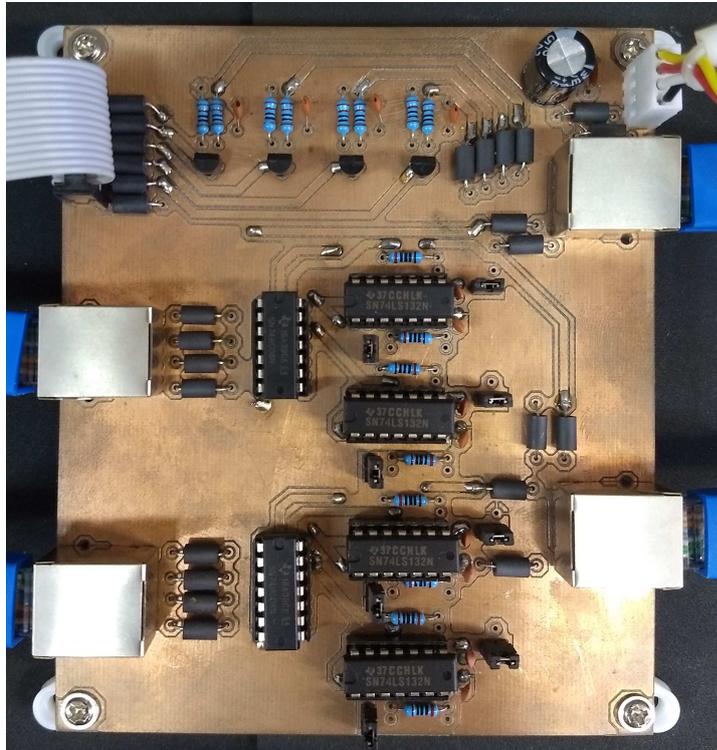
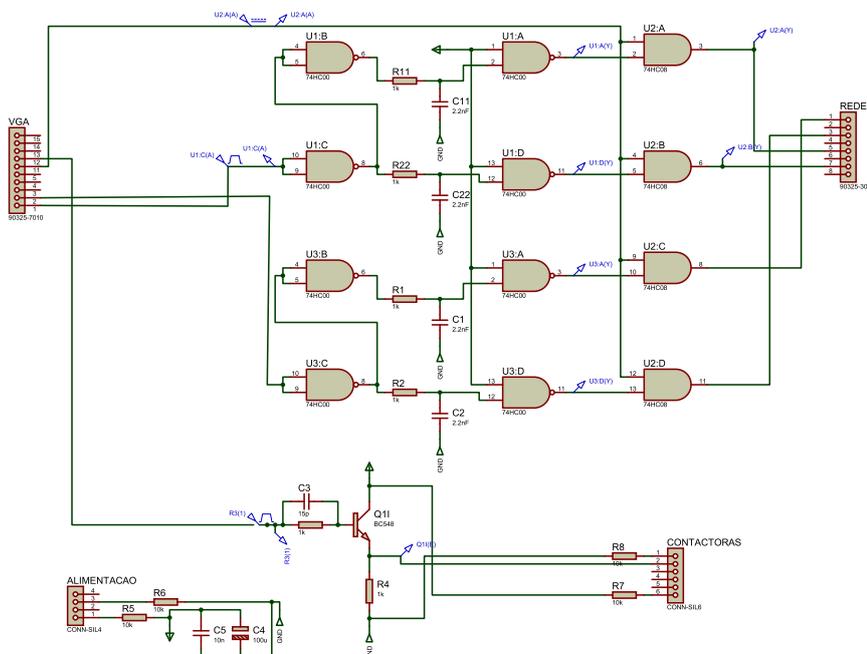


Figura 69 – Circuito da placa de condicionamento de sinal.



A.4 PLACA DO SUBMÓDULO

Pode-se dividir o circuito do submódulo, para análise, em circuito de potência, driver e sensores de tensão. O circuito de potência do submódulo de topologia *Flying*

Capacitor é composto por quatro interruptores semicondutores com diodos em paralelo, e ainda por dois bancos capacitivos formados por seis capacitores eletrolíticos Nichicon: dois para $500\ \mu\text{F}/400\ \text{V}$ e quatro para $1\text{mF}/400\text{V}$. O interruptor IRG4PC40UD, possui o diodo integrado no mesmo encapsulamento. Terminais de potência são utilizados para a conexão positiva e negativa do submódulo. O circuito de driver utiliza uma fonte isolada do tipo MORNSUN F1515D-1WR2, juntamente com um driver isolador óptico IX3120G que recebe o sinal diretamente da placa de interface por meio de um resistor. Com um arranjo de capacitores e resistores se obtêm uma tensão de bloqueio negativa para o comando do IGBT. São utilizados transdutores de efeito Hall HV 25 da YHDC. Estes são isolados galvanicamente e realizam a medição das tensões dos capacitores dos submódulos, que serão transmitidas em corrente, através de cabos de rede, até a placa de condicionamento de sinais.

Figura 70 – Circuito da placa de condicionamento de sinal.

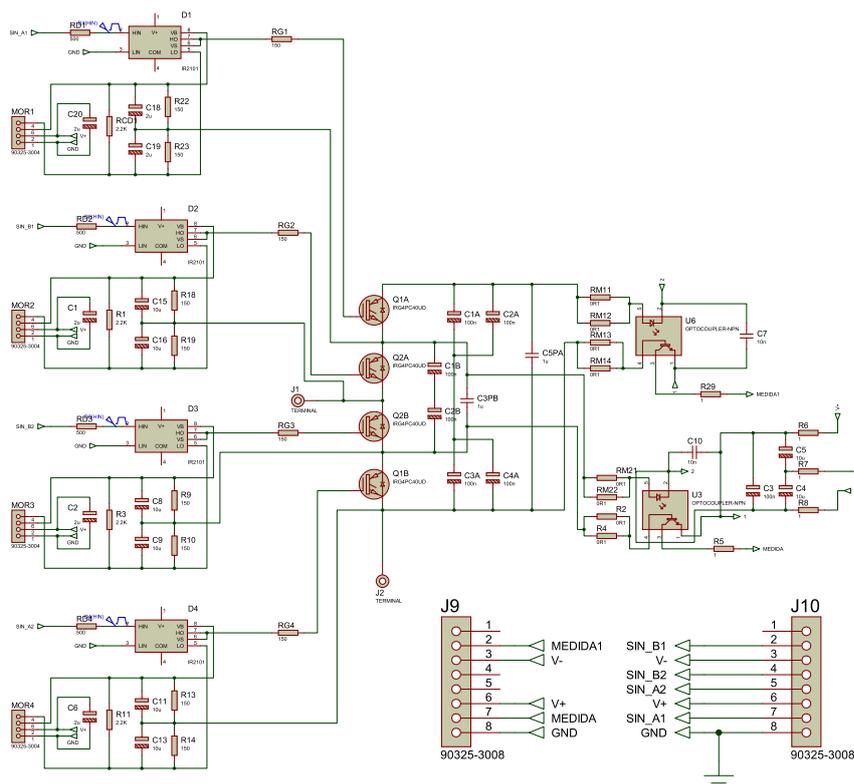
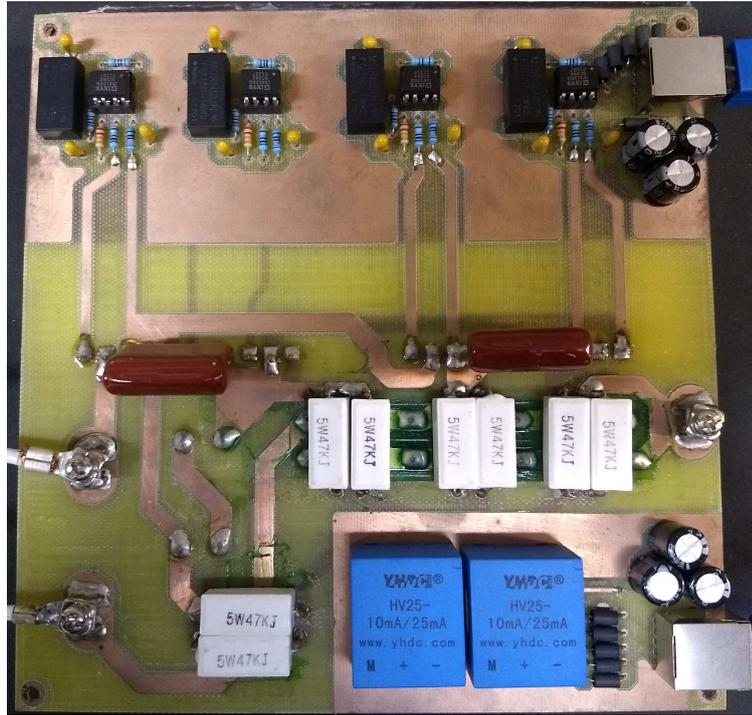


Figura 71 – Circuito da placa do módulo do conversor *flying capacitor*.



A.5 PLACA DE MEDIÇÃO DE CORRENTE

As placas de medição de corrente e tensão transmitem seus sinais em corrente, através de cabos de oito vias isolados magneticamente, até a placa de condicionamento de sinais.

Nessas placas os sinais de medição são ajustados em níveis de tensão adequados às entradas da DSpace. O transdutor HA 55 da YHDC baseia-se no princípio de efeito Hall de malha fechada e é usado para medições eletrônicas de corrente de diversos formatos de onda (contínua, alternada, pulsante, etc.) Pode ser dividido em duas partes elétricas, separadas por uma isolamento galvânica: O circuito primário (alta tensão), onde serão feitas as medidas, e o circuito secundário (circuito eletrônico) onde está a alimentação do sensor e também o sinal de saída da medida. A faixa de corrente de entrada desse transdutor, ou seja, o nível de corrente que ele consegue medir varia de 0 a 100 A. A tensão de alimentação é $-15 V_{cc}$ a $+15 V_{cc}$ e a saída (dada em corrente) varia de 0 a 50mA, de acordo com a corrente de entrada.

Figura 72 – Circuito da placa de corrente nos sub-braços.



APÊNDICE B – MODELAGEM DA PLANTA

A dinâmica da topologia trifásica MMC é representada pelas malhas descritas na sequência, considerando a Figura 6. A equação B.1 representa a malha nos polos negativos das fases *A* e *B*.

$$\begin{aligned} & (L_o + L) \frac{d}{dt} i_{an} - L_o \frac{d}{dt} i_{ap} - (L_o + L) \frac{d}{dt} i_{bn} + L_o \frac{d}{dt} i_{bp} + (R_o + R) i_{an} - R_o i_{ap} - (R_o + R) i_{bn} \cdots \\ & + R_o i_{bp} + \sum_{N=1}^N v_{agNn} - \sum_{N=1}^N v_{bgNn} \end{aligned} \quad (\text{B.1})$$

Na equação B.2 o comportamento entre os polos positivos das fases *A* e *B*.

$$\begin{aligned} & -L_o \frac{d}{dt} i_{an} + (L_o + L) \frac{d}{dt} i_{ap} + L_o \frac{d}{dt} i_{bn} - (L_o + L) \frac{d}{dt} i_{bp} - R_o i_{an} + (R_o + R) i_{ap} + R_o i_{bn} \cdots \\ & - (R_o + R) i_{bp} + \sum_{N=1}^N v_{agNp} - \sum_{N=1}^N v_{bgNp} \end{aligned} \quad (\text{B.2})$$

A malha nos polos negativos das fases *B* e *C* são demonstrados na equação B.3.

$$\begin{aligned} & (L_o + L) \frac{d}{dt} i_{bn} - L_o \frac{d}{dt} i_{bp} - (L_o + L) \frac{d}{dt} i_{cn} + L_o \frac{d}{dt} i_{cp} + (R_o + R) i_{bn} - R_o i_{bp} - (R_o + R) i_{cn} \cdots \\ & + R_o i_{cp} + \sum_{N=1}^N v_{bgNn} - \sum_{N=1}^N v_{cgNn} \end{aligned} \quad (\text{B.3})$$

Dos polos positivos das fases *B* e *C* obtêm-se B.4 .

$$\begin{aligned} & -L_o \frac{d}{dt} i_{bn} + (L_o + L) \frac{d}{dt} i_{bp} + L_o \frac{d}{dt} i_{cn} - (L_o + L) \frac{d}{dt} i_{cp} - R_o i_{bn} + (R_o + R) i_{bp} + R_o i_{cn} \cdots \\ & \cdots - (R_o + R) i_{cp} + \sum_{N=1}^N v_{bgNp} - \sum_{N=1}^N v_{cgNp} \end{aligned} \quad (\text{B.4})$$

A equação B.5 representa a malha traçada nos polos negativos e positivos da fase *A*.

$$L \frac{d}{dt} i_{an} + L \frac{d}{dt} i_{ap} + R i_{an} + R i_{ap} + \sum_{N=1}^N v_{agNn} + \sum_{N=1}^N v_{agNp} - V_{CC} \quad (\text{B.5})$$

O comportamento dinâmico do conversor é apresentado em modelo de espaço de estado em B.6

$$\dot{K}x = Ax + Bu. \quad (\text{B.6})$$

As entradas de (B.6) são dadas por (B.7)

$$u = (v_{ag(1\dots N)n} \quad v_{ag(1\dots N)p} \quad v_{bg(1\dots N)n} \quad v_{bg(1\dots N)p} \quad v_{cg(1\dots N)n} \quad v_{cg(1\dots N)p} \quad V_{CC})^T, \quad (\text{B.7})$$

assim como, os estados de (B.6) são dados por (B.8).

$$\dot{x} = \begin{pmatrix} i_{L_{an}} & i_{L_{ap}} & i_{L_{bn}} & i_{L_{bp}} & i_{L_{cn}} & i_{L_{cp}} & v_{a(1\dots N)n} & v_{a(1\dots N)p} & v_{b(1\dots N)n} \cdots \\ \cdots & v_{b(1\dots N)p} & v_{c(1\dots N)n} & v_{c(1\dots N)p} \end{pmatrix}^T. \quad (\text{B.8})$$

Os coeficientes das matrizes K, A e B são apresentados na sequência.

Anexos

ANEXO A – ANEXO

A.1 CÁLCULO DO CAPACITOR E DO INDUTOR

De acordo com (NAJMI, 2015), o projeto do indutor do braço e o valor do capacitor do SM deve considerar o controlador de corrente circulante. Desta forma, por considerar este efeito a segunda harmônica no braço é desprezada. Assim, utiliza-se a potência instantânea obtida pela equação A.1.

$$p_c = v_c i_c = v_{sm} i U a \quad (\text{A.1})$$

Empregando a tensão e a corrente do braço superior, a potência instantânea pode ser reescrita de acordo com a equação

$$p_c = \frac{V_{dc}}{2} (1 - M \sin(\omega t)) \left[\frac{1}{3} I_{dc} + \frac{\sqrt{2}}{2} I_a \sin(\omega t - \varphi) \right] \quad (\text{A.2})$$

Assumindo que a ondulação de tensão de pico a pico dos capacitores é $2\Delta V$, assim a energia armazenada no capacitor é dada por

$$\Delta W_{\max} = \frac{1}{2} C (V_{dc} + \Delta V)^2 - \frac{1}{2} C (V_{dc} - \Delta V)^2 = 2C V_d \Delta V \quad (\text{A.3})$$

A equação A.3 representa a energia máxima do braço superior, que é dada através da integral por meio da equação A.2. A partir de então, pode-se calcular o tamanho do capacitor, obtendo a equação A.4.

$$C = \frac{\int_{t_1}^{t_2} p_c dt}{2V_d \Delta V} \approx \frac{P}{3\omega_1 N M V_d \Delta \cos(\varphi)} \sqrt{\left(1 - \left(\frac{M \cos(\varphi)}{2}\right)^2\right)^3} \quad (\text{A.4})$$

Cúnico (CUNICO et al., 2013), emprega metodologia semelhante para determinar o tamanho do capacitor considerando as potências ativa e reativa, obedecendo um cociente que é calculado pela divisão destas grandezas.

Pelo fato de negligenciar a harmônica de segunda ordem, a tensão ao longo do indutor torna-se (procurar referencia 46)

$$V_{cir} = \frac{N}{2C} \left(\frac{3M}{8\omega} \sqrt{2} I_a \cos(2\omega t + \varphi) - \frac{M^2}{6\omega} I_{dc} \cos(2\omega t) \right) \quad (\text{A.5})$$

Temos que a corrente máxima de circulação pela frequência da chave é dada por

$$I_{pp_Max} = \frac{V_{cir}}{2L_{arm}} T_s \quad (A.6)$$

Utilizando A.5 e o limite de corrente da chave A.6 obtêm-se o tamanho do Indutor, dado por A.7

$$L_{arm} = \frac{NM}{8I_{pp_Max}\omega C f_{sw}} \left(\sqrt{\frac{9}{16}I_a^2 + \frac{M^2}{9\omega}I_{dc}^2 - \frac{1}{2}MI_a I_{dc}} \right) \quad (A.7)$$

Segundo Najmi 2015, existem três critérios para o dimensionamento do indutor. O primeiro deles é limitar a corrente de falha para o lado DC, o segundo é que o tamanho do indutor, precisa ser selecionado para que a frequência da segunda harmônica seja transferida e a terceira diz respeito ao tamanho do indutor para limitar a corrente de circulação .

O projeto do indutor do braço, portanto, deve ser determinado obedecendo os critérios citados.

A.2 METODOLOGIA DE PROJETO DO CONTROLADOR PI

Os controladores Proporcional Integral foram desenvolvidos a partir do método do lugar das raízes. Esta técnica permite visualizar graficamente os polos do sistema em malha fechada.

O seu desenvolvimento parte do conhecimento dos parâmetro do sistema em malha aberta, que neste caso é o valor do ganho e o lugar que localizam-se as raízes no plano geométrico correspondente aos polos em malha fechada(OGATA, 2010).

O sistema malha fechada é representado na Figura 73. Considerando a equação em

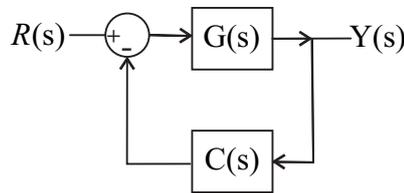


Figura 73 – Malha fechada do Lugar Geométrico das Raízes.

malha fechada do sistema de realimentação

$$\frac{C(s)}{R(s)} = \frac{G(s)}{1 + G(s)H(s)}, \quad (A.8)$$

desta forma os polos do sistema em malha fechada são raízes de A.8

$$1 + G(s)H(s) = 0 \quad (A.9)$$

$$G(s)H(s) = -1 + j0 \quad (\text{A.10})$$

Por apresentar um número complexo, emprega-se uma condição de fase

$$\angle G(s)H(s) = 180 \pm i360 \quad (\text{A.11})$$

e uma condição de ganho

$$|G(s)H(s)| = 1 \quad (\text{A.12})$$

desta forma, considerando um caso geral

$$G(s)H(s) = \frac{K(s - z_1)(s - z_2)\dots(s - z_m)}{(s - p_1)(s - p_2)\dots(s - p_n)} \quad (\text{A.13})$$

onde z são os zeros de malha aberta e p os polos de malha aberta, já k representa o ganho. A condição de fase pode ser reescrita da seguinte forma:

Desta forma, o lugar geométrico das raízes é definido em um ponto no plano complexo, definido ' s' ' que satisfaz a condição acima. Como demonstrado na Figura 74.

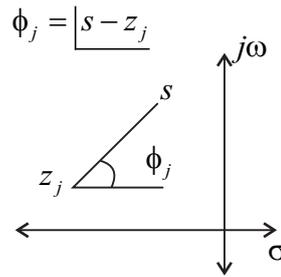


Figura 74 – Plano complexo

onde ϕ_j é representado pelo ângulo de fase, e é medido no sentido anti-horário a partir do eixo real. Podemos representar ϕ_j a fase de

$$\phi_1 + \phi_2 + \dots + \phi_m - \phi_1 - \phi_2 - \dots - \phi_n = 180 \pm i360 \quad (\text{A.14})$$

Esta é a condição que permite determinar se um ponto pertence ou não ao lugar das raízes.

Considera-se um ponto ' s' ', cuja a condição de fase é satisfeita, pode-se determinar k , representando a condição de ganho.

$$|G(s)H(s)| = \frac{|s - z_1| |s - z_2| \dots |s - z_m|}{|s - p_1| |s - p_2| \dots |p - z_m|} = 1 \quad (\text{A.15})$$

assim,

$$k = \frac{|s - z_1| |s - z_2| \dots |s - z_m|}{|s - p_1| |s - p_2| \dots |p - z_m|} \quad (\text{A.16})$$

Em suma, a condição de fase nos permite traçar o lugar das raízes (LGR) e a condição de ganho permite projetar adequadamente o controlador.