UNIVERSIDADE FEDERAL DO PAMPA

SUZIAN MAHÉLI RAMOS SANTOS

ESTUDO DA APLICAÇÃO DE UM AMPLIFICADOR DE TRANSIMPEDÂNCIA BASEADO EM RESISTÊNCIA NEGATIVA EM CIRCUITOS MISTURADORES PASSIVOS EM 2,4 GHz

Alegrete

2023

SUZIAN MAHÉLI RAMOS SANTOS

ESTUDO DA APLICAÇÃO DE UM AMPLIFICADOR DE TRANSIMPEDÂNCIA BASEADO EM RESISTÊNCIA NEGATIVA EM CIRCUITOS MISTURADORES PASSIVOS EM 2,4 GHz

Trabalho de Conclusão de Curso apresentado ao curso de Bacharelado em Engenharia de Telecomunicações da Universidade Federal do Pampa como requisito parcial para obtenção do grau de Bacharel em Engenharia de Telecomunicações.

Orientador: Prof. Dr. Alessandro Gonçalves Girardi
Coorientador: Prof. Dr. Lucas Compassi Severo

Alegrete
2023

Ficha catalográfica elaborada automaticamente com os dados fornecidos
pelo(a) autor(a) através do Módulo de Biblioteca do
Sistema GURI (Gestão Unificada de Recursos Institucionais) .

S237e Santos, Suzian Mahéli Ramos
ESTUDO DA APLICAÇÃO DE UM AMPLIFICADOR DE TRANSIMPEDÂNCIA BASEADO EM RESISTÊNCIA NEGATIVA EM CIRCUITOS MISTURADORES PASSIVOS EM 2,4 GHz / Suzian Mahéli Ramos Santos.
70 p.

Trabalho de Conclusão de Curso(Graduação)-- Universidade Federal do Pampa, ENGENHARIA DE TELECOMUNICAÇÕES, 2023.
"Orientação: Alessandro Gonçalves Girardi".

1. Circuitos Integrados Analógicos. 2. Tecnologia CMOS. 3. Amplificador de Transimpedância. 4. Misturador Passivo. 5. Resistência Negativa. I. Título.

SUZIAN MAHELI RAMOS SANTOS

ESTUDO DA APLICAÇÃO DE UM AMPLIFICADOR DE TRANSIMPEDÂNCIA BASEADO EM RESISTÊNCIA NEGATIVA EM CIRCUITOS MISTURADORES PASSIVOS EM 2,4 GHZ

Trabalho de Conclusão de Curso apresentado ao Curso de Engenharia de Telecomunicações da Universidade Federal do Pampa, como requisito parcial para obtenção do Título de Bacharel em Engenharia de Telecomunicações.

Trabalho de Conclusão de Curso defendido e aprovado em: 07 de dezembro de 2023.

Banca examinadora:

_____

Prof. Dr. Alessandro Gonçalves Girardi

Orientador

UNIPAMPA

_____

Prof. Dr. Crístian Muller

UNIPAMPA

_____

Prof. Dr. Paulo César Comassetto de Aguirre

UNIPAMPA

Assinado eletronicamente por **ALESSANDRO GONCALVES GIRARDI**, **PROFESSOR DO MAGISTERIO SUPERIOR**, em 07/12/2023, às 16:00, conforme horário oficial de Brasília, de acordo com as normativas legais aplicáveis.

Assinado eletronicamente por **CRISTIAN MULLER**, **PROFESSOR DO MAGISTERIO SUPERIOR**, em 07/12/2023, às 16:14, conforme horário oficial de Brasília, de acordo com as normativas legais aplicáveis.

Assinado eletronicamente por **PAULO CESAR COMASSETTO DE AGUIRRE**, **PROFESSOR DO MAGISTERIO SUPERIOR**, em 07/12/2023, às 16:16, conforme horário oficial de Brasília, de acordo com as normativas legais aplicáveis.

A autenticidade deste documento pode ser conferida no site https://sei.unipampa.edu.br/sei/controlador_externo.php?acao=documento_conferir&id_orgao_acesso_externo=0, informando o código verificador **1316901** e o código CRC **EEE73C34**.

AGRADECIMENTOS

Agradeço á Deus em primeiro lugar, por ter me sustentado até este momento, fazendo com que todo esforço e dedicação valessem a pena. E principalmente, por colocar pessoas incríveis na minha vida. Começando pelos meus pais, Tatiana e Gaziel. A quem eu devo todo meu amor incondicional. Obrigada por todo apoio, incentivo, cuidado, amor e ensinamentos dedicados ao longo da minha vida. Também, agradeço à minha querida irmã, Lubna Maressa, minha maninha, por todos os momentos de conversas e risadas. Ao meu amor, Rodrigo, com quem eu pude compartilhar grande parte desta trajetória. Vocês foram minha base e motivação para chegar até aqui e continuarão fazendo parte de cada nova conquista.

Agradeço aos professores do Grupo de Arquitetura de Computadores e Microeletrônica (GAMA) pelo empenho e dedicação em manter este grupo de pesquisa que está sempre disposto a receber os alunos e contribuir para a nossa evolução tanto profissional quanto pessoal.

Deixo meu agradecimento especial ao Prof. Dr. Lucas Severo, por ter me dado a oportunidade de ingressar na área de pesquisa e apresentado a Microeletrônica, muito obrigada por todos os ensinamentos, por toda paciência, confiança e motivação.

Também agradeço as Instituições Fundação de Amparo à Pesquisa do Estado do Rio Grande do Sul (FAPERGS) e Instituto de Pesquisas Eldorado pelo apoio e concessão de bolsas de pesquisas que permitiram o desenvolvimento deste trabalho.

RESUMO

Este trabalho apresenta o estudo de dois amplificadores de transimpedância (TIA), sendo um baseado em resistência negativa e outro em inversores CMOS projetados na tecnologia CMOS 65nm com tensão de alimentação de 0,4 V, para ser utilizado em misturadores passivos de receptores RF. O TIA é usado para amplificar o sinal de corrente proveniente do misturador passivo de balanceamento simples, o qual é acionado por fonte de corrente, obtendo um baixo consumo de potência, tornado possível a aplicação em dispositivos IoT. Para projetar o TIA com resistência negativa, foi escolhida a topologia de transcondutor por acoplamento cruzado de dois transistores CMOS do tipo P para fornecer a resistência negativa. Com base nos estudos prévios, a metodologia do trabalho é apresentada visando uma operação em baixa tensão e baixo consumo de potência, e análises dos parâmetros principais para amplificadores e misturadores passivos. Como resultado, este trabalho apresenta um TIA modelado na forma totalmente diferencial com ganho diferencial de cerca de 245,5 kV/A, impedância de entrada de 52 $k\Omega$ em baixa frequência e dissipação de cerca de 0,63 μW. Além disso, é apresentado o projeto de um segundo TIA utilizando uma topologia convencional baseada em inversores CMOS, o qual obteve uma dissipação de potência foi de 0,415 μW e ganho de tensão sobre corrente de 125 dB em baixa frequência. Ambas as topologias são aplicadas em misturadores passivos acionados por fonte de corrente.

Palavras-chave: Amplificador de Transimpedância. Tecnologia CMOS. Misturador Passivo. Internet das Coisas (IoT). Resistência Negativa. Baixa Tensão. Baixa Potência.

ABSTRACT

This work presents the study of two transimpedance amplifiers (TIA), one based on negative resistance and the other on CMOS inverters designed in 65nm CMOS technology with a supply voltage of 0.4 V, to be used in passive mixers of RF receivers. The TIA is used to amplify the current signal coming from the simple balancing passive mixer, which is driven by a current source, obtaining low power consumption, making application in IoT devices possible. To design the TIA, the transconductor topology was chosen by cross-coupling two P-type CMOS transistors to provide the negative resistance. Based on previous studies, the methodology of the work is presented aiming at low voltage operation and low power consumption, and analyzes of the main parameters for amplifiers and passive mixers. As a result, this work presents a TIA modeled in fully differential form with differential gain of about 245.5 kV/A, input impedance of 52 $k\Omega$ at low frequency and dissipation of about 0.63 μW. Furthermore, the design of a second TIA using a conventional topology based on CMOS inverters is presented, which achieved a power dissipation of 0.415 μW and a voltage gain over current of 125 dB at low frequency. Both topologies are applied to passive mixers driven by a current source.

Keywords: Transimpedance Amplifier. CMOS technology. Passive Mixer. Internet of Things (IoT). Negative Resistance. Low Voltage. Low power.

LISTA DE ILUSTRAÇÕES

Figura 1 – Diagrama de blocos simplificado de um receptor de RF. 22
Figura 2 – Estrutura de um dispositivo MOS. 23
Figura 3 – Níveis de inversão. 24
Figura 4 – Representação do comportamento de um amplificador. 24
Figura 5 – Mecanismo de controle atuando como amplificador do sinal aplicado na entrada. 25
Figura 6 – Amplificador Ideal. 26
Figura 7 – Amplificador de Tensão. 26
Figura 8 – Uso de um resistor para converter corrente em tensão. 26
Figura 9 – Topologia básica TIA. 27
Figura 10 – Modelo de Norton para Ruído Térmico em resistores. 29
Figura 11 – Um circuito de uma porta possui uma resistência negativa quando aumentando a tensão a corrente apresenta um decréscimo. 30
Figura 12 – Representação do comportamento de um circuito RC com resistência negativa. 30
Figura 13 – Oscilador LC de resistência negativa. 31
Figura 14 – Um par NMOS de acoplamento cruzado apresenta uma resistência negativa de pequeno sinal. 31
Figura 15 – A tensão de entrada é convertida em corrente e depois espelhada de volta para a entrada, criando uma resistência negativa. 32
Figura 16 – Misturadores em um transceptor de RF genérico. 32
Figura 17 – Representação do deslocamento em frequência para misturadores *downconversion* e *upconversion*. 33
Figura 18 – Misturador alimentado por tensão utilizando chaveamento. 35
Figura 19 – Interferência gerada por intermodulação de terceira ordem. 36
Figura 20 – Definição de IP3. 37
Figura 21 – *Feedthrough* em um misturador MOS. 37
Figura 22 – Figura de ruído - SSB. 38
Figura 23 – Figura de ruído - DSB. 38
Figura 24 – Misturador Passivo *Single-balanced*. 40
Figura 25 – Misturador Ativo *Single-balanced*. 40
Figura 26 – Misturador passivo *double-balanced*. 41
Figura 27 – Circuito simplificado para cálculo da impedância de entrada. 41
Figura 28 – Espectro da impedância de entrada e saída. 42
Figura 29 – Projeto de Circuitos Integrados Analógicos. 43
Figura 30 – Organização do Trabalho. 44
Figura 31 – Modelo quadripolo para TIA. 45
Figura 32 – Circuito modelado para o TIA ideal. 45
Figura 33 – Circuito básico para análise de ganho de resistência negativa. 46
Figura 34 – Transcondutor negativo de acoplamento cruzado com espelho de corrente. . 48

Figura 35 – Modelo de pequenos sinais para o transcondutor de acoplamento cruzado. . 48
Figura 36 – Modelo de pequenos sinais para o transcondutor de acoplamento cruzado simplificado. 49
Figura 37 – Esquemático para o amplificador baseado em resistência negativa. 52
Figura 38 – Ganho de tensão em função da frequência, sem carga capacitiva e com carga capacitiva. 53
Figura 39 – Resposta em frequência do amplificador para diferentes valores de R_1. . . . 53
Figura 40 – Transcondutor negativo com ajuste de tensão. 54
Figura 41 – Circuito de ajuste de tensão. 54
Figura 42 – Curva de ganho em relação a frequência do amplificador de erro. 55
Figura 43 – Curva de fase do amplificador de erro. 56
Figura 44 – Esquemático para o amplificador de transimpedância baseado em resistência negativa com circuito de ajuste de tensão. 56
Figura 45 – Ganho do TIA em função da frequência. 57
Figura 46 – Impedância de entrada do TIA em função da frequência. 58
Figura 47 – Resposta de pulso aplicado ao TIA proposto. 58
Figura 48 – Amplificador de transimpedância totalmente diferencial. 59
Figura 49 – Amplificador de transimpedância totalmente diferencial com circuito de ajuste de tensão. 60
Figura 50 – Ganho do TIA diferencial em função da frequência e efeito de capacitância. 60
Figura 51 – Impedância de entrada do TIA diferencial em função da frequência. 61
Figura 52 – Resposta de pulso aplicado ao TIA diferencial. 61
Figura 53 – Modelo de chave ideal. 62
Figura 54 – Formas de onda de entrada e saída de um misturador passivo de balanceamento simples. 63
Figura 55 – Sinais de RF e Lo aplicados a chave ideal. 63
Figura 56 – Formas de onda dos sinais de entrada e saída da chave ideal projetada. . . . 63
Figura 57 – Representação do efeito do misturador passivo ao TIA baseado em resistência negativa. 64
Figura 58 – Distorção nos sinais de entrada e saída do TIA após passar pelo misturador passivo. 64
Figura 59 – Sinais f_{LO}, f_{RF} ef_{IN} após a conversão. 65
Figura 60 – Conversão do sinal em 2 MHz. 65
Figura 61 – Ganho de conversão. 66

LISTA DE TABELAS

Tabela 1 – Comparação entre os tipos de misturadores. 39
Tabela 2 – Parâmetros iniciais para o modelo do TIA. 46
Tabela 3 – Parâmetros de dimensionamento dos transistores. 51
Tabela 4 – Parâmetros de dimensionamento dos transistores do amplificador de erro. . . 55
Tabela 5 – Resultados de simulação para TIA baseado em resistência negativa em 0,4 V. 59
Tabela 6 – Resultados de simulação para TIA totalmente diferencial em 0,4 V. 61
Tabela 7 – Comparação com outros amplificadores de Transimpedância 62

LISTA DE ABREVIATURAS E SIGLAS

AC	Corrente Alternada, do inglês *Alternate Current*
BLE	Bluetooth de Baixa Energia, do inglês *Bluetooth Low Energy*
CMOS	Semicondutor de Óxido Metálico Complementar, do inglês *Complementary Metal-Oxide-Semiconductor*
CMRR	Taxa de rejeição de modo comum, do inglês *Common-Mode Rejection Ratio*
DC	Corrente Contínua, do inglês *Direct Current*
DSB	Banda Lateral Dupla, do inglês *Double-Sideband*
DFT	Transformada Discreta de Fourier, do inglês *Discrete Fourier Transform*
GBW	Produto de ganho de largura de banda, do inglês *Gain Bandwidth Product*
IoT	Internet da Coisas, do inglês *Internet of Things*
IF	Frequência Intermediária, do inglês *Intermediate Frequency*
IP3	Ponto de Interceptação de Terceira Ordem, do inglês *Third-Order Intercept Point*
LNA	Amplificador de Baixo Ruído, do inglês *Low-Noise Amplifier*
LC	Circuito indutor-capacitor
LO	Oscilador Local, do inglês *Local Oscillator*
MOSFET	Transistor Metal Óxido Semicondutor de Efeito de Campo, do inglês *Metal Oxide Semiconductor Field Effect Transistor*
MI	Inversão Moderada, do inglês *Moderated inversion*
NMOS	Semicondutor de óxido metálico tipo N, do inglês *N type Metal Oxide Semiconductor*
NF	Figura de Ruído, do inglês *Noise Figure*
PMOS	Semicondutor de Óxido Metálico tipo P, do inglês *P type Metal Oxide Semiconductor*
PSRR	Taxa de rejeição da fonte de alimentação, do inglês *Power Supply Rejection Ratio*
RC	Circuito resistor-capacitor

RF	Radiofrequência
SNR	Relação Sinal-Ruído, do inglês *Signal-to-Noise Ratio*
SI	Inversão Forte, do inglês *Strong Inversion*
SSB	Banda Lateral Única, do inglês *Single-Sideband*
TIA	Amplificador de Transimpedância, do inglês *The Transimpedance Amplifier*
ULV	Ultra Baixa Tensão, do inglês *Ultra Low Voltage*
WI	Inversão Fraca, do inglês *Weak Inversion*

SUMÁRIO

1	INTRODUÇÃO	21
1.1	OBJETIVOS	22
1.1.1	Objetivo Geral	22
1.1.2	Objetivos Específicos	22
1.2	ORGANIZAÇÃO DO TRABALHO	22
2	FUNDAMENTAÇÃO TEÓRICA E REVISÃO BIBLIOGRÁFICA	23
2.1	Transistores CMOS	23
2.2	Amplificadores de Tensão	24
2.3	Amplificador de Transimpedância - TIA	26
2.3.1	Parâmetros de Desempenho do TIA	27
2.3.1.1	Ganho de Transimpedância	27
2.3.1.2	Largura de Banda	28
2.3.1.3	Potência	29
2.4	Resistência Negativa	29
2.5	Misturadores	32
2.5.1	Características Fundamentais	35
2.5.1.1	Linearidade	35
2.5.1.2	Ganho	36
2.5.1.3	Passagem porta-a-porta (*Feedthrough*)	37
2.5.1.4	Figura de Ruído	38
2.5.2	Classificação dos Misturadores	38
2.5.2.1	Misturador Desbalanceado	39
2.5.2.2	Misturador de Balanceamento Simples e Balanceamento Duplo	39
2.5.3	Misturadores Passivos Acionados por Fonte de Corrente	40
2.5.4	Síntese do Capítulo	42
3	METODOLOGIA	43
3.1	Organização e Requisitos de Projeto	43
3.2	Projeto do Amplificador de Transimpedância Ideal	44
3.3	Projeto do Amplificador Baseado em Resistência Negativa	46
3.4	Transcondutor de Acoplamento Cruzado	47
3.5	Síntese do Capítulo	49
4	RESULTADOS	51
4.1	Dimensionamento dos Transistores	51
4.2	Projeto do Amplificador de Tensão Baseado em Resistência Negativa	52
4.2.1	Circuito de Ajuste de Tensão	53
4.2.1.1	Circuito Réplica	54

4.2.1.2 Amplificador de Erro 55
4.3 Projeto do TIA com Resistência Negativa 56
4.4 Projeto do TIA Convencional 59
4.5 Resultados Finais 62
4.6 Síntese do Capitulo 66

5 CONCLUSÃO 67

REFERÊNCIAS 69

1 INTRODUÇÃO

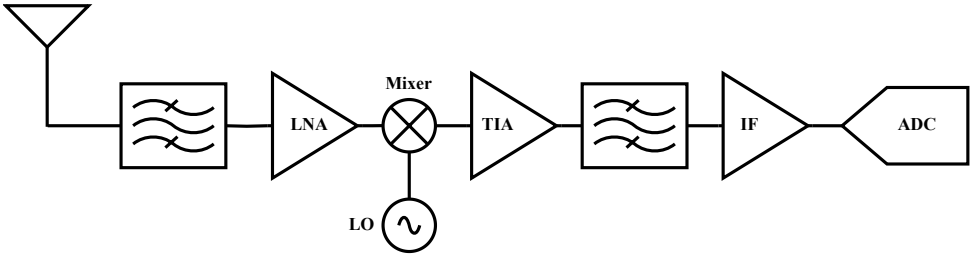
A crescente demanda por energia está diretamente ligada ao rápido avanço tecnológico que permitiu as pessoas o acesso à Internet. Devido a isso, a utilização da Internet abrangeu diversos fins, principalmente relacionados a comunicação e entretenimento. Isso requer uma estrutura eficiente e que atenda as necessidades da humanidade. Surgiu então o conceito Internet das Coisas (IoT - *Internet of Things*) que tem por objetivo coletar, analisar e controlar dados adquiridos através da comunicação entre quaisquer objetos do cotidiano, desde que estejam conectados a uma rede de comunicação.

É visível a mudança de cenário onde as pessoas possuíam apenas um computador pessoal e um *smartphone* para a atualidade, onde é comum ter alguns vestíveis (*wearables*) e dispositivos domésticos também conectados na mesma rede. Estima-se que até 2030 esse número chegará a 40 aparelhos por pessoa, gerando um impacto econômico superior a 11 trilhões por ano (JAMES et al., 2015). Isso aumenta a demanda por circuitos de baixa potência capazes de operar por meio de captação de energia ou baterias pequenas. No entanto, um dos principais desafios desses dispositivos é o consumo de energia nos circuitos que os compõem gerando uma limitação em aplicações que possuem uma deficiência na disponibilidade de energia, como por exemplo em redes de sensores remotos sem fio. Para minimizar o consumo de potência há diversas abordagens dependendo da aplicação e da fonte de alimentação (KARGARAN EHSAN; MANSTRETTA, 2021).

Nesses dispositivos IoT, os transceptores de RF consomem a maior parte da energia, principalmente em operações de alta frequência. O bloco receptor de RF consome cerca de 50% da potência total. Tendo em vista que as aplicações desses dispositivos são de curto alcance, por exemplo, fones de ouvido *bluetooth*, os transceptores de RF precisam possuir uma longa vida útil. Assim, o desenvolvimento de transceptores de RF de baixo consumo é a solução para resolver o problema, uma vez que existe uma relação significativa entre vida útil e a disponibilidade reduzida de energia (SEVERO; NOIJE, 2021).

O receptor RF dos dispositivos IoT deve ser capaz de captar o sinal de RF recebido pela antena e, na banda de frequência desejada e processar o sinal para o bloco que realiza o processamento digital do sinal. A Figura 1 mostra o diagrama de blocos simplificado de um receptor de RF. Nele, o sinal recebido e enviado para o primeiro bloco, o amplificador de baixo ruído (LNA), utilizado para amplificar o sinal com baixo ruído melhorando a sensibilidade do receptor. Estes circuitos possuem o maior consumo de energia da cadeia receptiva. Após o LNA, é realizada a etapa de *downconverion* de frequência, que gera um sinal de frequência intermediária definido pelo sinal do oscilador local (LO). Em aplicações de baixa tensão, misturadores passivos e amplificadores de transimpedância (TIA) são empregados para *downconversion* (RAZAVI, 2012). Posteriormente, o sinal analógico deve ser filtrado, amplificado e finalmente, convertido para o domínio digital.

Figura 1 – Diagrama de blocos simplificado de um receptor de RF.



Fonte: Autor.

1.1 OBJETIVOS

1.1.1 OBJETIVO GERAL

Este trabalho tem por objetivo desenvolver um circuito para aplicações em RF, empregando um TIA baseado em resistência negativa e um TIA baseado em inversores CMOS em misturadores passivos acionados por fonte de corrente, operando em baixa tensão para atingir um baixo consumo de energia.

1.1.2 OBJETIVOS ESPECÍFICOS

- Estudar topologias e técnicas que empreguem a resistência negativa.
- Projetar um amplificador de transimpedância - TIA ideal com base em um amplificador de tensão, que alcance um ganho elevado e baixo consumo de potência.
- Analisar os efeitos da resistência negativa implementada no projeto do TIA nas principais características de desempenho de receptores de RF.
- Comparar os resultados com um TIA convencional baseado em inversores CMOS.
- Verificar a viabilidade de utilização do TIA baseado em resistência negativa em misturadores passivos, assim como a utilização do TIA convencional.

1.2 ORGANIZAÇÃO DO TRABALHO

Este trabalho está organizado em cinco capítulos. No Capítulo 2, é realizada uma revisão bibliográfica dos principais conceitos empregados no desenvolvimento deste trabalho. No Capítulo 3, a metodologia utilizada é apresentada, bem como a caracterização do problema e as etapas necessárias para desenvolvimento de dois estágios da cadeia de recepção de RF. No Capítulo 4, é descrito o projeto e modelagem do amplificador TIA visando o efeito de resistência negativa e projeto do TIA convencional, ambos utilizando um circuito de ajuste de tensão, aplicados ao misturador passivo. Por fim, no Capítulo 5, é feito o apontamento das conclusões e sugestões de trabalhos futuros.

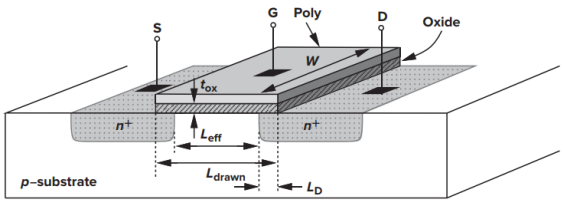
2 FUNDAMENTAÇÃO TEÓRICA E REVISÃO BIBLIOGRÁFICA

Neste capítulo é apresentado a contextualização teórica de importantes tópicos relacionados a amplificadores de tensão e amplificadores de transimpedância. Mostrando o conceito, utilização e efeito de resistência negativa. Além disso, descrevendo circuitos misturadores, suas características e classificações com o propósito de fundamentar esse trabalho.

2.1 TRANSISTORES CMOS

A tecnologia CMOS-*Complementary Metal Oxide Semiconductor* é a tecnolgia mais utilizada para o desenvolvimento de Circuitos Integrados. Nesta tecnologia são usados transistores de efeito de campo (MOSFET) que podem ser do tipo P (PMOS) ou tipo N (NMOS). A Figura 2, mostra a estrutura básica de um transistor NMOS. Fabricado sobre um substrato do tipo P (chamado de "*bulk*"), com duas regiões n dopadas que formam os terminais de dreno e fonte (*source*). O canal do transistor possui largura W e comprimento L. Sobre a região do canal existe um isolante de Dióxido de Silício (SiO_2) que isola o terminal porta (*gate*) do canal. O terminal de porta é formado por silício policristalino que possui alta condutividade. As dimensões W e L possuem uma influência na passagem de cargas elétricas no dispositivos, assim como as tensões de polarização.

Figura 2 – Estrutura de um dispositivo MOS.



Fonte: (RAZAVI, 2015)

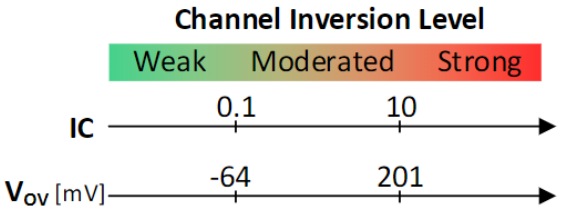
Os transistores apresentam regiões de polarização de acordo com as excitações aplicadas em seus terminais V_{GS}, V_{BS} e V_{DS}. Essas regiões de operação podem ser divididas em Inversão Fraca (WI), Inversão Forte (SI) e Inversão Moderada (MI). Segundo Girardi, Compassi-Severo e Aguirre (2022), uma forma de avaliar o nível de inversão é através da diferença entre a tensão de V_{GS} e a tensão de *threshold* V_T, chamada de tensão de *over-drive* V_{OV},

$$V_{OV} = V_{GS} - V_T. \tag{2.1}$$

A Figura 3 mostra níveis de inversão para valores de V_{OV} entre -64 mV a 200 mV. Para aplicações de RF de baixa potência, a região de Inversão Moderada é a mais vantajosa, pois a densidade de corrente é menor que em operação de Inversão Forte, mas a relação g_m/I_D é melhorada e, comparada a Inversão Fraca, as capacitâncias parasitas são reduzidas graças ao menor tamanho dos transistores. No entanto, a operação em região de Inversão fraca proporciona maiores valores de g_m/I_D e uma tensão de saturação reduzida para ULV. Nesse caso, os

transistores precisam de dimensões maiores para operar em frequências maiores e satisfazer as transcondutâncias. Devido a isso, as capacitâncias parasitas serão presentes no circuito.

Figura 3 – Níveis de inversão.



Fonte: (GIRARDI; COMPASSI-SEVERO; AGUIRRE, 2022)

Como visto, a região de polarização depende da tensão V_T. A expressão 2.2 mostra que V_T pode ser definido para diferentes valores de V_{BS}. Ela é o valor de tensão V_{GS} responsável por criar um canal de condução entre *source* e dreno.

$$V_T = V_{T0} + \gamma(\sqrt{2\phi + V_{SB}} - \sqrt{2\phi_F}) \tag{2.2}$$

Nesse caso, V_{T0} é a tensão de limiar (tensão de *threshold*) do transistor para $V_{BS} = 0\,V$, $2_{\phi F}$ é o potencial de superfície, γ o parâmetro que define o efeito de corpo do transistor. A tensão V_T pode ser reduzido quando $V_{BS} < 0\,V$ ou aumentado quando $V_{BS} > 0\,V$.

2.2 AMPLIFICADORES DE TENSÃO

Amplificadores são basicamente dispositivos que recebem um sinal de entrada (corrente ou tensão) e fornecem na sua saída uma versão melhorada e mais potente desse sinal como é ilustrado na Figura 4. Desde sua invenção em 1906 apresentado por L.D. Forest em *"The Audion; A New Receiver for Wireless Telegraphy"* tornaram-se um dos blocos básicos de construção analógicos fundamentais para dispositivos eletrônicos.

Figura 4 – Representação do comportamento de um amplificador.

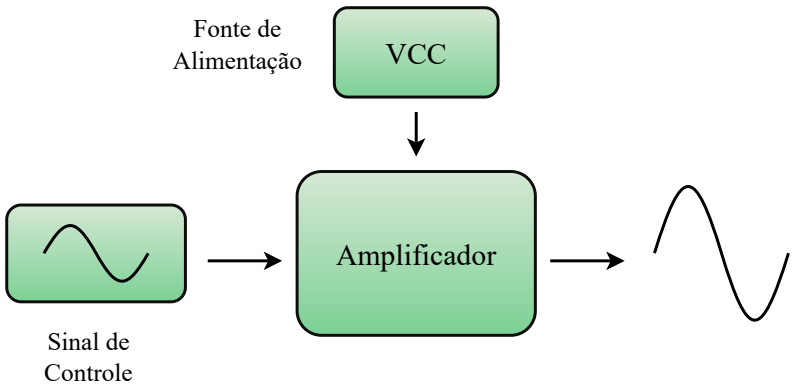


Fonte: Autor.

Utilizados geralmente em dispositivos que efetuam processamento de sinais, por exemplo em medição de sinais bioelétricos. São componentes importantes em circuitos de condicionamento analógicos para amplificar os sinais extremamente pequenos emitidos por sensores. A

amplificação ocorre devido a potência AC de saída ser maior que a potência AC de entrada. No entanto, a conservação de energia estabelece que em qualquer instante a potência total de saída de um sistema não pode ser maior do que a potência de entrada. Porém, ao considerarmos o fator de potência DC aplicada de modo a auxiliar a potência de saída ser mais elevada, ocorre uma "troca"de potência DC para o domínio AC, permitindo uma potência AC de saída maior que a de entrada (BOYLESTAD, 2013). A Figura 5 mostra esse efeito em um circuito DC simples. Em um circuito DC simples a corrente estabelecida pela fonte DC é constante, no entanto, quando adicionado um sinal senoidal relativamente pequeno de controle na entrada o sinal senoidal de saída sofrerá uma oscilação maior. Sendo o valor de pico dessa oscilação controlado pelo valor da fonte VCC.

Figura 5 – Mecanismo de controle atuando como amplificador do sinal aplicado na entrada.



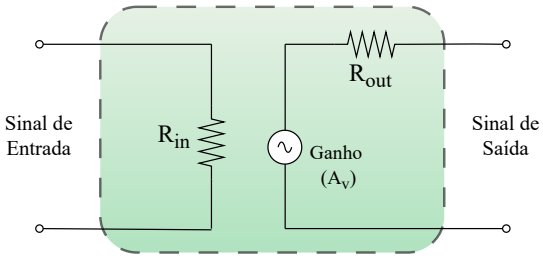
Fonte: Autor.

Os amplificadores podem ser descritos como uma caixa ou um bloco que contém um dispositivo amplificador, possuem dois terminais de entrada e dois de saída. Como é visto na Figura 6, o modelo simplificado possui três propriedades importantes: resistência de entrada R_{in}, resistência de saída R_{out} e ganho A_v.

Podem ser classificados em amplificadores de tensão, corrente, transcondutância e transimpedância. Podendo ser divididos em duas categorias: amplificadores de pequenos sinais, projetados para amplificar níveis de sinais muito pequenos na escala de μV a mV e amplificadores de grandes sinais, que podem amplificar grandes sinais de tensão, o amplificador de potência é um exemplo. Para este trabalho foi escolhido amplificar pequenos sinais. Para cada tipo de amplificador o ganho de tensão (A_V) é calculado de um forma, o ganho do amplificador de tensão ilustrado na Figura 7 é dado pela razão entre o sinal de saída pelo de entrada, como mostra a Equação 2.3.

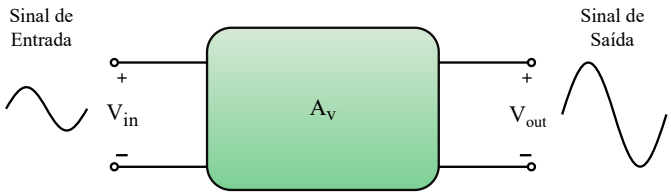
$$A_v = \frac{V_{out}}{V_{in}} \tag{2.3}$$

Figura 6 – Amplificador Ideal.



Fonte: Autor.

Figura 7 – Amplificador de Tensão.



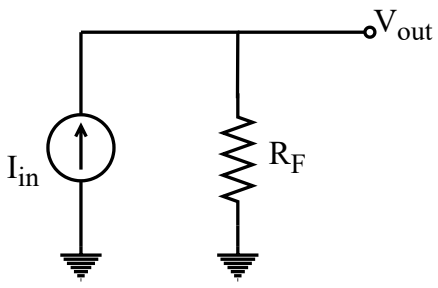
Fonte: Autor.

2.3 AMPLIFICADOR DE TRANSIMPEDÂNCIA - TIA

Como mencionado anteriormente, existem diferentes tipos de amplificadores e cada um com uma função específica, neste trabalho o amplificador projetado com base em resistência negativa será aplicado a um Amplificador de Transimpedância - TIA, que transforma corrente de entrada em tensão de saída.

Um amplificador de transimpedância converte uma corrente de entrada em uma tensão de saída. Um circuito conversor básico mostrado na Figura 8 é chamado de conversor passivo de corrente (RAZAVI, 2019). Nesta configuração, a corrente que flui através do resistor cria uma queda de tensão que deverá ser proporcional a corrente e a própria resistência. Assim, considerando uma resistência ideal (R_F), é possível determinar o valor da corrente I_{in} através da Lei de Ohm.

Figura 8 – Uso de um resistor para converter corrente em tensão.



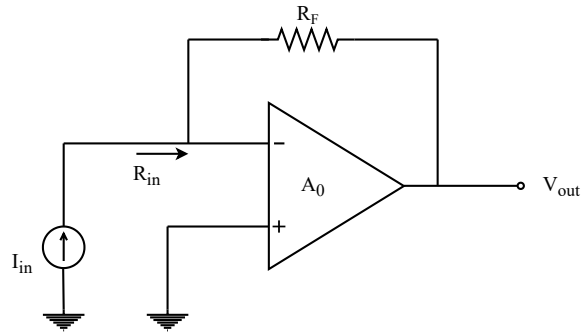
Fonte: Adaptado de (RAZAVI, 2019).

No entanto, essa configuração fornece uma SNR (Relação Sinal-Ruído) insuficiente devido ao baixo ganho afetado pelas capacitâncias parasitas. Logo, o amplificador de transimpedância requer componentes ativos para converter a corrente de entrada em tensão, permitindo a configuração da largura de banda e do ganho.

Um TIA básico, como ilustra a Figura 9 é um amplificador inversor simples que usa realimentação negativa para criar uma baixa impedância de entrada baseado em amplificador operacional. Com um resistor de realimentação conectado no terminal inversor do amplificador e sendo a corrente de fuga da entrada do amp-op igual a zero devido a alta impedância de entrada, verifica-se que a tensão V_{out} de acordo com a Equação 2.4 é o produto da resistência de realimentação com a corrente de entrada negativa.

$$V_{out} = -I_{in}R_F \tag{2.4}$$

Figura 9 – Topologia básica TIA.



Fonte: Autor.

Neste caso, o o amplificador está em ganho de malha aberta ($-A_0$) com uma resistência de entrada R_{in} sendo,

$$R_{in} = \frac{R_F}{(1+A_0)}. \tag{2.5}$$

2.3.1 PARÂMETROS DE DESEMPENHO DO TIA

O amplificador de transimpedância pode ser aplicado em receptores RF e receptores de comunicação óptica como um pré-amplificador. Sendo de grande importância no desempenho dos receptores quando se refere a largura de banda ampla e ganho suficiente para minimizar o ruído dos estágios subsequentes.

2.3.1.1 GANHO DE TRANSIMPEDÂNCIA

Comparando o circuito da Figura 8 com o amplificador da Figura 9, ambos fornecem o mesmo ganho de transimpedância definido como a razão entre a amplitude do sinal de tensão de saída e a amplitude do sinal de corrente de entrada

$$A_{iv} = \frac{V_{out}}{I_{in}} = \frac{-I_{in}R_{in}A_0}{I_{in}} \tag{2.6}$$

$$A_{iv} = \frac{-A_0}{(1+A_0)}R_F. \tag{2.7}$$

Contudo, o segundo caso é mais útil quando I_{in} sofre de não-linearidade para grandes oscilações de tensão ou se I_{in} forçar uma capacitância parasita grande para o *ground*. Um alto ganho permite uma maior sensibilidade do sistema receptor e diminui o efeito de ruído nos próximos estágios. Porém, esse ganho precisa estar relacionado a largura de banda para que seu desempenho seja otimizado, uma vez que tendo um ganho alto a largura de banda é afetada.

A transimpedância é especificada em unidades de Ω (R_T) ou em $dB\Omega$ (RAZAVI, 2019)

$$R_{T_{dB}} = 20log(R_T/\Omega). \tag{2.8}$$

2.3.1.2 LARGURA DE BANDA

A corrente I_{in} na Figura 8 enxerga uma impedância baixa na entrada. Como dito anteriormente, se houver uma capacitância, C_p, para o *ground*, se obtém uma largura de banda potencialmente maior, como mostra a Equação 2.9, pois a resistência de entrada R_{in} deve ser muito baixa.

$$R_{in} = \frac{1}{(\frac{R_F C_p}{1+A_0})} \tag{2.9}$$

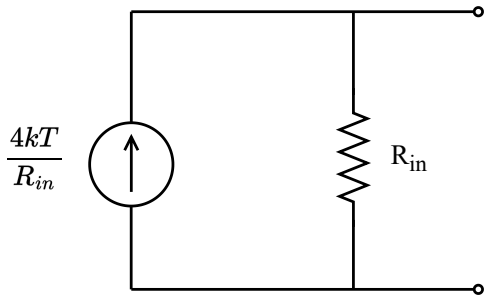
No entanto, uma resistência de entrada baixa garante uma elevada largura de banda e faixa dinâmica, porém, facilita o aumento do ruído. O principal é o ruído térmico, onde sua expressão é dada na Equação 2.10 obtida através do Equivalente de Norton mostrado na Figura 10,

$$\bar{I_n^2} = \frac{\bar{V_n^2}}{R_{in}} = \frac{4kT}{R_{in}}. \tag{2.10}$$

Onde k é a constante de Boltzmann ($k = 1,38.10^{-23}\frac{J}{K}$) e T é a temperatura absoluta. Com base na Equação 2.10, o valor atribuído a R_{in} não deve ser excessivamente baixo para não potencializar o ruído térmico.

O ruído no projeto de amplificadores de transimpedância é considerado referido a entrada do circuito. Deve-se levar em conta que a presença de ruído pode mascarar um sinal de baixa amplitude, devido ao fato de que o sinal na entrada do circuito é sempre menor e mais suscetível a influência de sinais interferentes. Sendo assim, o circuito pode ser afetado por interferências produzidas nos transistores, como ruído térmico causado pela agitação térmica de elétrons livres num condutor. Também pode ocorrer o ruído *flicker* devido as imperfeições nos contatos e o ruído *shot* que é causado pelas fugas de corrente nas portas.

Figura 10 – Modelo de Norton para Ruído Térmico em resistores.



Fonte: Adaptado de (RAZAVI, 2012).

2.3.1.3 POTÊNCIA

O consumo de potência é uma das propriedades mais relevantes nos circuitos que envolvem aplicações IoT. Como forma de reduzir os custos na fabricação do circuito, pode ser obtida através de diferentes formas e gera uma ampla gama de pesquisas. Dentre as formas de se obter um baixo consumo de potência estão as mais comuns: tensão de alimentação ou corrente reduzida e topologias de baixo consumo. Algumas topologias novas relatam amplificadores de baixa tensão e um único estágio operando abaixo de 0,4 V de tensão, por exemplo, amplificadores de entrada em *bulk* conforme sugerido por BAGHTASH (2020) e VELDANDI e SHAIK (2018).

Em aplicações de média e alta frequência a região de inversão moderada apresenta melhor relação entre consumo de potência e frequência de operação. Com isso, circuitos modernos na faixa de MHz e GHz tendem a utilizar esta região de inversão (CEOLIN; SEVERO, 2022).

Um estudo feito por DAMMAK et al. (2008) utilizando uma otimização para um amplificador operacional na topologia *folded-cascode* nas regiões de operação dos transistores mostrou que a menor dissipação de potência ocorreu na região de inversão fraca, porém a frequência de operação é limitada em função das capacitâncias parasitas.

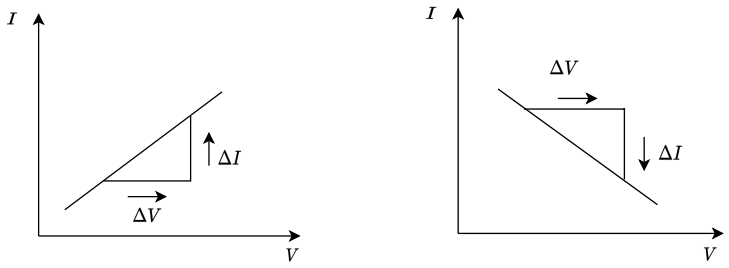
2.4 RESISTÊNCIA NEGATIVA

Em teoria uma resistência negativa não existe, no entanto, descobriram-se maneiras de fabricá-la. Partindo da relação entre tensão e corrente dada pela Lei de Ohm, em circuitos de uma porta, conforme a tensão aumenta, a corrente aumenta linearmente. Assim, uma tensão positiva resulta em uma corrente positiva e a razão entre estas é definida por uma resistência positiva. No entanto, é possível fazer com que a variação de tensão e corrente resulte em uma resistência negativa como ilustra a Figura 11.

A partir de um circuito que produz esta resistência negativa, é possível criar um elemento com dissipação de potência extremamente baixa apenas ligando-o em série ou em paralelo com uma resistência de mesma grandeza. Um circuito RC típico pode ser utilizado como exemplo do uso da resistência negativa. A tensão aplicada ao capacitor irá apresentar um comportamento

exponencial decrescente ao longo do tempo. Porém, se $R < 0$, a tensão inicial aumentará exponencialmente, como mostra a Figura 12.

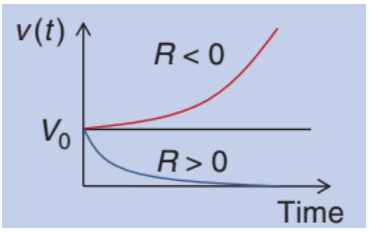
Figura 11 – Um circuito de uma porta possui uma resistência negativa quando aumentando a tensão a corrente apresenta um decréscimo.



(a) Resistência Positiva. (b) Resistência Negativa.

Fonte: Adaptado de (SHEIKHOLESLAMI, 2014).

Figura 12 – Representação do comportamento de um circuito RC com resistência negativa.



Fonte: Adaptado de (SHEIKHOLESLAMI, 2014).

Uma implementação simples sugerida por (LEE, 2003) para produzir resistência negativa é através do acoplamento cruzado de dois transistores NMOS. O circuito mostrado na Figura 13 é conhecido como um oscilador LC de resistência negativa. Uma fonte de tensão v_x nos permite analisar o circuito para obter a expressão de r_x, como mostra a Figura 14. Através de superposição, a corrente i_x do circuito é dada por

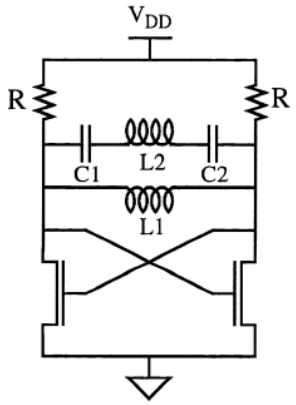
$$i_x = -g_m \frac{v_x}{2} + \frac{v_x}{2r_o} \tag{2.11}$$

$$r_x = \frac{v_x}{i_x} = 2\left(\frac{-1}{g_m} \parallel r_o\right) \tag{2.12}$$

se $g_m r_o >> 1$, a resistência r_x é dada por

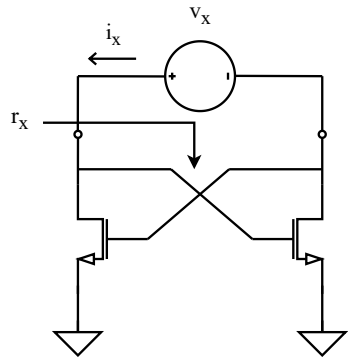
$$r_x = \frac{-2}{g_m}. \tag{2.13}$$

Figura 13 – Oscilador LC de resistência negativa.



Fonte: Adaptado de (LEE, 2003).

Figura 14 – Um par NMOS de acoplamento cruzado apresenta uma resistência negativa de pequeno sinal.



Fonte: (LEE, 2003).

Outra configuração empregando resistência negativa é sugerida por (SHEIKHOLESLAMI, 2014), onde o circuito proposto é mostrado na Figura 15. A tensão de entrada é convertida em corrente através do transistor NMOS, e essa corrente é espelhada pelos dois transistores PMOS para fornecer uma corrente de pequeno sinal para a entrada. A resistência negativa nesse circuito é obtida considerando que a corrente que passa no nó m é dividida para o dreno de M_2 e M_1. Logo, a expressão para essa corrente que será espelhada é

$$i_2 = gm_1 v_x \frac{gm_2 + \frac{1}{r_{o2}}}{gm_2 + \frac{1}{r_o}}, \tag{2.14}$$

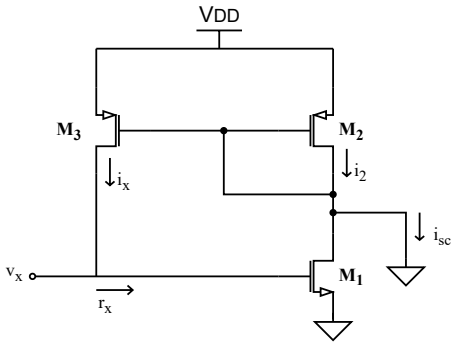
onde $r_o = r_{o1} \parallel r_{o2}$. A resistência resultante será

$$r_x = \left(\frac{-1}{gm_1} \frac{gm_2 + \frac{1}{r_o}}{gm_2 + \frac{1}{r_{o2}}} \right) \parallel r_{o3}. \tag{2.15}$$

Visto que r_{o3} é muito maior que o primeiro termo da combinação em paralelo, r_x pode

ser definido como $\frac{1}{gm_1}$.

Figura 15 – A tensão de entrada é convertida em corrente e depois espelhada de volta para a entrada, criando uma resistência negativa.

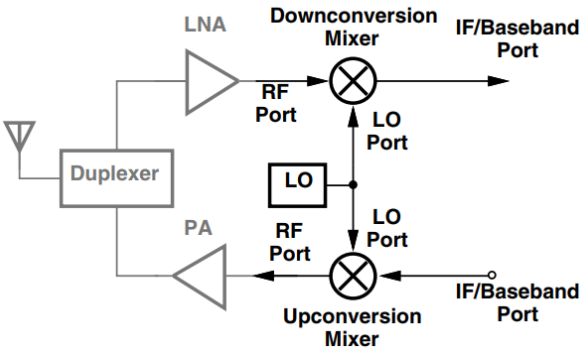


Fonte: Adaptado de (SHEIKHOLESLAMI, 2014).

2.5 MISTURADORES

Os misturadores são dispositivos não-lineares que tem a função de realizar a translação do sinal no domínio da frequência através da convolução do sinal no domínio do tempo. Implementações físicas realizam a convolução através da multiplicação de sinais analógicos. Ou seja, realizam o deslocamento da frequência do sinal de entrada para uma nova frequência através da multiplicação dos sinais de entrada (RAZAVI, 2012). Na Figura 16, temos um transceptor de RF onde o misturador possui três portas, duas de entrada e uma de saída, tanto na etapa de recepção quanto na transmissão do sinal. Na recepção do sinal, o misturador é utilizado para *downconversion* para que a frequência desejada na saída seja menor que a frequência de entrada. Assim, o misturador recebe o sinal de RF e do oscilador local LO e produz um sinal de frequência menor IF na saída.

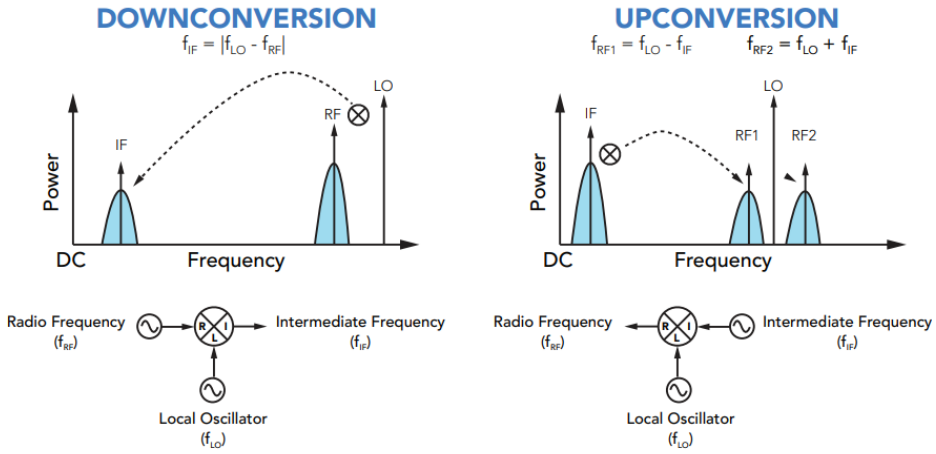
Figura 16 – Misturadores em um transceptor de RF genérico.



Fonte: (RAZAVI, 2012).

Na etapa de transmissão, o misturador é utilizado para *upconversion*, resultando em uma frequência de saída maior que a frequência de entrada. A Figura 17 ilustra o comportamento das frequências de saída resultantes para as etapas de recepção e transmissão do sinal.

Figura 17 – Representação do deslocamento em frequência para misturadores *downconversion* e *upconversion*.



Fonte: Adaptado de (MARKI; MARKI, 2010).

Um misturador de frequência é um componente de sistemas de RF que faz a multiplicação entre dois sinais e seus harmônicos. Considerando duas senoides x_1 e x_2, em que

$$x_1(t) = cos(\omega_1 t) \tag{2.16}$$

$$x_2(t) = cos(\omega_2 t) \tag{2.17}$$

Os sinais serão multiplicados no domínio do tempo, dando origem a um novo sinal y_{12}. Aplicando a notação de *Euler*, as senoides das Equações 2.16 e 2.17 são reescritas como

$$x_1(t) = \frac{e^{\omega_1 t j} + e^{-\omega_1 t j}}{2} \tag{2.18}$$

$$x_1(t) = \frac{e^{\omega_2 t j} + e^{-\omega_2 t j}}{2} \tag{2.19}$$

Multiplicando as Equações 2.18 e 2.19, o sinal resultante é

$$y_{12} = \frac{e^{\omega_1 t j} + e^{-\omega_1 t j}}{2} \frac{e^{\omega_2 t j} + e^{-\omega_2 t j}}{2} \tag{2.20}$$

Aplicando a propriedade distributiva e da multiplicação entre potências de mesma base, a Equação 2.20 fica desta forma

$$y_{12} = \frac{e^{(\omega_1+\omega_2) t j} + e^{(\omega_1-\omega_2) t j} + e^{-(\omega_1+\omega_2) t j} + e^{-(\omega_1-\omega_2) t j}}{4} \tag{2.21}$$

Melhorando a Equação 2.21, agrupando o primeiro termo com o quarto e o segundo termo com o terceiro, a equação resultante é da forma

$$y_{12} = \frac{cos(\omega_1 + \omega_2)t + cos(\omega_1 - \omega_2)t}{2} \tag{2.22}$$

Ou seja, o resultado demonstrado pela Equação 2.22, demonstra que y_{12} é composta por duas senoides, e que seus argumentos são as soma e a subtração dos argumentos de x_1 e x_2 respetivamente no domínio no tempo. Para uma análise no domínio da frequência, aplicamos a operação da transformada de Fourier na forma mostrada pela Equação 2.23

$$\mathfrak{F} = \int_{-\infty}^{+\infty} f(t)e^{-\omega t j}\,dt \tag{2.23}$$

Onde f(t) é substituída por y_{12} na forma expressa na Equação 2.21. O resultado é mostrado na Equação 2.24

$$Y_{12} = \frac{\pi(\delta(\omega-(\omega_1+\omega_2))+\delta(\omega+(\omega_1+\omega_2))+\delta(\omega-(\omega_1-\omega_2))+\delta(\omega+(\omega_1-\omega_2))}{2} \tag{2.24}$$

Ao utilizar a expressão 2.24 como base, observa-se que o espectro do sinal x_1 é deslocado em direção à frequência de x_2. Esse fenômeno evidencia a capacidade do misturador em transladar o espectro de x_1. Se a frequência de x_2 for significativamente maior que a frequência de x_1, o espectro é deslocado para frequências mais elevadas. Essa translação do espectro pode ser generalizada para qualquer sinal que seja multiplicado por uma senoide no domínio do tempo.

Sendo $G(\omega)$ a transformada de Fourier de um sinal genérico g(t), e sabendo que a transformada de uma exponencial complexa é dada por

$$\mathfrak{F} = \int_{-\infty}^{+\infty} e^{\omega_0 t j}e^{-\omega t j}\,dt = 2\pi\delta(\omega-\omega_0) \tag{2.25}$$

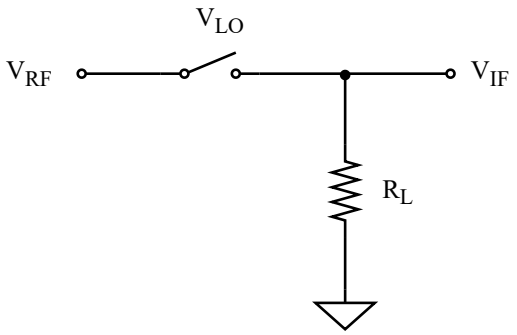
Logo, a transformada de Fourier do resultado da multiplicação no domínio do tempo g(t) por uma senoide é

$$\mathfrak{F} = \int_{-\infty}^{+\infty} g(t)cos(\omega_0)e^{-\omega t j}\,dt = \pi G(\omega)\delta(\omega-\omega_0)+\pi G(\omega)\delta(\omega+\omega_0) \tag{2.26}$$

A propriedade da modulação é ilustrada pelo resultado apresentado na Equação 2.26. Essa expressão descreve o efeito quando um sinal a ser modulado, g(t), é multiplicado por um sinal modulante representado como uma senoide de frequência angular ω_0, através de um misturador. Nesse processo, o espectro do sinal modulado é transladado.

Um misturador pode ser implementado através do chaveamento controlado pelo oscilador local LO. A Figura 18 mostra a tensão V_{LO} que controla o interruptor, produzindo $V_{IF} = V_{RF}$ ou $V_{IF} = 0$. As trocas inesperadas de posições podem ser vistas como a multiplicação do sinal RF pelo sinal LO (onda quadrada) que varia entre 0 e 1, mesmo que o sinal seja uma senoide.

Figura 18 – Misturador alimentado por tensão utilizando chaveamento.



Fonte: Adaptado de (RAZAVI, 2012).

2.5.1 CARACTERÍSTICAS FUNDAMENTAIS

Um misturador ideal requer parâmetros importantes para seu bom desempenho. Dentre os principais estão: linearidade, ganho de conversão, isolação (*feedthrough*) e figura de ruído.

2.5.1.1 LINEARIDADE

Embora os circuitos analógicos e de RF possam ser aproximados por um modelo linear para operação de pequenos sinais, as não linearidades geralmente levam a fenômenos interessantes e importantes que não são previstos por modelos de pequenos sinais. Os misturadores, por serem dispositivos não-lineares apresentam efeitos de não linearidade. Um sistema não-linear, como o misturador de frequências, pode ter sua resposta a uma entrada $x(t)$ descrita pelo polinômio a seguir,

$$y(t) = \alpha_1 x(t) + \alpha_2 x^2(t) + \alpha_3 x^{3(t)} + ... \tag{2.27}$$

Para obter a resposta do sistema ao aplicar uma senoide na entrada de um sistema não-linear, é preciso apenas substituir $x(t) = Acos(\omega t)$ na expressão 2.27.

$$y(t) = \alpha_1 Acos(\omega t) + \alpha_2 A^2 cos^2(\omega t) + \alpha_3 A^3 cos^3(\omega t) \tag{2.28}$$

$$= \alpha_1 Acos(\omega t) + \frac{\alpha_2 A^2}{2}(1 + cos(2\omega t)) + \frac{\propto_3 A^3}{4}(3cos(\omega t) + cos(3\omega t)) \tag{2.29}$$

$$= \frac{\alpha_2 A^2}{2} + \left(\alpha_1 A + \frac{3\alpha_3 A^3}{4}\right) cos(\omega t) + \frac{\alpha_2 A^2}{2} cos(2\omega t) + \frac{\alpha_3 A^3}{4} cos(3\omega t) \tag{2.30}$$

Analisando a Equação 2.30, se α_3 for negativo e a amplitude do sinal de entrada aumentar, a magnitude do sinal de saída irá decrescer, gerando a conhecida distorção harmônica. Então, aumentando a amplitude de entrada, a resposta do sistema não-linear diminuirá 1 dB em relação ao ganho linear esperado. Este ponto é quantificado como “ponto de compressão de 1 dB", definido como o nível do sinal de entrada onde o ganho cai 1 dB. Pode ser obtido através da expressão 2.31. Em muitos circuitos de RF, a distorção harmônica não é importante ou é um

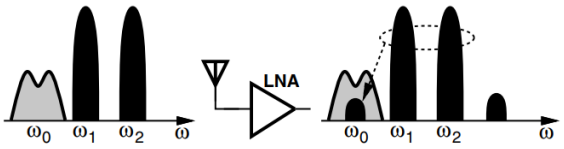
indicador irrelevante do efeito da não linearidade. Por exemplo, um amplificador operando em 2,4 GHz produz um segundo harmônico em 4,8 GHz, que é bastante suprimido se o circuito tiver uma largura de banda estreita (RAZAVI, 2012). Porém, antes de descartá-los, os harmônicos sempre devem ser considerados cuidadosamente.

$$A_{in,1dB} = \sqrt{0,145\left|\frac{\propto_1}{\propto_3}\right|} \tag{2.31}$$

Quando aplicado dois sinais com amplitudes diferentes ao sistema não-linear, a saída deve apresentar componentes que não são harmônicas das duas entradas. Chamamos de “inter-modulação", é resultado da multiplicação dos dois componentes à medida que a sua soma é elevada a uma potência superior à unidade.

Um exemplo é mostrado na Figura 19, uma antena recebe um sinal ω_0. Porém, esse sinal está em conjunto com dois sinais interferentes grandes ω_1 e ω_2 e o LNA recebe esses sinais combinados. Supondo que as frequências satisfazem a relação $2\omega_1 - \omega_2 = \omega_0$, o produto de intermodulação $2\omega_1 - \omega_2$ incide dentro do canal desejado, o que resulta no sinal corrompido.

Figura 19 – Interferência gerada por intermodulação de terceira ordem.



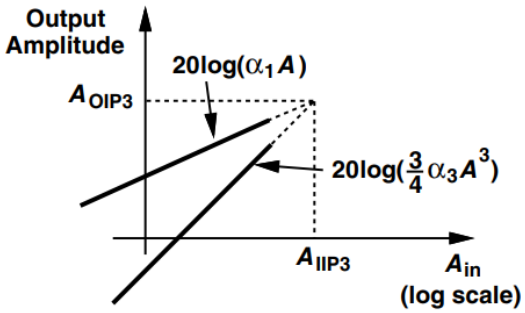
Fonte: (RAZAVI, 2012).

Um método comum de caracterização de intermodulação é o teste de “dois tons", em que duas senoides puras de amplitudes iguais são aplicadas à entrada. A amplitude dos produtos de intermodulação de saída é então normalizada para as frequências fundamentais na saída. No entanto, é preferível uma única medida que capte o comportamento de intermodulação, sem conhecer o nível de entrada. Esse método é como Ponto de Interceptação de Terceira Ordem (IP3) e é geralmente analisado de forma gráfica onde o eixo vertical indica a amplitude do sinal de saída e o eixo horizontal representa a amplitude do sinal de entrada, Figura 20. Essa análise permite deduzir o quanto a intermodulação se torna significativa e degrada o sinal do sistema, é considerada uma figura de mérito.

2.5.1.2 GANHO

O ganho de conversão deve ser avaliado de acordo com a finalidade do misturador no transceptor. Os misturadores *downconversion* devem fornecer ganho suficiente para suprimir o ruído proveniente dos estágios seguintes. O “ganho de conversão de tensão"do misturador é dado pela relação entre a tensão rms do sinal de IF e a tensão rms do sinal RF. Esses dois sinais estão centrados em frequências distintas (RAZAVI, 2012).

Figura 20 – Definição de IP3.



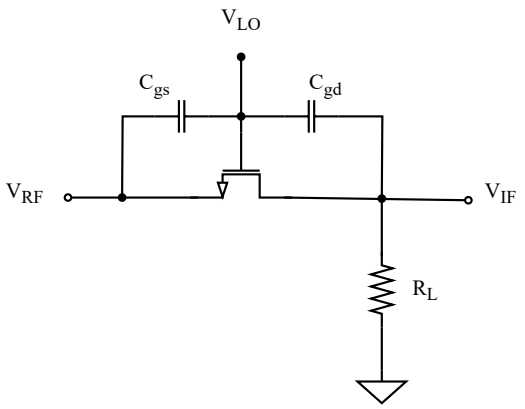
Fonte: (RAZAVI, 2012).

Em projetos de RF, os misturadores podem ser caracterizados por um “ganho de conversão de potência", definido como a razão entre a potência de saída pela potência de sinal de entrada. No entanto, em projetos de RF modernos, devido as impedâncias de entradas serem em sua maioria imaginárias, é preferível empregar medidas de tensão (RAZAVI, 2012).

2.5.1.3 PASSAGEM PORTA-A-PORTA (*FEEDTHROUGH*)

Um fator interessante nos misturadores é o efeito de passagem porta-a-porta (*feedthrough*), resultante das capacitâncias parasitas presentes nos dispositivos. Se o misturador for implementado por um MOSFET, então as capacitâncias parasitas C_{gs} (*gate-source*) e C_{gd} (*gate-drain*) criam uma passagem de porta LO para as portas RF e IF, como mostra a Figura 21. Os efeitos no desempenho do misturador dependem da arquitetura empregada. Por exemplo, em receptores de conversão direta essas passagens podem ser controversas. Um sinal interferente pode se acoplar a porta LO, corrompendo o espectro. Nesses casos, um *buffer* é adicionado entre o LO e o misturador (RAZAVI, 2012).

Figura 21 – *Feedthrough* em um misturador MOS.

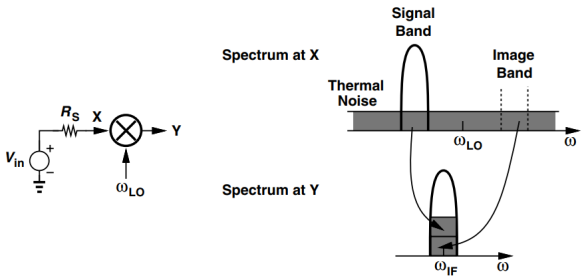


Fonte: Adaptado de (RAZAVI, 2012).

2.5.1.4 FIGURA DE RUÍDO

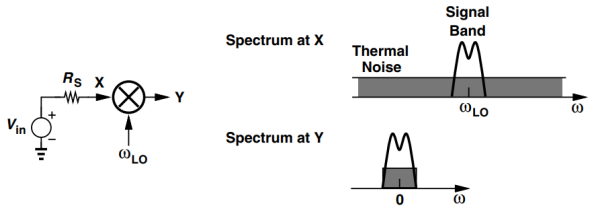
A figura de ruído (NF) consiste na correlação entre a relação sinal-ruído (SNR) da entrada e com a SNR de saída, apontando o quanto do sinal sofreu degradação após passar pelo circuito receptor. No misturador, o ruído proveniente das portas LO e RF é transmitido para a saída. Ao analisar a informação útil na saída consideramos duas situações. Uma em que a informação útil está presente em apenas uma banda de sinal, ou seja, em apenas um lado da frequência LO. A figura de ruído é considerada *single-sideband* - SSB, Figura 22, e na outra situação, quando a informação útil está presente em ambas as bandas (superior e inferior), sobrepondo-as desse modo não há soma de ruído, a figura de ruído é considerada como *double-sideband* - DSB, Figura 23. A figura de ruído SSB de um misturador é 3 dB superior à figura de ruído DSB, considerando que o ganho de banda e de imagem sejam iguais na porta RF (RAZAVI, 2012).

Figura 22 – Figura de ruído - SSB.



Fonte: Adaptado de (RAZAVI, 2012).

Figura 23 – Figura de ruído - DSB.



Fonte: Adaptado de (RAZAVI, 2012).

2.5.2 CLASSIFICAÇÃO DOS MISTURADORES

Os misturadores podem ser caracterizados em passivos e ativos. A principal diferença entre eles está no consumo de energia. Os misturadores passivos são mais simples em termos de design, pois não possuem um estágio de transcondutância, não consumindo energia CC durante a conversão do sinal (LEE, 2003).

Além disso, podem ser classificados quanto ao balanceamento. O balanceamento do misturador é referente a relação entre as fases dos sinais RF e LO. De acordo com as fases na entrada do circuito ocorre uma mudança nas fase do sinal de saída que, ao serem somadas ou subtraídas cancelam alguns sinais espúrios. Dentre esses sinais interferentes estão os harmônicos do oscilador local.

Existem três possibilidades para essa relação entre as fases: misturador desbalanceado *(unbalanced)*, balanceamento simples *(single-balanced)* e balanceamento duplo *(double-balanced)* (RAZAVI, 2012). A Tabela 1 mostra as diferenças entre cada estrutura de misturador.

Tabela 1 – Comparação entre os tipos de misturadores.

Single-Balanced	*Double-Balanced*
Menor consumo de potência	Melhor linearidade e isolamento entre portas
Melhor Figura de Ruído (NF)	Maior eliminação de sinais interferentes
Sinal LO com menor potência	Possui área maior

2.5.2.1 MISTURADOR DESBALANCEADO

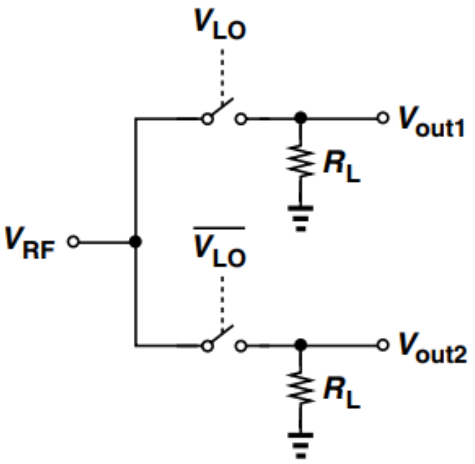
O misturador nessa configuração funciona com entradas e saídas não diferenciais e possui uma arquitetura simples, usa um componente para executar a multiplicação de sinais, como um diodo ou um transistor, Figura 18. São caracterizados pelo baixo consumo de energia e operar em altas frequências, na faixa de GHz (DAVIS; AGARWAL, 2003).

2.5.2.2 MISTURADOR DE BALANCEAMENTO SIMPLES E BALANCEAMENTO DUPLO

Um misturador de balanceamento simples pode ser empregado utilizando duas chaves acionadas por fases LO diferentes, “comutando"a entrada RF para duas saídas (RAZAVI, 2012). Os misturadores passivos, Figura 24, possuem um ganho de conversão de tensão pequeno e baixo consumo de potência. Os misturadores ativos, diferentemente dos passivos que realizam a comutação para a conversão em frequência, convertem a tensão de RF em corrente M_1, comutam a corrente de RF pelo LO (par diferencial M_2 e M_3) e convertem a corrente IF em tensão R_1 e R_2, como mostra a Figura 25. Essa topologia apresenta uma melhor figura de ruído, menor consumo de potência e exige menos potência de entrada LO.

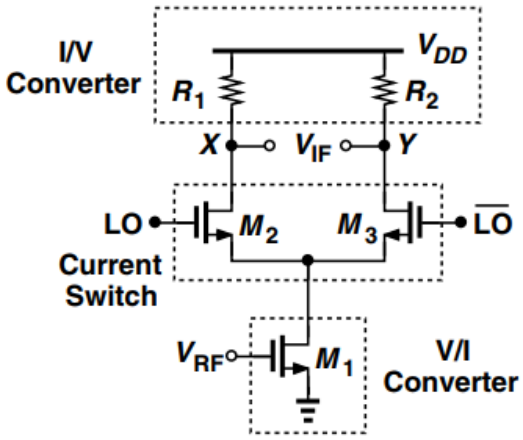
Os misturadores passivos de balanceamento duplo, mostrado na Figura 26 operam com entrada RF e formas de onda LO balanceadas e possuem um melhor isolamento entre as portas. Quanto aos ativos, possuem isolamento entre portas semelhante ao passivo mas também, a ausência de modo comum permite o cancelamento dos harmônicos de ordem par. No entanto, apresenta uma figura de ruído elevada devido ao maior número de componentes e ao elevado consumo de potência.

Figura 24 – Misturador Passivo *Single-balanced*.



Fonte: (RAZAVI, 2012).

Figura 25 – Misturador Ativo *Single-balanced*.

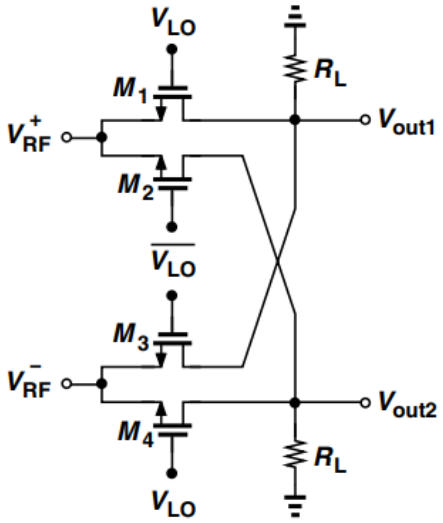


Fonte: (RAZAVI, 2012).

2.5.3 MISTURADORES PASSIVOS ACIONADOS POR FONTE DE CORRENTE

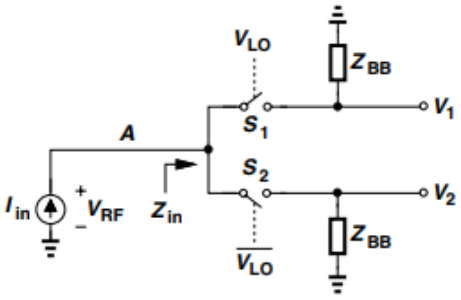
Nas seções anteriores foi assumido que a entrada RF dos misturadores é acionada por uma fonte de tensão. No entanto, se acionados por uma fonte de corrente, os misturadores passivos apresentam características diferentes. Para isso, é utilizado um LNA com alta impedância de saída, aproximando-se de uma fonte de corrente. A primeira diferença é vista na impedância de entrada do misturador. Por ser um circuito variante no tempo, para calcular a impedância de entrada de um misturados de balanceamento simples acionado por corrente devemos desprezar as resistências. Como mostra a Figura 27 desejamos obter $Z_{in}(f) = V_{RF}(f)/I_{in}(f)$ próximo a frequência do oscilador local.

Figura 26 – Misturador passivo *double-balanced*.



Fonte: (RAZAVI, 2012).

Figura 27 – Circuito simplificado para cálculo da impedância de entrada.



Fonte: (RAZAVI, 2012).

A corrente de entrada é direcionada para o nó superior fluindo através de Z_{BB}, no domínio do tempo,

$$V_1(t) = [i_{in}(t) \times S(t)] * h(t) \tag{2.32}$$

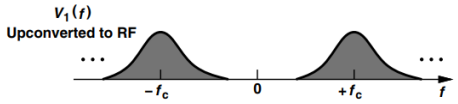
Após a convolução com o primeiro harmônico de $S(f)$, $I_{in}(f)$ é transladado para a banda base e então submetido à resposta de frequência de $Z_{BB}(f)$, no domínio da frequência.

$$V_1(f) = [I_{in}(f) * S(f)] \cdot Z_{BB}(f) \tag{2.33}$$

Ocorre o mesmo processo ocorre no nó inferior. Devido a multiplicação realizada pelas chaves, $V_1(t)$ é multiplicado por S_t, retornando à entrada, sendo traduzido para RF e adicionado ao espectro de $V_2(t)$. De acordo com a Figura 28, o espectro de *downconversion* de $I_{in}(f)$ possui uma resposta em espectro da tensão de RF que surge na entrada e é moldado pela impedância

de banda base. Isso implica que a impedância de entrada em torno da frequência central f_c é semelhante a uma versão de $Z_{BB}(f)$ traduzida em frequência. Por exemplo, se $Z_{BB}(f)$ é uma impedância passa-baixa, logo $Z_{in}(f)$ tem um comportamento passa-faixa (RAZAVI, 2012).

Figura 28 – Espectro da impedância de entrada e saída.



Fonte: (RAZAVI, 2012).

Outra propriedade dos misturadores passivos acionados por corrente é a redução na contribuição de ruído e não linearidade. Devido ao fato de que, idealmente, um dispositivo em série com uma fonte de corrente não gera alteração na corrente que flui por ele.

2.5.4 SÍNTESE DO CAPÍTULO

Neste capítulo foram abordados tópicos importantes para este trabalho, bem como o funcionamento do amplificador, os conceitos fundamentais para se entender a resistência negativa e os circuitos misturadores. Foi realizada uma análise bibliográfica das principais características dos misturadores para aplicações em receptores de RF. Para este trabalho, será utilizado um amplificador de transimpedância baseado em resistência negativa, a qual será implementada através da topologia de acoplamento cruzado de transistores CMOS. Também, para realizar o estágio de conversão de sinais, serão utilizados misturadores passivos de balanceamento simples alimentados com fonte de corrente, implementados com chaves ideais, visto que possuem menos consumo de potência de maior facilidade de projeto.

3 METODOLOGIA

O projeto de circuitos integrados (CI) tem se concentrado cada vez mais em reduzir o consumo de energia, tensão e tamanho, contribuindo para o desenvolvimento de dispositivos IoT. A redução da área diminui o tamanho e o peso dos dispositivos eletrônicos, tornando-os mais fáceis de usar. Baixa tensão e baixa dissipação de energia são essenciais para aumentar a vida útil da bateria em dispositivos eletrônicos. Em receptores de RF, o *front-end* é composto pelos blocos de LNA, misturadores e TIA, que são fundamentais para obter um menor consumo de energia. Tipicamente, há dois tipos de consumo de energia associados a um receptor: dinâmico e estático. O consumo de energia dinâmico deve-se aos buffers de relógio que acionam os comutadores do misturador, enquanto o consumo de energia estático deve-se ao amplificador de baixo ruído (LNA) e ao amplificador de transimpedância (TIA).

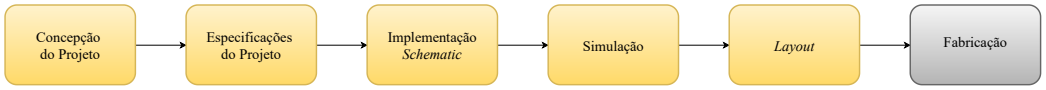
Em projetos de RF uma situação comum é que o receptor detecta o sinal desejado junto a uma interferência. Ao percorrer a cadeia de recepção de sinal essa interferência sofre uma amplificação, o que pode gerar distorção substancial. Portanto, a cadeia do receptor deve ser projetada para garantir uma linearidade suficiente até o estágio de filtragem dessa interferência.

Alguns estudos (ANDREWS et al., 2013; LIN; MAK; MARTINS, 2014) mostraram que o uso de mixers passivos como primeiro bloco do *front-end* possui excelentes vantagens, como por exemplo, alta linearidade. Misturadores passivos são preferíveis, pois possuem bom desempenho de linearidade e melhor controle de ruído. O amplificador de transimpedância é responsável por converter a corrente de saída do misturador em tensão. A baixa impedância estabelecida pelo TIA reduz as oscilações de tensão, melhorando a linearidade no estágio do LNA e das chaves do misturador, fazendo com que a interferência seja tolerada apenas até o estágio de entrada do TIA.

3.1 ORGANIZAÇÃO E REQUISITOS DE PROJETO

Este trabalho segue o fluxo de projeto mostrado na Figura 29. Primeiramente, definida a ideia do projeto, parte-se para as especificações principais do projeto. Seguindo para a implementação, onde é realizado o esquemático do circuito. Feito isso, a simulação elétrica e análise dos resultados. Após essa etapa, é iniciado o desenvolvimento do circuito integrado, *layout* e fabricação.

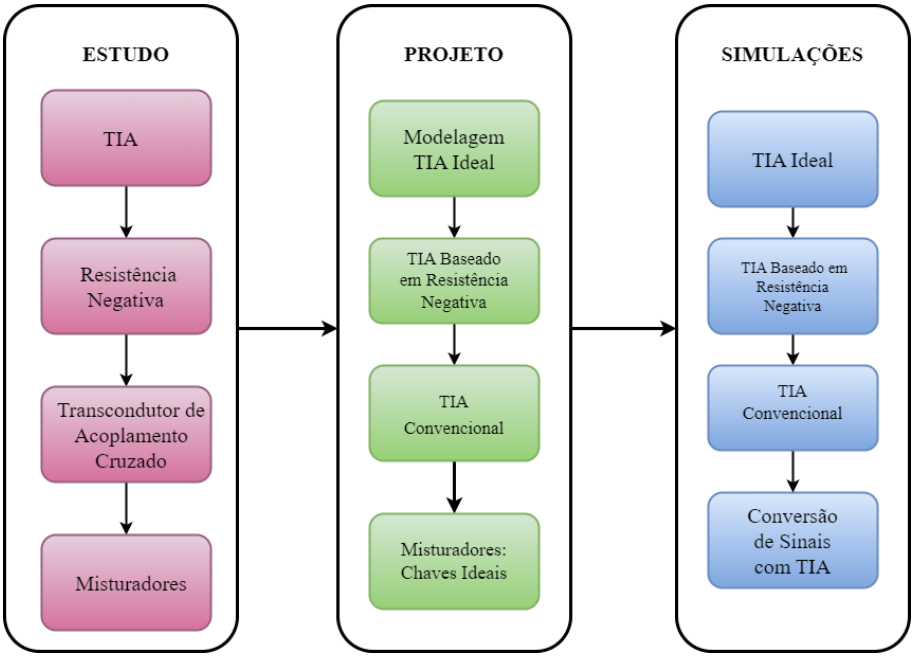
Figura 29 – Projeto de Circuitos Integrados Analógicos.



A organização do projeto está dividida conforme mostra a Figura 30, primeiramente, será visto o modelo quadripolo para o TIA, seguindo para estudo dos circuitos de resistência negativa e a topologia de transcondutância por acoplamento cruzada que foi implementada para fornecer a resistência negativa do bloco. Além disso, será apresentado o projeto de um segundo

amplificador de transimpedância convencional baseado em inversores CMOS. Será feito um comparativo entre o desempenho de ambos os projetos. Após isso, as simulações das chaves ideais. Por último, a implementação dos dois estágios, misturador passivo e TIA. Os resultados e simulações obtidos em cada etapa serão vistos no capítulo 4.

Figura 30 – Organização do Trabalho.

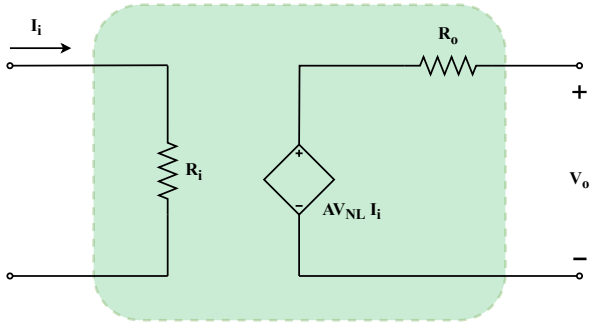


Para a análise do uso da resistência negativa foi escolhido o uso de um transcondutor de acoplamento cruzado CMOS baseado na configuração proposta por (SHEIKHOLESLAMI, 2014) e (SANTOS et al., 2023) para produzir a resistência negativa desejada. O circuito foi implementado no processo CMOS 65 nm para obter uma dissipação de energia na escala de nW, operando com fonte de alimentação de 0,4 V. O misturador passivo foi implementado com chaves ideais, operando com frequências LO de 2,4 GHz e RF de 2,398 GHz, de forma a manter a frequência intermediárias preservada em 2 MHz.

3.2 PROJETO DO AMPLIFICADOR DE TRANSIMPEDÂNCIA IDEAL

O TIA utilizado para este trabalho foi modelado conforme o modelo de quadripolo mostrado na Figura 31. Seu modelo é representado por uma resistência de entrada R_i, resistência de saída R_o e ganho de tensão sem carga A_{vNL}. Em sua configuração para conversão de corrente em tensão, o ganho deve ser obtido através da relação entre tensão de saída e corrente de entrada. A partir do modelo mostrado na Figura 31, a corrente de entrada pode ser obtida através da razão V_i/R_i. O ganho do TIA é calculado conforme mostra a Equação 3.1 mostra. Logo, se uma carga resistiva for adicionada ao circuito, o ganho do TIA é obtido por meio da expressão 3.2, mostrando que o ganho é reduzido quando uma carga é utilizada.

Figura 31 – Modelo quadripolo para TIA.



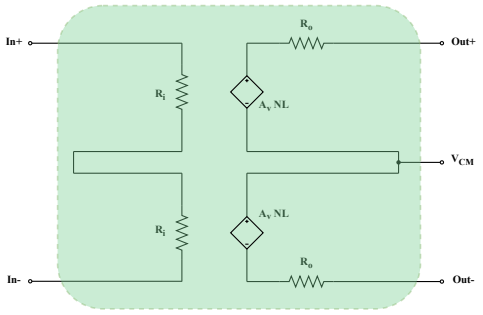
Fonte: Autor.

$$A_{vi_{NL}} = \frac{V_o}{I_i} = \frac{V_i.A_{v_{NL}}}{V_i/R_i} = R_i.A_{v_{NL}} \tag{3.1}$$

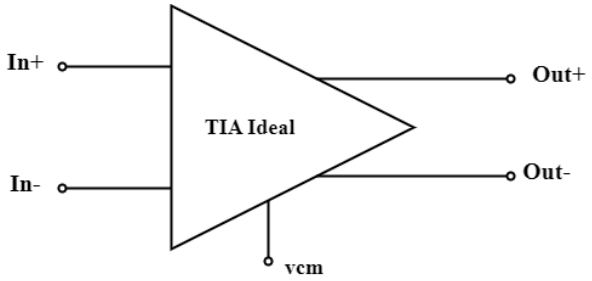
$$A_{vi} = R_i.A_{v_{NL}}.\frac{R_L}{R_L + R_o} \tag{3.2}$$

Em razão da tensão de operação escolhida ser ultrabaixa, a implementação do TIA deve ser feita com base em modelos totalmente diferenciais, visando a melhor faixa dinâmica do projeto. Assim, a Figura 33(a) mostra o modelo quadripolo totalmente diferencial para este amplificador.

Figura 32 – Circuito modelado para o TIA ideal.



(a) Modelo quadripolo totalmente diferencial para TIA.



(b) Esquemático TIA ideal.

Fonte:Autor.

A Tabela 2 mostra os parâmetros utilizados para o modelo diferencial do TIA, bem como ganho com carga resistiva R_L. Os quais, foram estimados conforme o esquemático mostrado na Figura 33(b). Como o projeto é realizado em baixa tensão, as tensões de alimentação e tensão V_{CM} foram definidas em 0,20 V.

A corrente I_n foi estimada partindo da máxima excursão de saída, com uma amplitude de aproximadamente 200 mV para uma relação de $V_{DD} - 2_{VDSsat}$ dividindo pelo ganho (A_{vi}) do TIA a corrente de entrada teria cerca de 250 nA. Sendo $V_{DDmin} = 2V_{DSsat}$, a tensão de V_{DD} mínima operando em Inversão Fraca e a tensão $V_{DS_{sat}}$ de 0,2 V.

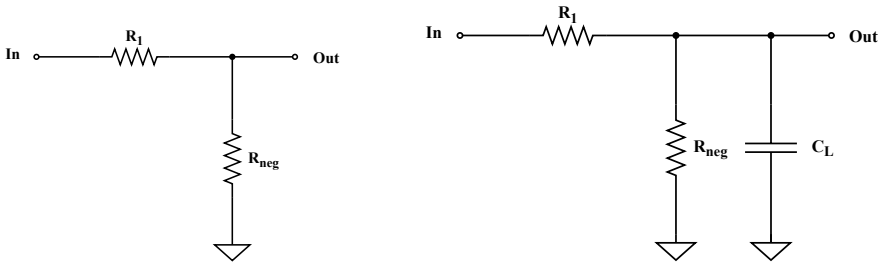
Tabela 2 – Parâmetros iniciais para o modelo do TIA.

Parâmetros	Valor	Unidade
In	250	nA
R_i	115,3	$k\Omega$
R_o	3,4	$k\Omega$
R_L	10	$k\Omega$
A_{vNL}	100	dB
A_{vi}	75	dB

3.3 PROJETO DO AMPLIFICADOR BASEADO EM RESISTÊNCIA NEGATIVA

O amplificador baseado em resistência negativa proposto nesse trabalho pode ser analisado por meio de um circuito divisor de tensão simples, como mostra a Figura 33(a). Composto por duas resistências $(R_1$ e $R_{neg})$. Sendo R_{neg} um resistor ativo.

Figura 33 – Circuito básico para análise de ganho de resistência negativa.



(a) Representação em baixa frequência.

(b) Circuito com um polo.

Fonte: Autor.

A função de transferência deste circuito, dada pela Equação 3.3 nos diz que, se a apenas resistências positivas forem usadas a função se comportará como um atenuador de tensão, devido ao denominador ser sempre maior que o numerador.

$$A_v = \frac{V_{out}}{V_{in}} = \frac{R_{neg}}{R_1 + R_{neg}} \tag{3.3}$$

No entanto, se R_{neg} apresentar o comportamento de uma resistência negativa, o denominador pode chegar a valores menores que o numerador, fazendo com que o comportamento do circuito seja de um amplificador de tensão. Com base na expressão 3.3, podemos definir que o nível de ganho de tensão pode ir a infinito quando R_{neg} tender a $-R_1$. Também é importante observar que se $R_{neg} < -R_1$ o circuito possui ganho positivo, ou seja, um amplificador não-inversor, e se $Rneg > -R_1$ torna-se um amplificador inversor. Nesse circuito, a impedância de entrada também é afetada pela resistência negativa, como mostra a Equação 3.4, $Z_{in} = 0$ quando R_{neg} tende a $-R_1$. Isso implica que em aplicações práticas, deve ser utilizado um ganho finito para que Z_{in} seja mantida mantida no valor desejado.

$$Z_{in} = R_1 + R_{neg} \tag{3.4}$$

A resposta em frequência deste amplificador pode ser analisada considerando uma capacitância de carga C_L em paralelo com R_{neg}, como mostra a Figura 33(b). Essa carga também representa as capacitâncias parasitas existentes na implementação da resistência negativa. A expressão 3.5 que modela o ganho A_v em relação a frequência apresenta um comportamento de um polo ωp dado pela Equação 3.6. Sendo a frequência dos polos proporcional a $R_1 + R_{neg}$, reduzindo à medida que A_v aumenta.

$$A_v = \frac{R_{neg}}{sR_1R_{neg}C_L + R_1 + R_{neg}} \tag{3.5}$$

$$\omega_p = \frac{R_1 + R_{neg}}{R_{neg}R_1C_L} \tag{3.6}$$

A frequência de ganho unitário ω_T é dada pela expressão 3.7 e tende a $1/R_1C_L$ conforme o ganho de baixa frequência aumenta. E Z_{in} passa a ser expressa como a Equação 3.8.

$$\omega_T = \frac{\sqrt{-R_1(R_1 + 2R_{neg})}}{R_1R_{neg}C_L} \approx \frac{1}{R_1C_L}\Big|_{R_{neg}\to -R_1} \tag{3.7}$$

$$Z_{in} = R_1 + \frac{R_{neg}}{sR_{neg}C_L + 1} \tag{3.8}$$

Portanto, o amplificador baseado em resistência negativa pode ter seu ganho alterado tanto pela resistência R_1 quanto por R_{neg}. Como mostra a Equação 3.4, Z_{in} é proporcional a diferença entre essas duas resistências, fazendo com que para valores altos de impedância o ganho de tensão deve ser baixo.

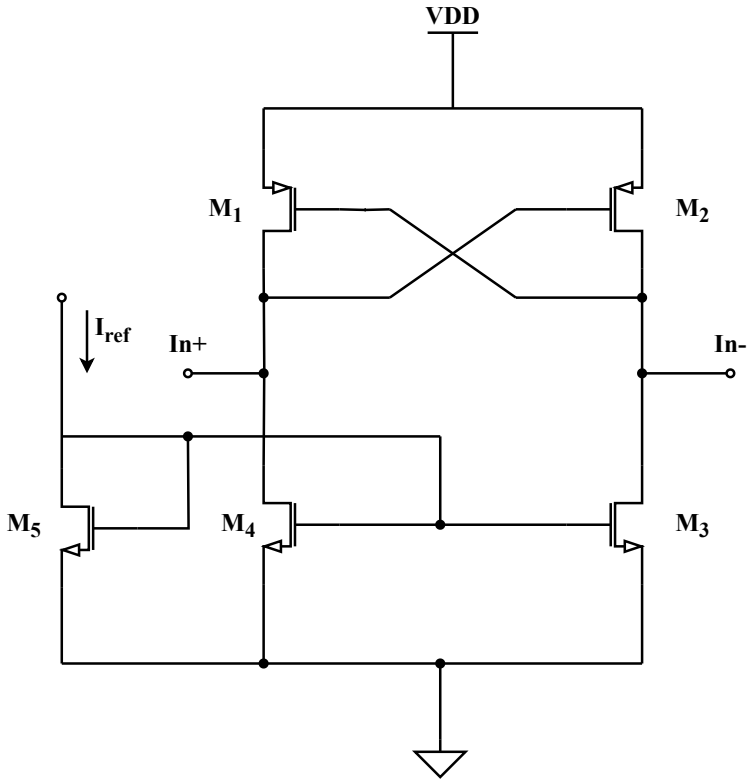
3.4 TRANSCONDUTOR DE ACOPLAMENTO CRUZADO

Neste trabalho, a implementação da resistência negativa é baseada na clássica topologia de transcondutor de acoplamento cruzado, mostrado na Figura 34. É composto por dois transistores PMOS, com a mesma relação W/L e funcionam como transcondutores cruzados. Suas correntes de dreno DC são iguais à corrente de referência I_{ref}, espelhadas do transistor M_5, que funciona como um diodo ativo, para M_4 e M_3.

O modelo de pequenos sinais desse circuito é mostrado na Figura 35. Nesse circuito g_{m1} e g_{m2} são as transcondutâncias de M_1 e M_2. E g_{ds1}, g_{ds2}, g_{ds3} e g_{ds4} são as condutâncias de saída de M_1, M_2, M_3 e M_4, respectivamente. A capacitância C_{gd1} é a capacitância entre dreno e fonte, e C_i é a capacitância parasita equivalente de entrada. E essa capacitância depende de C_{gs} (*gate* e *source*), C_{gd} (*gate* e dreno), C_{ds} (dreno e *source*) e C_{db} (dreno e *bulk*) que são as capacitâncias parasitas de M_1, M_2, M_3 e M_4, conforme mostra a Equação 3.9.

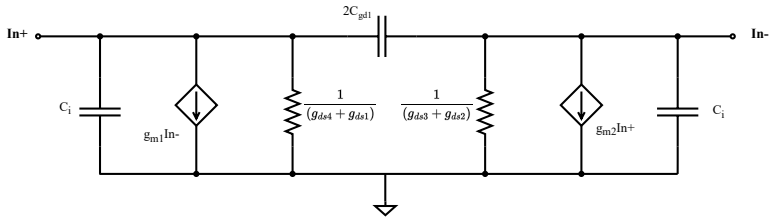
$$C_i = C_{gs1} + C_{db1} + C_{gd2} + C_{db2} \tag{3.9}$$

Figura 34 – Transcondutor negativo de acoplamento cruzado com espelho de corrente.



Fonte: Autor.

Figura 35 – Modelo de pequenos sinais para o transcondutor de acoplamento cruzado.



Fonte: Autor.

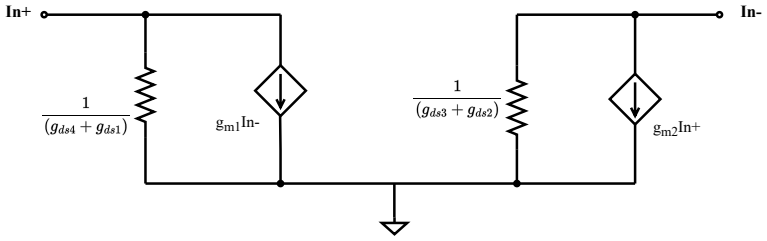
Desconsiderando as capacitâncias parasitas, o circuito em pequenos sinais passa a ser como mostra a Figura 36 e podemos analisar melhor o comportamento do circuito. No modo diferencial o circuito possui tensões de entrada simétricas. As Equações 3.10 e 3.11 mostram as correntes de saída em ambos os terminais In^+ e In^-.

$$g_{m1}.v_{in^-} + g_{ds4}.v_{in^+} + g_{ds1}.v_{in^+} = i_{in^+} \tag{3.10}$$

$$g_{m2}.v_{in^+} + g_{ds3}.v_{in^-} + g_{ds2}.v_{in^-} = i_{in^-} \tag{3.11}$$

Considerando que $g_{m1} = g_{m2} = g_{mP}$, $g_{ds1} = g_{ds2} = g_{dsP}$, $g_{ds3} = g_{ds4} = g_{dsN}$, respectivamente, são as condutâncias de PMOS e NMOS equivalentes e a tensão diferencial de entrada

Figura 36 – Modelo de pequenos sinais para o transcondutor de acoplamento cruzado simplificado.



Fonte: Autor.

definida por $v_{in+} = v_{in-}$, a resistência negativa equivalente R_{neg} do circuito transcondutor é expressa através da Equação 3.12.

$$R_{neg} = -\frac{1}{g_{mP} - g_{dsP} - g_{dsN}} \approx -\frac{1}{g_{mP}} \tag{3.12}$$

A Equação 3.12 mostra que a resistência negativa depende do valor da transcondutância do PMOS. Sabendo que a transcondutância do transistor CMOS é proporcional ao nível de corrente de dreno, R_{neg} também depende da corrente I_{ref} espelhada. Uma característica importante deste circuito, mostrada na Equação 3.3, é que ele pode funcionar como um amplificador de ganho configurável, onde o nível de corrente I_{ref} é usado para alterar o ganho de tensão. A tensão DC nos terminais de entrada deve estar no nível $V_{DD}/2$ para melhorar a gama dinâmica. Para que um alto ganho de tensão seja obtido o circuito deve ser projetado para que $|R_{neg}|$ próximo de R_1.

3.5 SÍNTESE DO CAPÍTULO

Neste capítulo foram apresentados detalhes sobre a organização do trabalho, bem como o desenvolvimento do amplificador ideal por meio do conceito de modelos de quadripolos, e do amplificador baseado em resistência negativa, através da análise de um circuito divisor de tensão. Foi apresentado a estratégia escolhida para o circuito produzir a resistência negativa, sendo este denominado o resistor ativo R_{neg} do circuito divisor de tensão.

4 RESULTADOS

Baseado no estudo apresentado no Capítulo 3, foi possível realizar o projeto do TIA baseado em resistência negativa. Começando pela topologia utilizada para produzir a resistência negativa, condições de projeto e dimensionamento. É apresentado também o projeto de um segundo TIA, sendo este de topologia convencional, projetado com a finalidade de realizar comparações de desempenho com o TIA baseado em resistência negativa. Com o objetivo de projetar ambos os amplificadores de transimpedância em baixa potência, foi utilizada para operação em baixa tensão uma fonte de alimentação de $V_{DD} = 0,4\,V$.

4.1 DIMENSIONAMENTO DOS TRANSISTORES

Como visto anteriormente, cada região de polarização possui vantagens e desvantagens. E as regiões mais propícias para o projeto de CI de baixa potência são de Inversão Fraca e Moderada. Especificamente, em Inversão Moderada quando a tensão V_{GS} do transistor é aproximadamente a tensão V_T. Os transistores foram dimensionados seguindo o método proposto por Girardi, Compassi-Severo e Aguirre (2022).

Os transistores foram polarizados por tensões V_{GS} e V_{DS} igual a $V_{DD}/2$, e no transistor PMOS foi realizada a polarização do *bulk* para a reduzir a tensão V_T e permitir que a operação seja em Inversão Fraca ou Moderada. Conforme as formas de classificação empírica do nível de inversão mostrados em (SEVERO; NOIJE, 2021), o dimensionamento dos transistores foi feito por meio do processo de simulação, com base na relação $I_D V_{GS}$. Onde é possível verificar que a corrente I_D é proporcional a tensão V_{OV}. A Tabela 3 mostra as especificações de tensão e dimensão dos transistores da célula principal de g_m.

Tabela 3 – Parâmetros de dimensionamento dos transistores.

Parâmetros	PMOS	NMOS	Unidade
W	22,2	9,0	μm
L	0,13	0,9	μm
V_{DS}	0,2	0,2	V
V_{GS}	0,2	0,2	V
V_{BS}	0,2	0	V

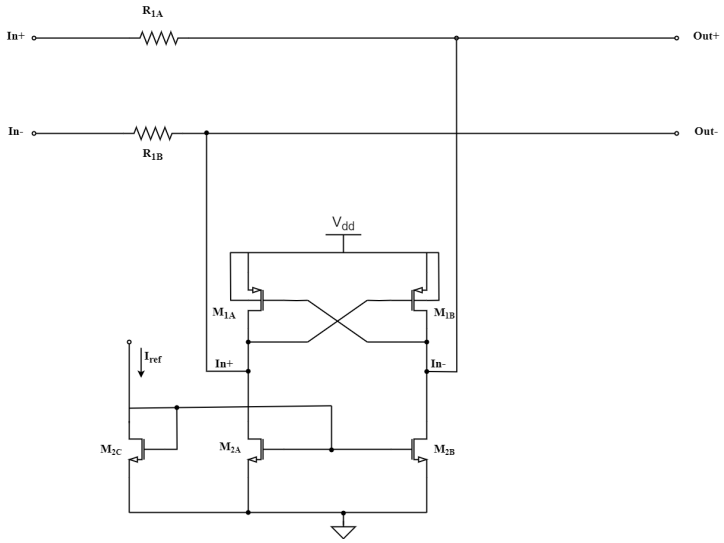
A corrente de dreno do transistor (I_D) depende diretamente das tensões de *gate* para fonte (V_{GS}) e do dreno para fonte (V_{DS}). E diretamente proporcional à largura do canal (W) e inversamente proporcional ao comprimento do canal (L). Deste modo, a densidade de corrente pode ser descrita pela relação $W/L \alpha I_D$, sendo um dos parâmetros mais importantes em operação de baixa tensão (SEVERO; NOIJE, 2021). Portanto, a corrente I_{ref} foi definida através do dimensionamento dos transistores NMOS e PMOS do circuito visto na Figura 34, relacionando as dimensões W e L. Utilizando transistores *Low-*V_T o circuito implementado no processo CMOS 65 nm para gerar a resistência negativa fornecendo a amplificação de um sinal a partir de um

simples circuito divisor de tensão apresentou os seguintes resultados para as especificações apresentadas na Tabela 3, $g_{mP} = 9,45\ \mu S$, $g_{dsN} = 151,5\ nS$, $g_{dsP} = 491,9\ nS$ para uma $I_{ref} = 356\ nA$.

4.2 PROJETO DO AMPLIFICADOR DE TENSÃO BASEADO EM RESISTÊNCIA NEGATIVA

Inicialmente, o amplificador de tensão projetado para 0,4 V conforme o circuito, mostrado na Figura 37. As simulações foram realizadas na *Cadence Virtuoso Environmental*, foi adicionado *baluns* na entrada e saída para realizar a conversão dos sinais diferenciais. Os níveis de tensão DC de entrada foram definidos em 0,2 V para polarizar o circuito e 0,4 V de V_{DD}. Também, foi avaliado com uma resistência $R_{1A/B}$ de 100 $k\Omega$ para que a R_{neg} fosse concebida próximo a -100 $k\Omega$, gerando uma condutância 10 μS.

Figura 37 – Esquemático para o amplificador baseado em resistência negativa.



Fonte: Autor.

Para evitar instabilidades do circuito e obter um ganho de tensão positivo, o circuito foi projetado para uma resistência $R_{neg} \approx -102\ k\Omega$, gerando uma impedância de entrada em baixa frequência de cerca de 2 $k\Omega$, conforme definido pela Equação 3.4. O consumo de energia do amplificador, medido no ponto de polarização para ganho máximo, foi de cerca de 352 nW e segundo Santos, Mikue e Compassi-Severo (2022) apresentou a menor dissipação de potência comparado com outros projetos.

As análises do amplificador foram feitas por meio do ganho de tensão em função da frequência, como mostra a Figura 38. Foi obtido um ganho em baixa frequência de cerca de 22 dB. A Figura 39 mostra a simulação paramétrica, onde por meio da variação da resistência R_1, utilizando uma carga capacitiva de 1 pF com uma frequência unitária constante de aproximadamente 2 MHz o amplificador possui maior ganho quando $R_1 \approx 100\ k\Omega$.

Figura 38 – Ganho de tensão em função da frequência, sem carga capacitiva e com carga capacitiva.

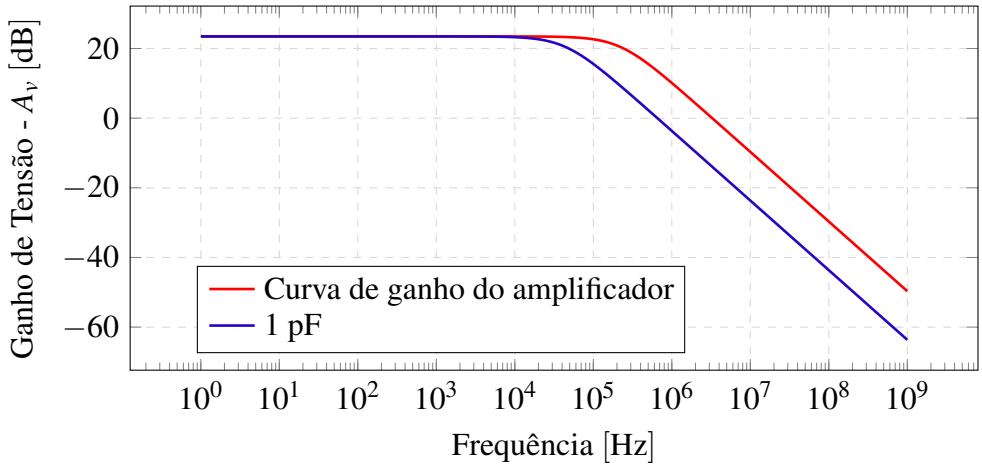
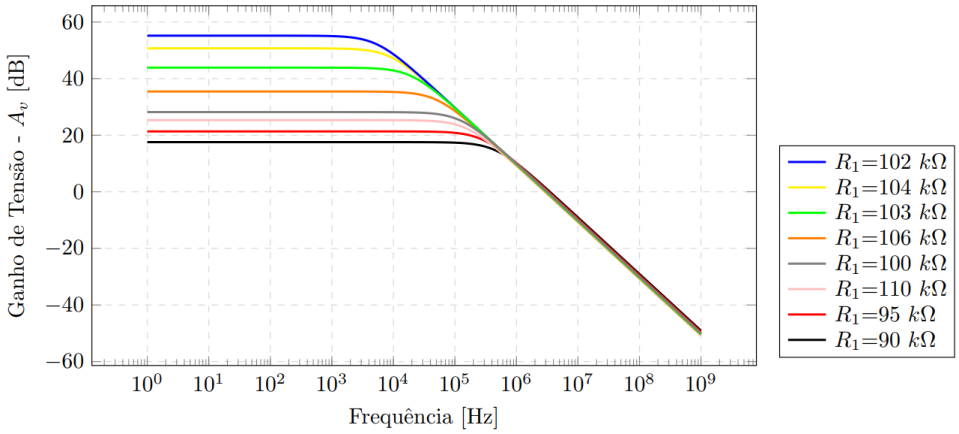


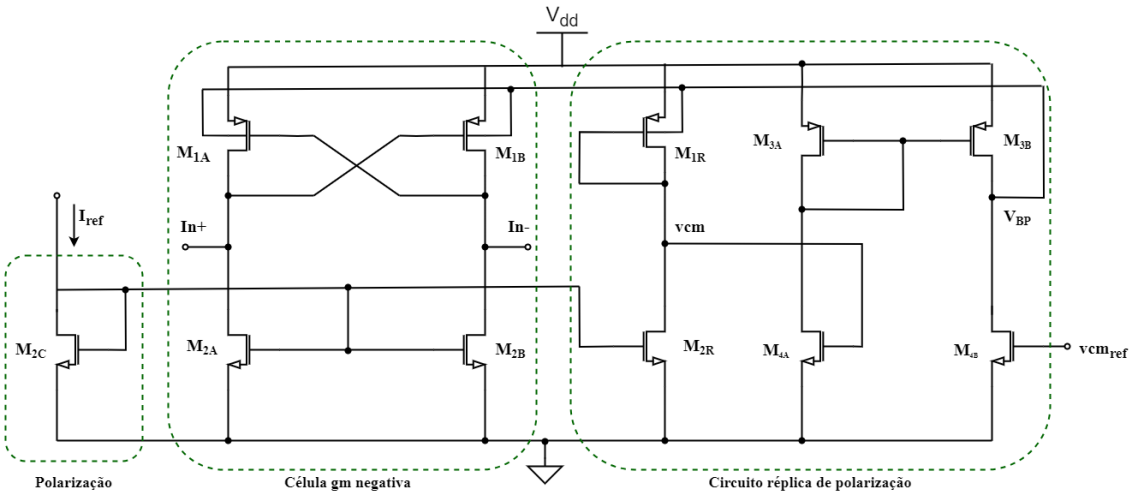
Figura 39 – Resposta em frequência do amplificador para diferentes valores de R_1.



4.2.1 CIRCUITO DE AJUSTE DE TENSÃO

Para contornar os problemas de tensão DC nos nós de entrada ($In+$ e $In-$) do amplificador que podem resultar em alterações na saída, devido a variações de processo e de temperatura. Contudo, para contornar uma desvantagem do transcondutor negativo que é, se I_{ref} for usada para ajustar R_{neg}, o nível de tensão DC do *gate-source* de $M_{1A/B}$ é modificado, alterando a tensão de modo comum da saída do amplificador. É adicionado ao TIA um circuito de ajuste de tensão, Figura 40, o qual é composto por um circuito réplica de polarização direta (M_{1R} e M_{2R}) e um amplificador de erro. Este circuito realiza o ajuste da tensão V_{bp} para atingir $vcm = V_{DD}/2$ quando a corrente de dreno for igual à corrente espelhada I_{ref}. A tensão V_{bp} é aplicada para polarizar M_{1A} e M_{1B}, e tendo M_{1R} as mesmas dimensões, a tensão DC nos nós $In+$ e $In-$, é respectivamente igual a $V_{DD}/2$.

Figura 40 – Transcondutor negativo com ajuste de tensão.

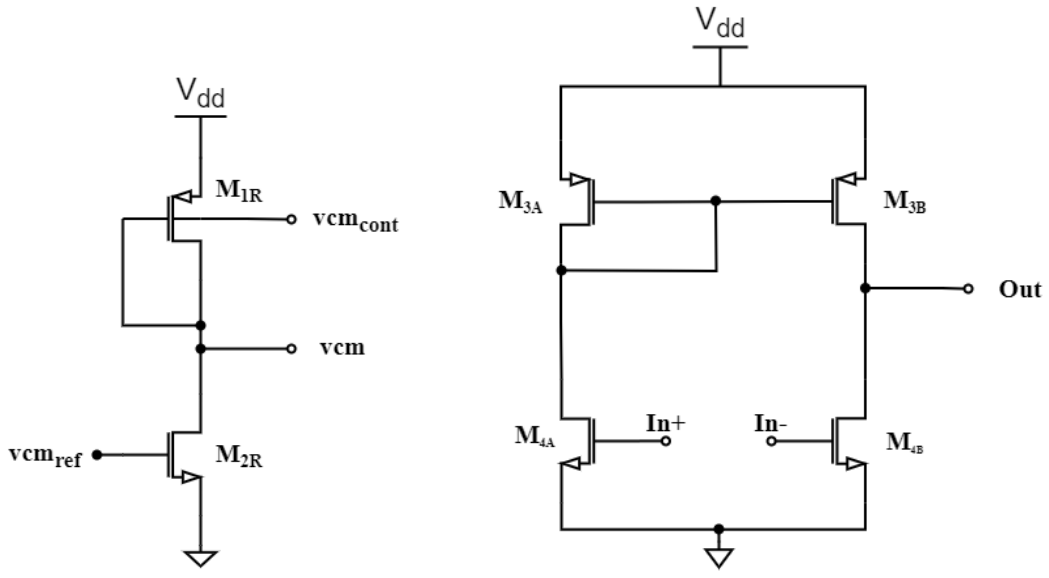


Fonte: Autor.

4.2.1.1 CIRCUITO RÉPLICA

Este circuito, Figura 42(a), possui a mesma polarização e dimensão dos transistores do transcondutor negativo, seu funcionamento se dá da seguinte forma. O circuito usa polarização do *bulk* do PMOS de M_{1R} para que a tensão *vcm* seja $V_{DD}/2$ e a tensão vcm_{cont} é aplicada ao amplificador principal.

Figura 41 – Circuito de ajuste de tensão.



(a) Circuito réplica. (b) Amplificador de erro.

Fonte:Autor.

4.2.1.2 AMPLIFICADOR DE ERRO

Esse amplificador possui baixo GBW *(Gain-bandwidth product)*, assim consome pouca potência e opera com facilidade em baixos níveis de tensão, a Figura 42(b) mostra a configuração do amplificador. O amplificador de erro é adicionado na saída da réplica para realizar a comparação de tensão *vcm* com a tensão de referência, nesse caso,$V_{DD}/2$. Conforme o resultado da comparação, o amplificador de erro irá ajustar a tensão vcm_{cont} da réplica e aplicará essa tensão ao circuito amplificador principal.

O dimensionamento dos transistores, mostrados na Tabela 4 foi feito para obter um ganho maior ou igual a 30 dB e um baixo GBW. Para isso, foi estimado um comprimento L elevado para maximizar o ganho de tensão e a largura W foi obtida ao atingir uma baixa corrente, assim o amplificador possui um baixo consumo de potência. O comportamento do amplificador é apresentado nas Figuras 42 e 43, através do Diagrama de Bode. Onde o ganho do amplificador é de aproximadamente 30 dB, frequência de corte de 2 kHz e GBW de 100 kHz. O amplificador apresenta uma fase de 92°, ou seja, sua margem de fase é de 88° para que ocorra inversão de fase.

Tabela 4 – Parâmetros de dimensionamento dos transistores do amplificador de erro.

Parâmetros	PMOS	NMOS	Unidade	Múltiplos
W	22	1,5	μm	20
L	20	20	μm	20

Figura 42 – Curva de ganho em relação a frequência do amplificador de erro.

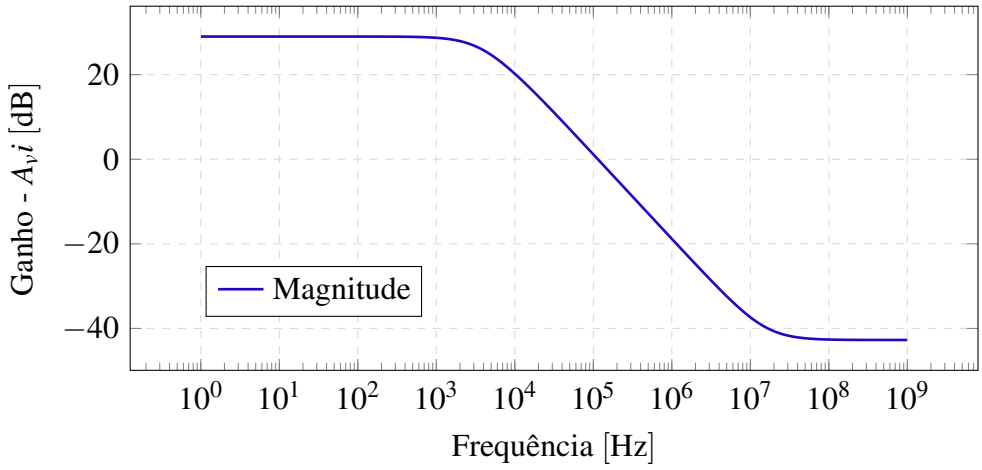
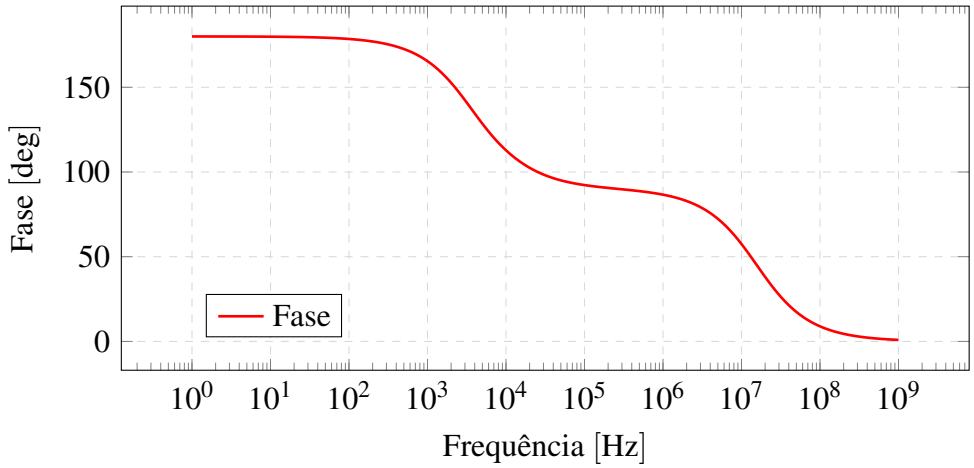


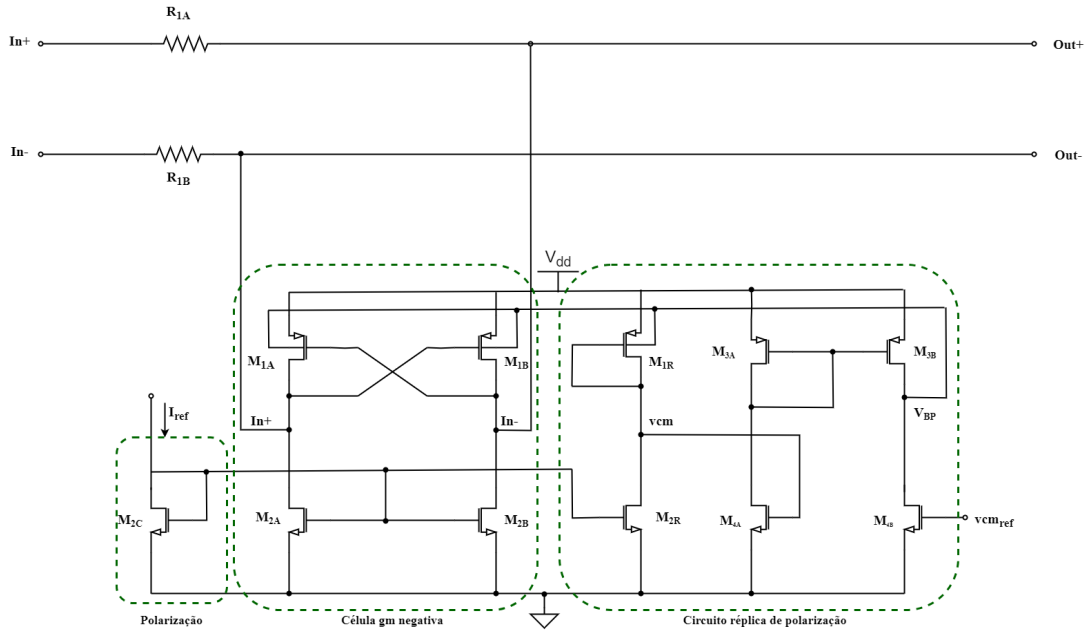
Figura 43 – Curva de fase do amplificador de erro.



4.3 PROJETO DO TIA COM RESISTÊNCIA NEGATIVA

O amplificador de transimpedância (TIA) proposto foi modelado conforme o modelo quadripolo visto na Figura 31. Esta topologia opera em malha aberta, diferente do TIA baseado em inversores CMOS apresentado na Seção 4.4. O TIA é projetado para uma tensão de operação ultrabaixa, o modelo foi implementado de forma totalmente diferencial, conforme a Figura 44. Para as simulações foi utilizada uma fonte de corrente de referência em cerca de 356 nA e resistências $R_{1A/B}$ de 100 kΩ.

Figura 44 – Esquemático para o amplificador de transimpedância baseado em resistência negativa com circuito de ajuste de tensão.



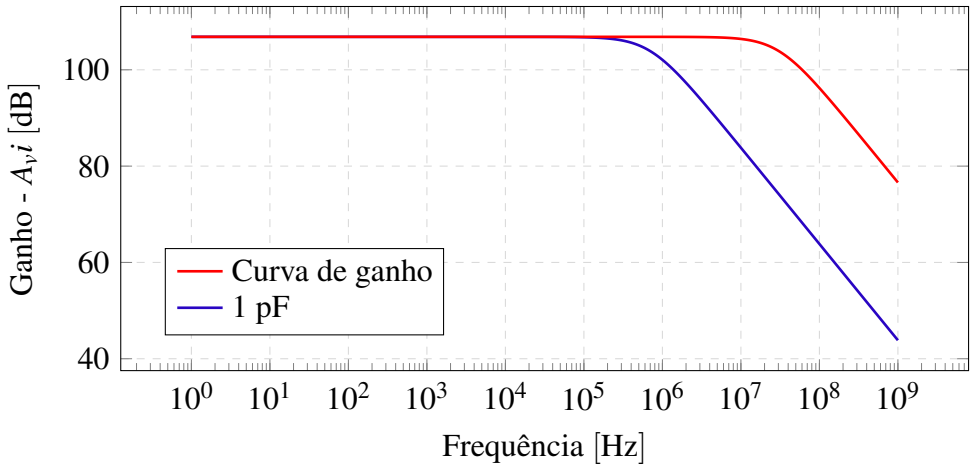
Fonte: Autor.

O ganho do TIA, conforme a Equação 4.1 é igual a R_{neg}. Isso se dá por meio de 3.3 e 3.4, que permite obter o ganho de tensão por corrente do TIA. Tornando o ganho dependente apenas de R_{neg},

$$A_{vi} = \frac{Vout}{Iin} = \frac{R_{neg}}{R_1 + R_{neg}}.(R_1 + R_{neg}) = R_{neg}. \tag{4.1}$$

Portanto, 122,75 kV/A (ou 245,5 kV/A no modo diferencial). O circuito apresentou uma dissipação de potência de 0,63 μW para um V_{DD} de 0,4 V. A Figura 45 mostra o ganho do TIA em função da frequência. O ganho do modo diferencial de baixa frequência foi de 107 dB ou 246,5 kV/A e na frequência de -3 dB de aproximadamente 2,5 MHz, 107,8 dB. E a impedância de entrada do modo diferencial simulado do TIA em função da frequência é mostrado na Figura 46. Apresentou um valor de 52 $k\Omega$ em baixa frequência com um valor de cerca de 55 $k\Omega$ em 2,5 MHz. O TIA apresentou um GBW de 33,35 MHz e margem de fase de $101,05°$.

Figura 45 – Ganho do TIA em função da frequência.



Sabendo que o *Slew rate* (SR) é uma característica que reflete a capacidade do amplificador operar com grandes variações de sinal e pode ser definida como

$$SR = \frac{\Delta V}{\Delta t} \qquad (V/\mu s). \tag{4.2}$$

A Figura 47 mostra um *Slew rate* de $183,6\ V/\mu s$. Devido ao circuito estar em malha aberta e possuir um par de transistores cruzados, o *Slew rate* tende a ser um valor elevado. Logo, a máxima taxa de variação de tensão de saída quando é aplicado um sinal de grande amplitude na forma de degrau não é maior que o *Slew rate* do amplificador, visto que o sinal não foi distorcido.

Figura 46 – Impedância de entrada do TIA em função da frequência.

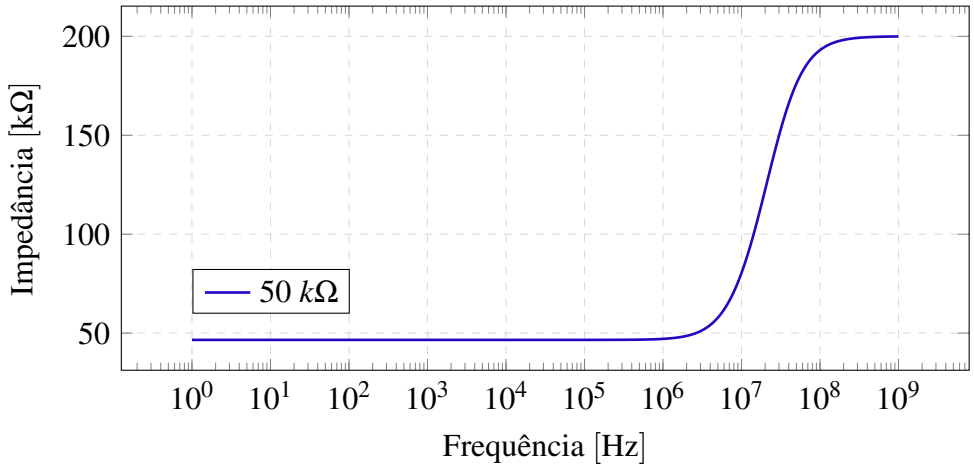
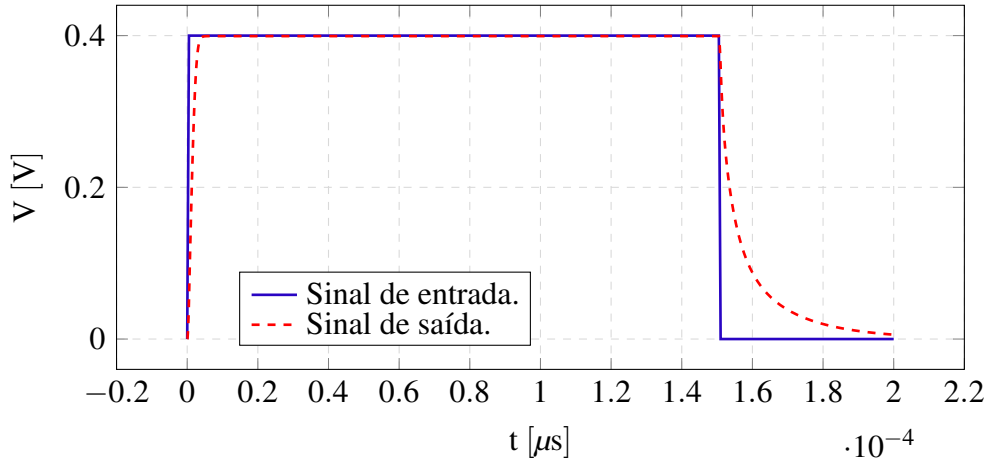


Figura 47 – Resposta de pulso aplicado ao TIA proposto.



A Tabela 5 apresenta alguns dados importantes do projeto. Considerando uma carga capacitiva de 1 pF, o ganho diferencial em baixa frequência é de 13,87 dB e o ganho em modo comum é inferior a 0 dB até 2,5 MHz. A taxa de rejeição de modo comum (CMRR) e a taxa de rejeição da fonte de alimentação (PSRR) são de 19,85 dB e 88,54 dB, respectivamente. A taxa de variação de tensão (SR) obtida é de aproximadamente 184 $V/\mu s$ e a dissipação de potência de $0,63\ \mu W$.

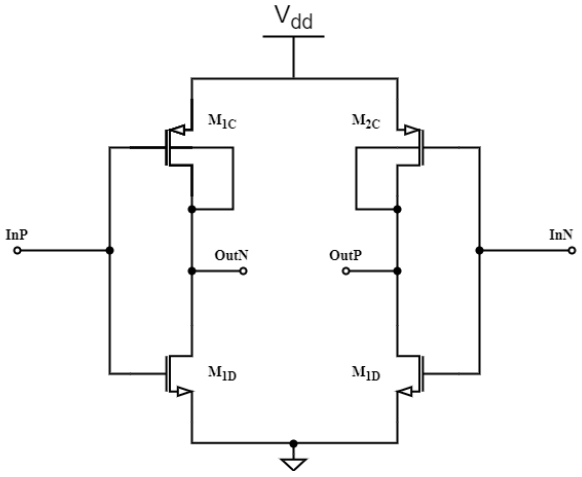
Tabela 5 – Resultados de simulação para TIA baseado em resistência negativa em 0,4 V.

Parâmetros	Valor	Unidade
Tecnologia	65	nm
Tensão de alimentação	0,4	V
Ganho em modo diferencial em tensão	13,87	dB
Ganho em modo comum em tensão	-5,97	dB
CMRR	19,85	dB
PSRR	88,52	dB
Slew Rate	183,6	$V/\mu s$
Dissipação de potência	0,63	μW
Carga capacitiva	1,0	pF

4.4 PROJETO DO TIA CONVENCIONAL

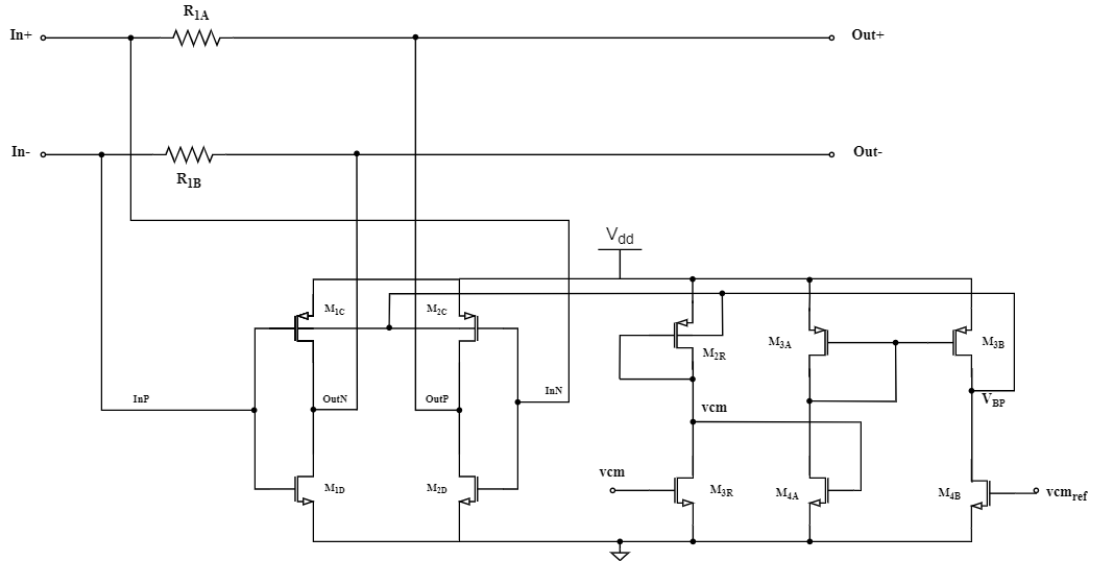
Com a finalidade de observar as características do TIA implementado com resistência negativa foi proposto o projeto de um TIA totalmente diferencial, utilizando o amplificador baseado em inversores CMOS, conforme mostra a Figura 48. O circuito é composto por dois transistores PMOS e dois transistores NMOS, sendo as dimensões iguais as apresentadas na Tabela 3. O circuito completo do amplificador de transimpedância convencional com o circuito de ajuste de tensão é visto na Figura 49. Para essa configuração totalmente diferencial foram utilizados resistores ($R_{1A/B}$) de 1 MΩ em paralelo.

Figura 48 – Amplificador de transimpedância totalmente diferencial.



Fonte: Autor.

Figura 49 – Amplificador de transimpedância totalmente diferencial com circuito de ajuste de tensão.



Fonte: Autor.

O TIA diferencial obeteve um ganho de aproximadamente 125 dB, conforme mostra a Figura 50, uma capacitância reduz apenas sua frequência de corte. A impedância de entrada do amplificador em baixas frequências é cerca de 950 $k\Omega$ e na frequência de -3 dB 665 $k\Omega$, conforme mostra a Figura 51, próximo ao pico. A Tabela 6 mostra as especificações obtidas com simulações, como as simulações em malha aberta para os ganho de modo diferencial e modo comum. A Figura 52 mostra a simulação transitória em malha fechada para um sinal de entrada de pulso, a taxa de variação obtida foi de aproximadamente $2,4\ V/\mu s$. E o circuito possui um consumo de potência de $0,415\ \mu W$.

Figura 50 – Ganho do TIA diferencial em função da frequência e efeito de capacitância.

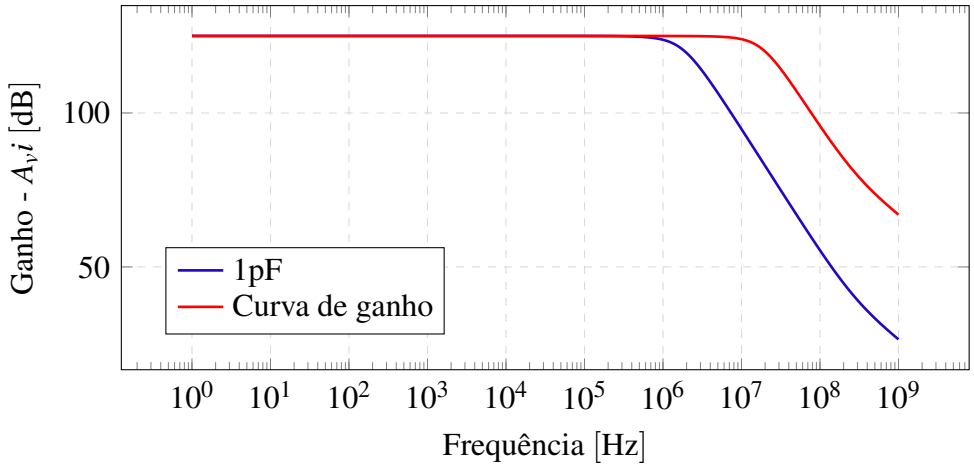


Figura 51 – Impedância de entrada do TIA diferencial em função da frequência.

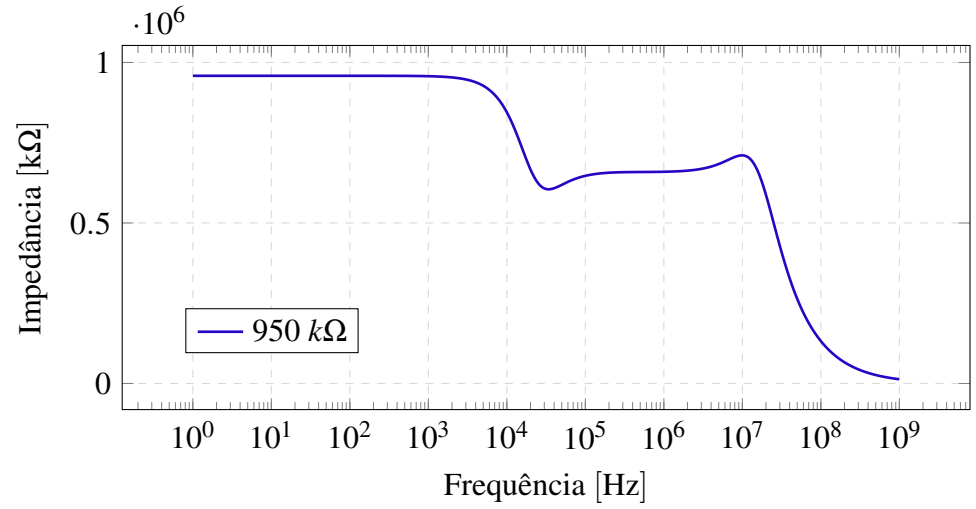


Figura 52 – Resposta de pulso aplicado ao TIA diferencial.

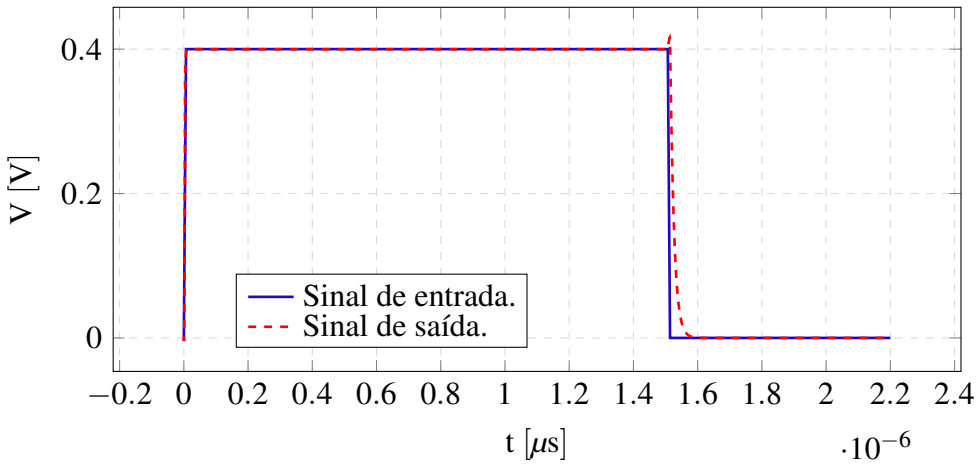


Tabela 6 – Resultados de simulação para TIA totalmente diferencial em 0,4 V.

Parâmetros	Valor	Unidade
Tecnologia	65	*nm*
Tensão de alimentação	0,4	V
Ganho em modo diferencial em tensão	18,024	dB
Ganho em modo comum en tensão	-71,618	dB
CMRR	89,642	dB
PSRR	107,72	dB
Slew Rate	2,4	$V/\mu s$
Dissipação de potência	0,415	μW
Carga capacitiva	1,0	pF

Na Tabela 7, é apresentado um comparativo do desempenho de ambos os amplificadores de transimpedância projetados em relação a outros trabalhos publicados recentemente. Pode-se verificar que dentre os trabalhos, tanto o TIA baseado em resistência negativa quanto o TIA convencional obtiveram o menor consumo de potência, assim como o maior ganho operando com

uma tensão de alimentação muito menor que as referências citadas. Vale ressaltar que a diferença de potência entre os dois amplificadores de transimpedância projetados está relacionado ao circuito baseado em inversores CMOS não possuir o circuito de polarização, ou seja, I_{ref} e espelho de corrente, conforme é mostrado na Figura 44.

Tabela 7 – Comparação com outros amplificadores de Transimpedância

Parâmetros	TIA R_{neg}	TIA conv.	[1]	[2]	[3]
Tecnologia (nm)	65	65	180	65	180
Tensão (V)	0,40	0,40	1,8	1,3	1,8
Potência (μW)	0,63	0,415	60640	10100	7840
Ganho (dB)	107	125	99,48	56,3	58,7
GBW (MHz)	33,35	≥ 1000	720	6500	790

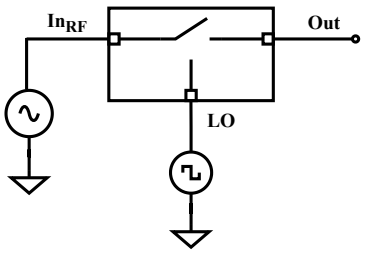
[1](HOSSEINI; MOHAMMADNEJAD; KARAMI, 2023),[2] (JUNG et al., 2022) e [3] (JOO; LEE; PARK, 2021).

4.5 RESULTADOS FINAIS

Como mencionado anteriormente, neste estudo considera-se que o misturador passivo é acionado por uma fonte de corrente, sendo esta advinda do LNA do estágio anterior de um receptor RF. Como etapa final do estudo dos amplificadores de transimpedância, foram projetadas chaves ideias para realizar a conversão dos sinais.

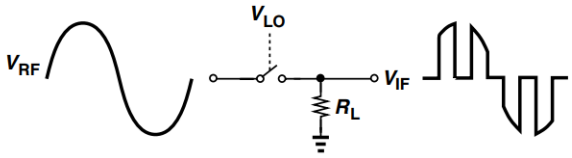
Conforme a Figura 18, a estrutura básica de um misturador pode ser representada por uma chave que realiza a multiplicação dos sinais de RF e LO, resultando em efeitos de não linearidade. Para este trabalho, foi escolhido o uso de chaves ideais para realizar a conversão dos sinais de entrada do circuito. Conforme mostra a Figura 53, o modelo de chave foi projetado para realizar a conversão do sinal de entrada em corrente, por se tratar de um misturador passivo alimentado por fonte de corrente, e um sinal do oscilador local LO. Nos testes realizados, como mostra a Figura 55 foi aplicado um sinal senoidal de 1 V de amplitude e um pulso de 0 a 0,4 V sendo o sinal LO. Com base na Figura 54, é esperado um sinal de saída da chave com resposta aproximadamente igual conforme Figura 56.

Figura 53 – Modelo de chave ideal.



Fonte: Autor.

Figura 54 – Formas de onda de entrada e saída de um misturador passivo de balanceamento simples.



Fonte: (RAZAVI, 2012).

Figura 55 – Sinais de RF e Lo aplicados a chave ideal.

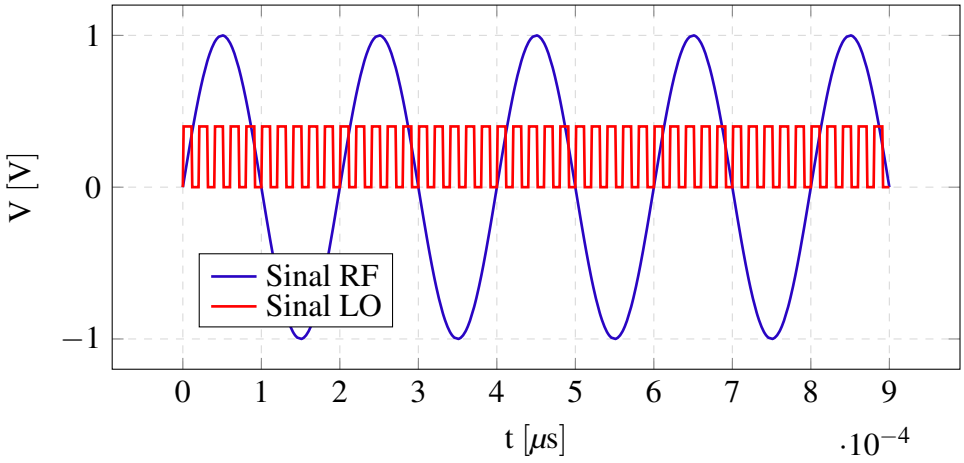
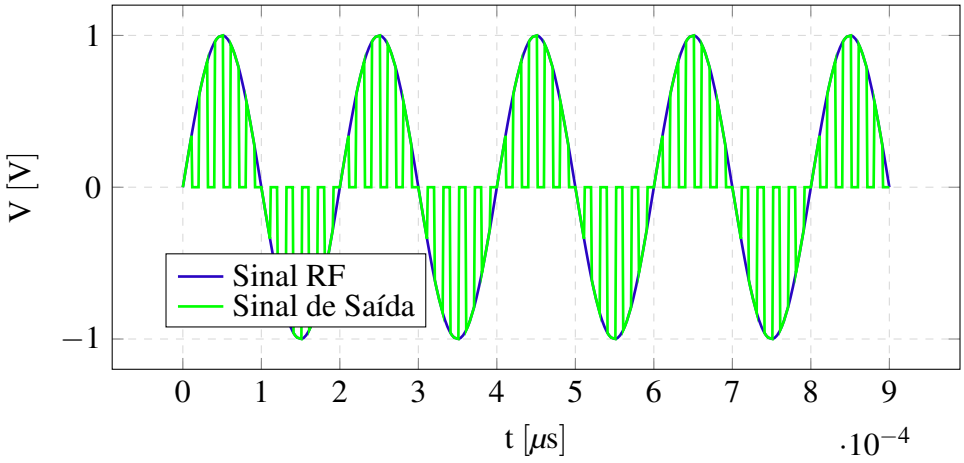


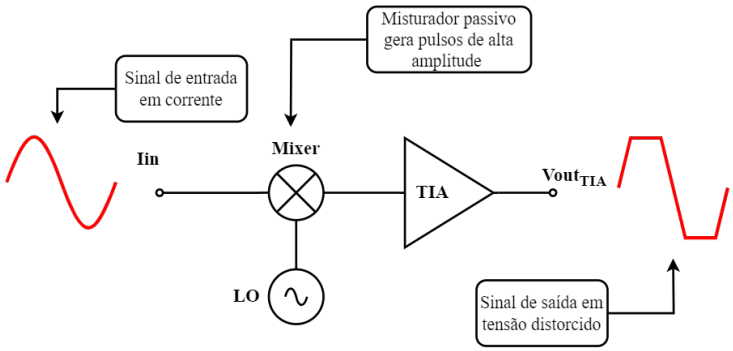
Figura 56 – Formas de onda dos sinais de entrada e saída da chave ideal projetada.



Durante as simulações do TIA baseado em resistência negativa aplicado, verificou-se que o circuito apresenta instabilidades referentes ao sinal de saída, ou seja, ao aplicar uma fonte de corrente na entrada do circuito definida com uma frequência de 2,4 GHz, a amplitude precisa ser maior que 150 μA para que o circuito opere. Logo, para as aplicações propostas isso não seria o cenário ideal, visto que a corrente que é considerada vindo do LNA é muito menor ($\leq 100\ nA$).

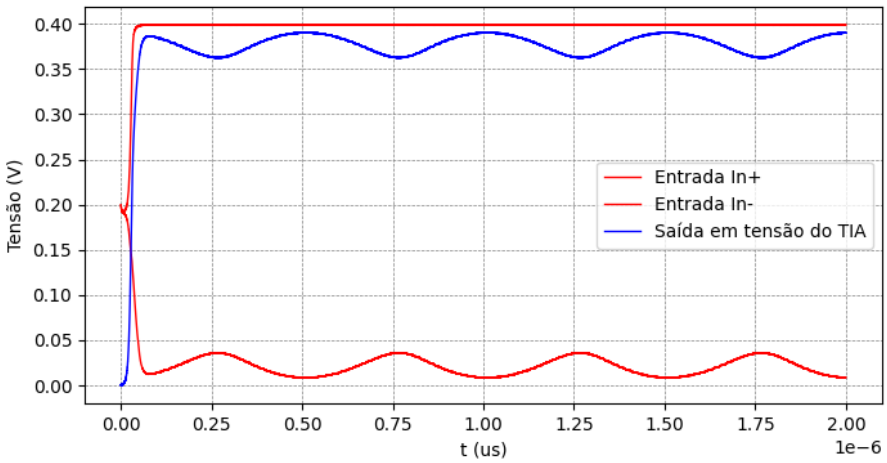
A Figura 57 mostra o efeito causado pelos pulsos de amplitudes elevadas gerados pelo misturador passivo acionado por fonte de corrente. Devido a essas oscilações na amplitude do sinais de entrada do TIA. Como o TIA opera em malha aberta, os pequenos sinais oriundos do chaveamento do misturador fazem com que circuito sature a saída e não retorne mais para o ponto de equilíbrio em torno de $V_{DD}/2$. Assim, a saída em tensão sofre uma distorção, isso então acarreta no mal funcionamento do TIA baseado em resistência negativa aplicado aos misturadores passivos, como mostra a Figura 58. Em consequência disto, as simulações incluindo os misturadores passivos foram realizadas apenas com o amplificador de transimpedância convencional.

Figura 57 – Representação do efeito do misturador passivo ao TIA baseado em resistência negativa.



Fonte: Autor.

Figura 58 – Distorção nos sinais de entrada e saída do TIA após passar pelo misturador passivo.



Fonte: Autor.

De acordo com a revisão teórica, um misturador implementado para *downconversion* realiza a diferença entre os sinais de entrada RF e LO. Portanto, o sinal resultante deve ser em uma frequência menor. Logo, a conversão esperada para este trabalho é de 2 MHz. O

comportamento do circuito pode ser visto nas Figuras 59 e 60, onde a Transformada Discreta de Fourier - DFT *(Discrete Fourier Transform)* foi aplicada ao sinal de saída. Assim, é possível visualizar as frequências que compõem o sinal, neste caso, f_{LO} - f_{RF} e f_{LO} + f_{RF}.

Figura 59 – Sinais f_{LO}, f_{RF} e f_{IN} após a conversão.

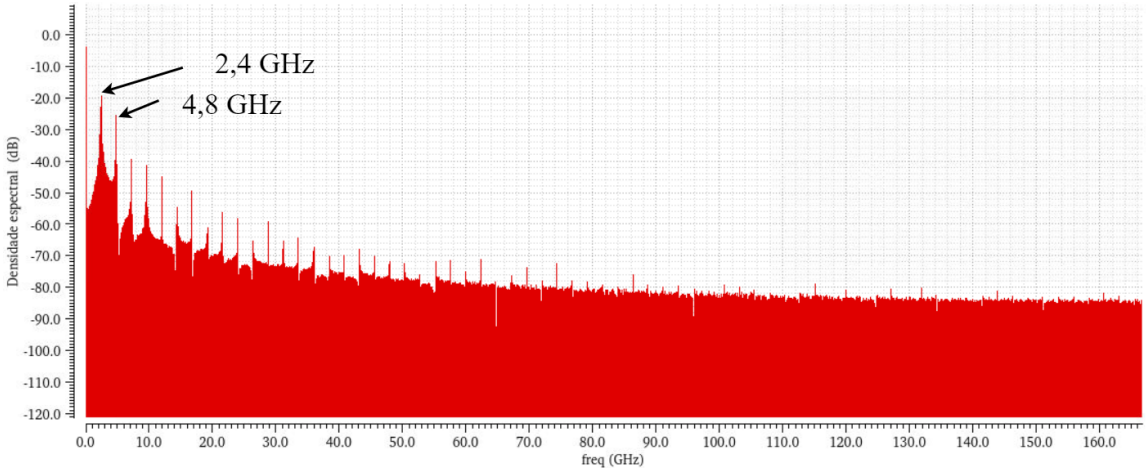
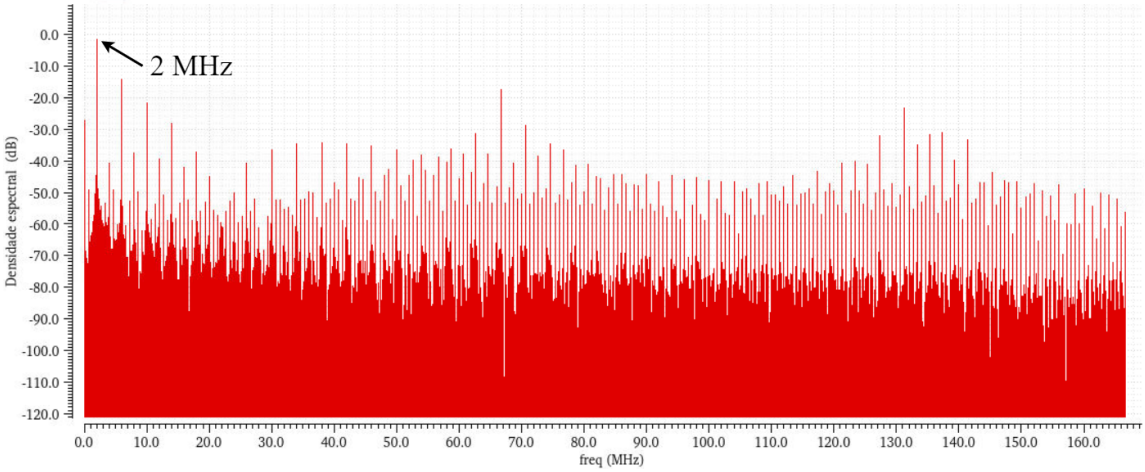
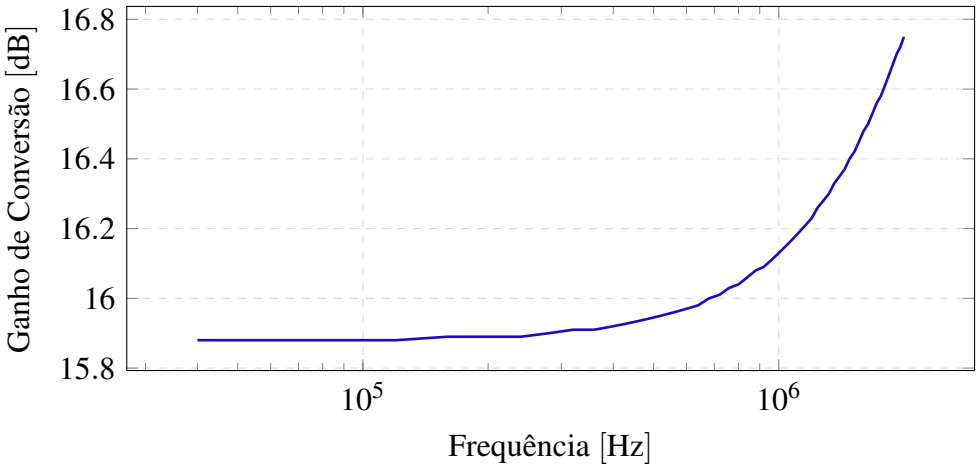


Figura 60 – Conversão do sinal em 2 MHz.



A Figura 61 mostra o ganho de conversão do circuito versus a frequência IF. Devido ao amplificador de transimpedância estar coletando o sinal após a conversão, ele fornece uma potência de sinal de saída IF maior que a potência de entrada RF. Portanto, o ganho de conversão se dá pela razão entre a potência de saída IF e a potência de entrada de RF, expressa como um número positivo em dB. Para o ganho de conversão são preferíveis valores mais altos, indicando que o misturador não apenas converteu com sucesso o sinal de RF para o FI desejado, mas também o amplificou no processo.

Figura 61 – Ganho de conversão.



4.6 SÍNTESE DO CAPITULO

Neste capítulo foram apresentados detalhes de projeto, como o comportamento do amplificador de transimpedância baseado em resistência negativa e do amplificador de transimpedância convencional, o circuito de ajuste de tensão e as alterações nos circuitos. Foram apresentadas as análises de funcionamento e comparadas com outros trabalhos disponíveis na literatura. Foi mostrado que ambos os amplificadores obtiveram um bom desempenho, no entanto, devido a instabilidade do TIA baseado em resistência negativa, sua aplicação com misturadores passivos não foi possível. Porém, a análise do TIA convencional permitiu visualizar a aplicação do amplificador em circuitos misturadores e apresentou um bom resultado.

5 CONCLUSÃO

Este trabalho apresentou o projeto de dois amplificadores de transimpedância, um baseado em resistência negativa e outro em inversores CMOS, em tecnologia CMOS 65 nm com circuito de ajuste de tensão através de amplificadores de erro e circuitos réplica. Para aplicações em misturadores passivos acionados por fonte de corrente.

Os dois TIAs foram projetados para uma tensão de alimentação de 0,4 V, com o objetivo de alcançar o menor consumo de potência, obtendo um alto ganho e estabilidade. Os resultados provaram que os dois projetos se encaixam na categoria de circuitos de baixa potência e baixa tensão, sendo o consumo de potência do TIA com resistência negativa e do TIA convencional, $0,63\mu W$ e $0,415\mu W$, respectivamente. Foi considerado que ambos os TIAs apresentam largura de banda mínima de 2 MHz para permitir a utilização em receptores BLE.

O TIA baseado em resistência negativa obteve um excelente desempenho de ganho, impedância de entrada e consumo de potência. No entanto, constatou-se que o circuito apresenta instabilidade no sinal de saída em modo comum quando a amplitude da fonte de corrente aplicada à entrada é reduzida. Essa instabilidade persiste mesmo após a adição do circuito de ajuste de tensão. Portanto, optou-se por manter a amplitude da fonte no limiar, onde o amplificador apresentou os resultados apresentados.

E o estudo do TIA aplicado a misturadores passivos se deu por meio da implementação do TIA convencional projetado, o qual não apresentou instabilidades de modo comum. Com isso, o circuito projetado apresentou uma conversão de sinal em 2 MHz, como esperado e, além disso, obteve um ganho de conversão de aproximadamente 16 dB.

Dessa forma, os objetivos do trabalho foram alcançados, uma vez que foi desenvolvido um TIA baseado em resistência negativa que pode ser utilizado em aplicações em RF e um segundo TIA com inversores CMOS que provou ser possível a aplicação em circuitos misturadores passivos acionados por fonte de corrente. De mesmo modo, foi possível realizar um estudo do desempenho de cada TIA projetado e, consequentemente uma comparação com demais projetos de amplificadores de transimpedância mostrou que suas características de projeto e funcionamento estão de acordo com o esperado.

Durante o desenvolvimento deste trabalho foram publicados os seguintes trabalhos em eventos científicos, incluindo uma publicação no periódico *"IEEE Transactions on Circuits and Systems II: Express Briefs"* com avaliação Qualis A2 na área de engenharias IV:

- SANTOS, S. R.; MIKUE, M. M. M.; COMPASSI-SEVERO, L. "A low-power 0.4-v negative resistance-based small-signal amplifier. Microelectronics Student Forum, Online, 2022.

- Santos, S. R; A. G. Girardi, P. C. C. de Aguirre, COMPASSI-SEVERO, L. "A 0.5-V LOW-POWER NEGATIVE RESISTANCE-BASED TIA FOR PASSIVE DOWN-CONVERSION MIXER. Microelectronics Student Forum, Chip in Rio, 2023.

- S. M. R. Santos, T. C. de Oliveira, A. G. Girardi, P. C. C. de Aguirre, W. A. M. V. Noije

and L. Compassi-Severo, ”A Negative Resistance-Based ULV Variable-Gain OTA for Low-Power Applications,"in IEEE Transactions on Circuits and Systems II: Express Briefs, doi: 10.1109/TCSII.2023.3298302.

Como futuros trabalhos sugere-se uma análise da operação em malha aberta do TIA baseado em resistência negativa, visando melhorar a estabilidade de modo comum na faixa de frequência em que os sinais oriundos do chaveamento do misturador operam. Com este estudo, o efeito de saturação evidenciado pode ser mitigado.

REFERÊNCIAS

ANDREWS, C. et al. A wideband receiver with resonant multi-phase lo and current reuse harmonic rejection baseband. *IEEE Journal of Solid-State Circuits*, v. 48, n. 5, p. 1188–1198, 2013. Citado na página 43.

BAGHTASH, H. F. A 0.4 v, body-driven, fully differential, tail-less ota based on current push-pull. *Microelectronics Journal*, Elsevier, v. 99, p. 104768, 2020. Citado na página 29.

BOYLESTAD, R. *Dispositivos eletrônicos e teoria de circuitos*. [S.l.]: Prentice-Hall do Brasil, 2013. v. 6. Citado na página 25.

CEOLIN, G.; SEVERO, L. C. A 0.4 v active biased lna for 2.4 ghz low energy rf receivers. *Journal of Integrated Circuits and Systems*, v. 17, n. 2, p. 1–8, 2022. Citado na página 29.

DAMMAK, H. D. et al. Design of folded cascode ota in different regions of operation through gm/id methodology. *International Journal of Electrical and Electronics Engineering*, v. 1, n. 3, p. 178–183, 2008. Citado na página 29.

DAVIS, W. A.; AGARWAL, K. *Radio frequency circuit design*. [S.l.]: John Wiley & Sons, 2003. Citado na página 39.

GIRARDI, A.; COMPASSI-SEVERO, L.; AGUIRRE, P. C. C. de. Design techniques for ultra-low voltage analog circuits using cmos characteristic curves: a practical tutorial. *Journal of Integrated Circuits and Systems*, v. 17, n. 1, p. 1–11, 2022. Citado 3 vezes nas páginas 2.

HOSSEINI, A.; MOHAMMADNEJAD, S.; KARAMI, M. A. Differential high gain transimpedance amplifier with–3db-bandwidth extension. *Microelectronics Journal*, Elsevier, p. 105861, 2023. Citado na página 62.

JAMES, M. et al. The internet of things: Mapping the value beyond the hype. *McKinsey Global Institute*, v. 3, n. 1, p. 24, 2015. Citado na página 21.

JOO, J.-E.; LEE, M.-J.; PARK, S. M. A cmos optoelectronic receiver ic with an on-chip avalanche photodiode for home-monitoring lidar sensors. *Sensors*, MDPI, v. 21, n. 13, p. 4364, 2021. Citado na página 62.

JUNG, H. et al. Analysis and design of inductorless transimpedance amplifier employing nested feedforward noise-canceling amplifiers. *IEEE Transactions on Microwave Theory and Techniques*, IEEE, v. 70, n. 8, p. 3923–3932, 2022. Citado na página 62.

KARGARAN EHSAN; MANSTRETTA, D. C. R. Design considerations for a sub-mw receiver front-end for internet-of-things. *Journal of the Solid-State Circuits Society*, IEEE, v. 1., p. 37–52, 2021. Citado na página 21.

LEE, T. H. *The design of CMOS radio-frequency integrated circuits*. [S.l.]: Cambridge university press, 2003. Citado 3 vezes nas páginas 2.

LIN, F.; MAK, P.-I.; MARTINS, R. 3.9 an rf-to-bb current-reuse wideband receiver with parallel n-path active/passive mixers and a single-mos pole-zero lpf. In: *2014 IEEE International Solid-State Circuits Conference Digest of Technical Papers (ISSCC)*. [S.l.: s.n.], 2014. p. 74–75. Citado na página 43.

MARKI, F.; MARKI, C. Mixer basics primer: A tutorial for rf & microwave mixers. *Marki Microwave*, 2010. Citado na página 33.

RAZAVI, B. *RF microelectronics*. [S.l.]: Prentice hall New York, 2012. v. 2. Citado 12 vezes nas páginas 2.

RAZAVI, B. *Design of Analog CMOS Integrated Circuits*. first. [S.l.]: McGraw-Hill, 2015. Citado na página 23.

RAZAVI, B. The transimpedance amplifier [a circuit for all seasons]. *IEEE Solid-State Circuits Magazine*, IEEE, v. 11, n. 1, p. 10–97, 2019. Citado 2 vezes nas páginas 2.

SANTOS, S. M. R. et al. A negative resistance-based ulv variable-gain ota for low-power applications. *IEEE Transactions on Circuits and Systems II: Express Briefs*, p. 1–1, 2023. Citado na página 44.

SANTOS, S. R.; MIKUE, M. M. M.; COMPASSI-SEVERO, L. A low-power 0.4-v negative resistance-based small-signal amplifier. *Microelectronics Student Forum, Online*, 2022. Citado na página 52.

SEVERO, L. C.; NOIJE, W. A. M. V. *Ultra-low Voltage Low Power Active-RC Filters and Amplifiers for Low Energy RF Receivers*. [S.l.]: Springer Nature, 2021. Citado 2 vezes nas páginas 2.

SHEIKHOLESLAMI, A. Negative resistance [circuit intuitions]. *IEEE Solid-State Circuits Magazine*, IEEE, v. 6, n. 4, p. 7–8, 2014. Citado 4 vezes nas páginas 2.

VELDANDI, H.; SHAIK, R. A. A 0.3-v pseudo-differential bulk-input ota for low-frequency applications. *Circuits, Systems, and Signal Processing*, Springer, v. 37, p. 5199–5221, 2018. Citado na página 29.